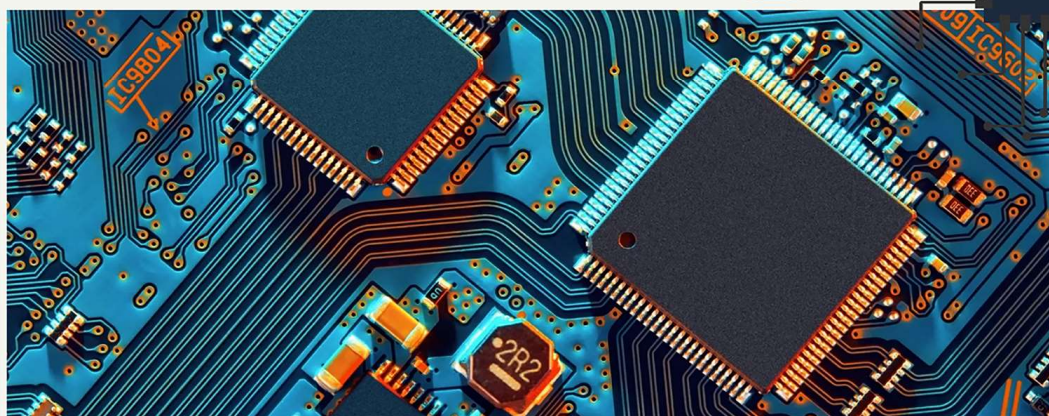
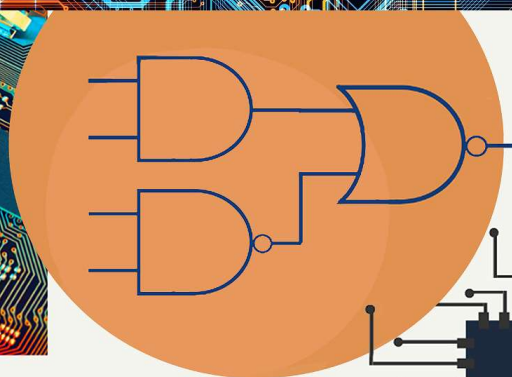
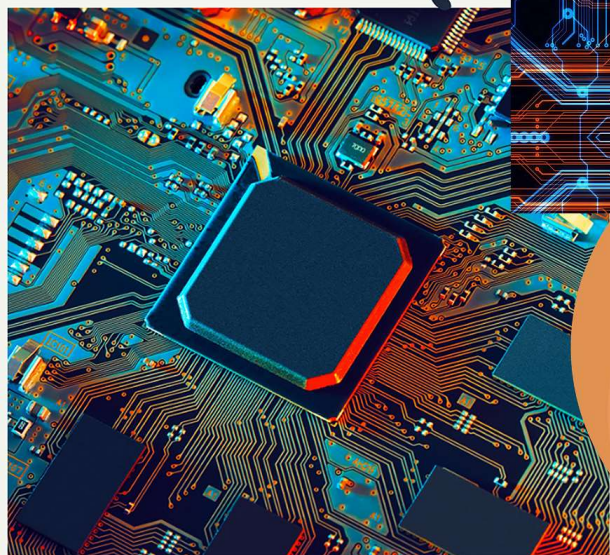
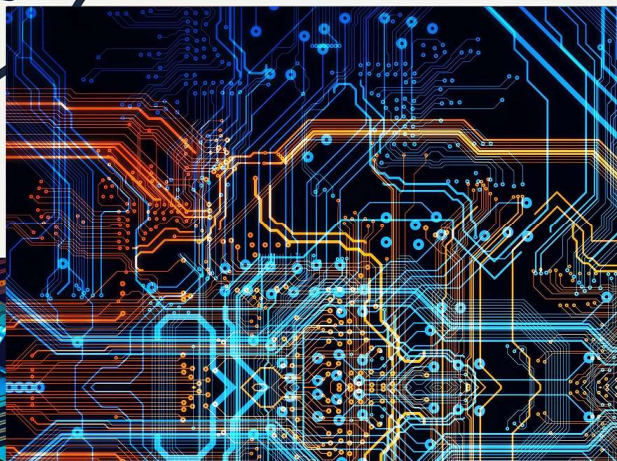
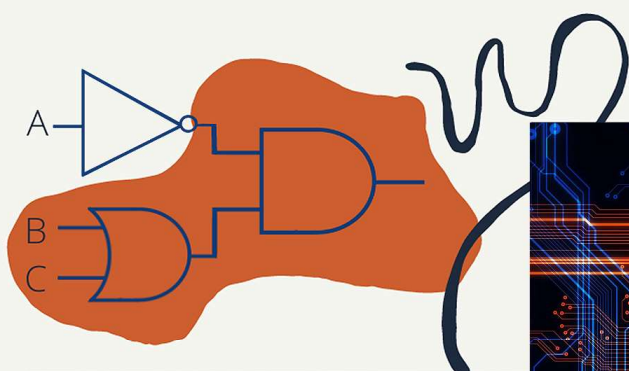


ЛОГИЧКИ КОЛА

Јани Сервини
Жанета Сервини



УЧЕБНИК ЗА ВТОРА ГОДИНА
ЕЛЕКТРОТЕХНИЧКА СТРУКА

електротехничар за компјутерска техника и автоматика

ЈАНИ СЕРВИНИ
ЖАНЕТА СЕРВИНИ

ЛОГИЧКИ КОЛА

II (ВТОРА) ГОДИНА – ЕЛЕКТРОТЕХНИЧКА СТРУКА
ЕЛЕКТРОТЕХНИЧАР ЗА КОМПЈУТЕРСКА ТЕХНИКА И АВТОМАТИКА

БИТОЛА, 2022 ГОД.

ЛОГИЧКИ КОЛА

II (ВТОРА) ГОДИНА – ЕЛЕКТРОТЕХНИЧКА СТРУКА ЕЛЕКТРОТЕХНИЧАР ЗА КОМПЈУТЕРСКА ТЕХНИКА И АВТОМАТИКА

АВТОРИ:

ЈАНИ СЕРВИНИ
ЖАНЕТА СЕРВИНИ

РЕЦЕНЗЕНТИ:

НИКОЛА РЕНДЕВСКИ НИКОЛА ДЕЧЕВ
НАТАША БОЖИНОВСКА

ЛЕКТОР:

СТРУЧНА РЕДАКЦИЈА:

ЦЕВАИР БЕКИРИ

ИЗРАБОТКА НА ИЛУСТРАЦИИ И КОМПЈУТЕРСКА ОБРАБОТКА:

ЈАНИ СЕРВИНИ
ЈОВАНА ИЛИОВСКА

ИДЕЈНО РЕШЕНИЕ НА КОРИЦА:

ЈОВАНА ИЛИОВСКА
ХРИСТИЈАН БОШКОВ
ДИМИТАР ВЕЛЈАНОВСКИ

ДИЗАЈН НА КОРИЦА:

ТРАЈКО ОГНЕНОВСКИ

УРЕДНИЦИ:

ЕЛЕНА СТЕФАНОВСКА
ТАМАРА ЈОВАНОВИЌ НЕШОВСКА

ГРАФИЧКО И ТЕХНИЧКО УРЕДУВАЊЕ:

ВЛАДАНКА КОЛЕВА
ЕВГЕНИЈА ПАВЛОВА – АРС СТУДИО

МЕСТО И ГОДИНА НА ИЗДАВАЊЕ: СКОПЈЕ.2022

ИЗДАВАЧ:

Министерство за образование и наука на Република Северна македонија, ул., Св. Кирил и Методиј“ бр.54, 1000 Скопје. СО ОДЛУКА ЗА ОДОБРУВАЊЕ НА УЧЕБНИКОТ ПО ПРЕДМЕТОТ **ЛОГИЧКИ КОЛА** ЗА II (ВТОРА) ГОДИНА, СТРУКА ЕЛЕКТРОТЕХНИЧКА, ПРОФИЛ ЕЛЕКТРОТЕХНИЧАР ЗА КОМПЈУТЕРСКА ТЕХНИКА И АВТОМАТИКА, БР. 26 – 1202/1 ОД 27.09.2022 ГОД., ДОНЕСЕНА ОД НАЦИОНАЛНАТА КОМИСИЈА ЗА УЧЕБНИЦИ.

ЦИП КАТАЛОГИЗАЦИЈА ВО ПУБЛИКАЦИЈА НА НАРОДНАТА И
УНИВЕРЗИТЕТСКА БИБЛИОТЕКА „СВ. КЛИМЕНТ ОХРИДСКИ“ – СКОПЈЕ

*Во материјалниот свет
не постои ништо повредно од книгата.*

Авторите

СОДРЖИНА

Предговор	v
I) Теоретски дел	
1. Бројни системи и кодови	1
Вовед во дигиталната електроника.....	3
1.1. Основни поими	3
1.2. Информација и нејзино кодирање	6
1.3. Единици за мерење количество на информација	7
1.4. Видови на информации	8
Бројни системи и кодови	9
1.5. Основни поими	9
1.6. Бројни системи	10
1.6.1. Конверзија на броеви од било кој во декаден броен систем	12
1.6.2. Конверзија од бинарен во хексадецимален и октален броен систем.....	13
1.6.3. Конверзија на броеви од декаден во било кој броен систем	14
1.6.4. Аритметика во бинарниот броен систем	15
1.6.5. Означување на позитивни и негативни броеви	17
1.6.6. Означување со двоен комплемент	19
1.7. Бинарни кодови	21
1.7.1. Нумерички (бројни) кодови	22
1.7.2. Алфанумерички (текстуални) кодови	25
1.8. Експлицитна и имплицитни вредности	27
Прашања за повторување	28
2. Булова алгебра	31
2.1. Вовед	33
2.2. Аксиоми и логички операции	33
2.3. Теореме и закони	35
2.4. Прекинувачки функции и нивно прикажување	37
2.4.1. Табеларно претставување	38
2.4.2. Аналитичка претстава	39
2.4.2.1. Целосно зададени функции	40
2.4.2.2. Нецелосно зададени функции	41
2.4.3. Преминување од еден облик во друг	42
2.5. Стандардни логички функции	45

2.6. Минимизација на прекинувачки функции	46
2.6.1. Аналитички метод на минимизација	47
2.6.2 Карноов метод на минимизација	47
2.6.2.1. Примена на карноовиот метод	52
2.6.2.2. Минимизација на функции дадени во ДНФ/КНФ	56
2.6.2.3. Минимизација на нецелосно зададени функции	57
Прашања за повторување	58
3. Комбинациски кола	59
3.1. Вовед	61
3.2. Основни логички кола	61
3.3. Други основни логички кола	63
3.3.1. Баферско коло	64
3.3.2. Баферско коло со три состојби	64
3.3.3. Билатерална (трансмисиона) порта	67
3.4. Анализа на прекинувачки мрежи	68
3.5. Синтеза на прекинувачки мрежи	73
3.6. Проектирање на прекинувачки мрежи	77
Прашања за повторување	81
4. Дигитални интегрирани кола	83
4.1. Вовед	85
4.2. Полупроводничките елементи како прекинувачи	85
4.2.1. Диоди	86
4.2.2. Биполарни транзистори	89
4.2.3. Униполарни транзистори	91
4.3. Инверторско коло - инвертор.....	92
4.4. Вовед во дигитални интегрирани кола (ДИК)	95
4.5. Класификација на ДИК	96
4.6. Главни карактеристики на фамилиите ДИК	98
4.6.1. Извор на напојување	98
4.6.2. Струјни и напонски параметри	98
4.6.3. Отпорност на шумови	100
4.6.4. Влезно приклучување	102
4.6.5. Излезно приклучување	102
4.6.6. Време на доцнење	103
4.6.7. Мокост на загуби	104
4.6.8. Работна температура	105
4.7. TTL и CMOS фамилии на ДИК	105
4.7.1. TTL фамилија на ДИК (TTL логички кола)	106
4.7.2. CMOS фамилија на ДИК (CMOS логички кола)	107

4.8. Поврзување на ДИК	111
4.8.1. Повлекување и давање на струја	111
4.8.2. Поврзување на ДИК со тастери и прекинувачи	113
4.8.3. Поврзување на ДИК со светлечки LED диоди	115
4.8.4. Поврзување на ДИК со други елементи	116
4.8.5. Поврзување на ДИК од различни потфамилии	118
Прашања за повторување	119
Задачи за домашна работа	121

II) Вежби

Насоки за реализација на вежбите	123
1. Вежби што стојат на располагање	124
2. Изведување и документирање на вежбите	124
3. Опис на формата на извештаите за вежбите	125
4. Оценување на вежбите	125
1. Бројни системи и кодови – вежби	127
1.1. Решени примери и нумерички задачи	129
1.2. Задачи за домашна работа	137
2. Булова алгебра – вежби	139
2.1. Решени примери и задачи	141
2.2. Задачи за домашна работа	146
1.3. Симулациски вежби	148
3 Комбинациски кола – вежби	155
3.1. Решени примери и задачи	157
3.2. Задачи за домашна работа	161
3.3. Симулациски вежби	166
4. Дигитални интегрирани кола – вежби	173
4.1. Решени примери и задачи	175
4.2. Реализација на логички шеми со ДИК	180
4.3. Симулациски вежби	186

III) Додатоци

Додаток А – Упатство симулацискиот софтвер EWB 5.12 ...	A–1
Вовед	A–3
1. Главни особини и карактеристики	A–4
2. Насоки за анализа на електрични кола	A–4
3. Основни менија	A–5
4. Моделирање и анализа на едноставни електрични кола	A–8
4.1. Напонски делител	A–8
4.2. RC и CR коло	A–12
5. Креирање и анализа на логички шеми	A–14
5.1. Дигитални инструменти и нивна примена	A–19
5.1.1. Генератор на зборови (Word Generator)	A–19
5.1.2. Логички анализатор (Logic Analyzer)	A–20
5.1.3. Логички конвертер (Logic Converter)	A–22
Додаток Б – Препораки за безбедност и заштита при работа ..	B–1
1. Општи насоки и инструкции за безбедност и заштита при работа	B–1
2. Принципи за безбедност на електричната опрема	B–3
3. Складирање и рециклирање на електротехничките материјали ...	B–4
Додаток В – Вовед во стандардизација и стандарди	B1
1. Институт за стандардизација на Република С. Македонија	B2
2. Пребарување на стандарди	B3
3. Правилници и стандарди од областа „Заштита при работа“	B5

Користена литература

ПРЕДГОВОР

Учебникот **ЛОГИЧКИ КОЛА** е пишуван во согласност со новите модуларни наставни планови и програми за истоимениот предмет, кој се изучува во втора година во паралелките од електротехничка струка за образовниот профил електротехничар за компјутерска техника и автоматика.

Методските единици се поделени во два дела:

1. Теоретски дел, кој во целост ги опфаќа предвидените наставни содржини, поделени во повеќе тематски целини со прашања за повторување, соодветно на модуларните целини во наставната програмата за овој предмет;
2. Дел со вежби за секоја тематска целина посебно, кој содржи голем број на решени нумерички примери и задачи за домашна работа со различна тежина, како и вежби изработени во симулацискиот софтвер Electronics Workbench (EWB 5.12).

Како автори сметаме дека со одговарањето на прашањата за повторување, како и со решавањето на задачите за домашна работа и изведувањето на вежбите, ученикот ќе може да си го проверува, утврдува и зголемува нивото на стекнатото знаење. Упатството за користење на софтверскиот пакет за анализа и симулација на дигитални системи EWB 5.12 на читателот значително му ја олеснува реализацијата на вежбите.

Презентируваниот материјал во овој учебник има фундаментално значење за изучување на хардверот на дигиталните системи, бидејќи ги обработува основните логички кола, при што Буловата алгебра се користи како основен математички апарат. За објаснување на начинот на функционирање на колата користевме соодветни табlici на вистинитост и функционални табlici, логички равенки, принципиелни логички и електрични шеми, во кои применувавме стандардни симболи за логичките кола и електронските елементи.

Учебникот ги опфаќа следниве модуларни единици:

- 1) Бројни системи и кодови;
- 2) Булова (логичка) алгебра;
- 3) Комбинациски кола и
- 4) Дигитални интегрирани кола.

Првата тематска целина **БРОЈНИ СИСТЕМИ И КОДОВИ** започнува со претставување на начинот на кодирање на информациите во дигитален облик и мерењето на количеството на дигитална информација. Во понатамошниот текст се обработува конверзијата на броевите помеѓу бинарниот, хексадецималниот и декадниот броен систем. Потоа следуваат правилата за извршување на основните операции во бинарната аритметика: собирање, одземање, множење и делење, како и означувањето на целите броеви со предзнак и бинарните кодови за нумерички и текстуални податоци.

Втората тематска целина, **БУЛОВА АЛГЕБРА**, ги опфаќа појдовните аксиоми, теореми и закони кои се однесуваат на основните логички операции. Понатаму се објаснети основните прекинувачки функции, нивното прикажување во аналитички, табличен и графички облик, како и преминувањето од еден во друг облик. Значаен дел од оваа тема ѝ е посветен на минимизацијата на прекинувачките функции со методата на Карноови карти.

Во третата тематска целина, **КОМБИНАЦИСКИ КОЛА**, се претставени симболите на стандардните логички кола: И, ИЛИ, НЕ, НИ, НИЛИ, ЕКСИЛИ, ЕКС НИЛИ, со посебен акцент на баферското коло со три состојби. Дополнително, фокусот е ставен и на анализата на поедноставни логички шеми заради одредување на функцијата што тие ја извршуваат, како и на синтезата на логичките мрежи во две нивоа од И-ИЛИ, т.е. НИ и ИЛИ-И, т.е. НИЛИ тип. Покрај претходно наведеното, ставен е фокус и на процесот на проектирање на поедноставни комбинациски кола, односно добивањето на логички шеми како решенија на поставени поедноставни логички задачи и проблеми.

Четвртата тематска целина **ДИГИТАЛНИ ИНТЕГРИРАНИ КОЛА (ДИК)** ги обработува реалните TTL и CMOS фамилии на логички кола со ознаки 74xx и 40xx. Во воведниот дел учениците се запознаваат со прекинувачките карактеристики на диодите и транзисторите, како и со однесувањето на инверторските кола. Понатаму се продолжува со класификацијата на ДИК и набројувањето на нивните главни карактеристики. Оваа модулarna единица завршува со објаснување на принципите за поврзување на ДИК од различни под-фамилии, како и со поврзување на ДИК на надворешни електронски и електромеханички елементи.

Автор на поголемиот дел од материјалот обработен во тематските целини и симулациските вежби е Јани Сервини, дипл. елтех. инженер по компјутерска техника и автоматика, додека автор на прашањата и задачите за повторување, кои се нивен составен дел е д-р на технички науки Жанета Сервини, исто така дипл. елтех. кта по компјутерска техника и автоматика, и двајцата наставници во СОТУ "Ѓорѓи Наумов" – Битола.

Пишаниот материјал е подготвен врз база на стручна литература која е актуелна последниве неколку години. Како автори, во текстот настојувавме објаснувањата да бидат јасни, разбирливи, сèопфатни и исцрпни, соодветни на возраста на учениците, но воедно насочени кон исполнување на целите од наставната програма за овој предмет. Во таа насока вложивме значајни напори и внимававме да користиме соодветен стил на пишување, без да се намали квантитетот и квалитетот на презентираниите наставни содржини во ширина и во длабочина, како од стручен, така и од педагошки и од методолошки аспект.

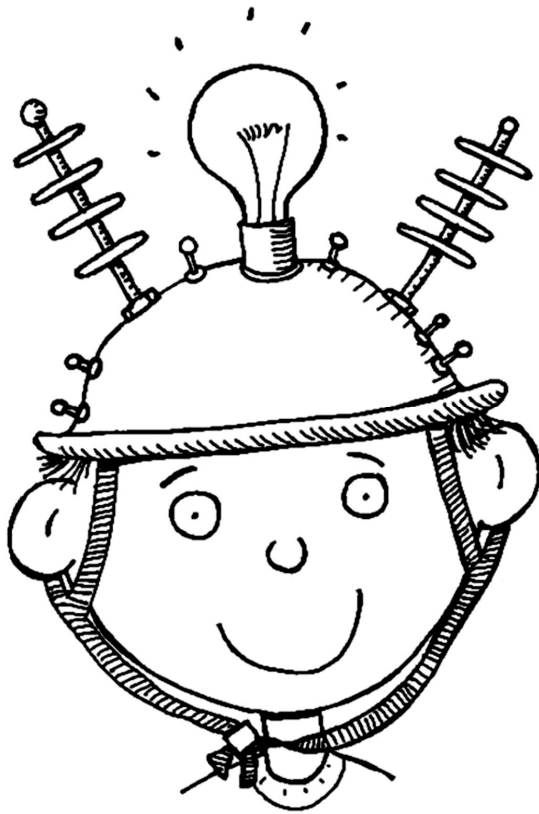
Имајќи во вид дека обработениот материјал е доволно голем по обем и длабочина наставниците имаат можност да вршат селекција и да стават поголем акцент на одредени наставни содржини, зависно од потребите за реализација на наставната програма по овој предмет, како и од капацитетот на учениците во класовите каде предметот се предава. Покрај тоа, воведувањето на прашањата и задачите со различна тежина, како и поголемиот број на симулациски вежби, на наставниците им остава простор да применат различни методи и техники, со кои учениците ќе можат да ја развиваат и својата креативност.

Искрено се надеваме дека ваквиот пристап значително ќе им помогне на колегите кои го предаваат овој предмет квалитетно да го реализираат наставниот процес во функција на соодветен трансфер на знаење и исполнување на секојдневните работни задачи.

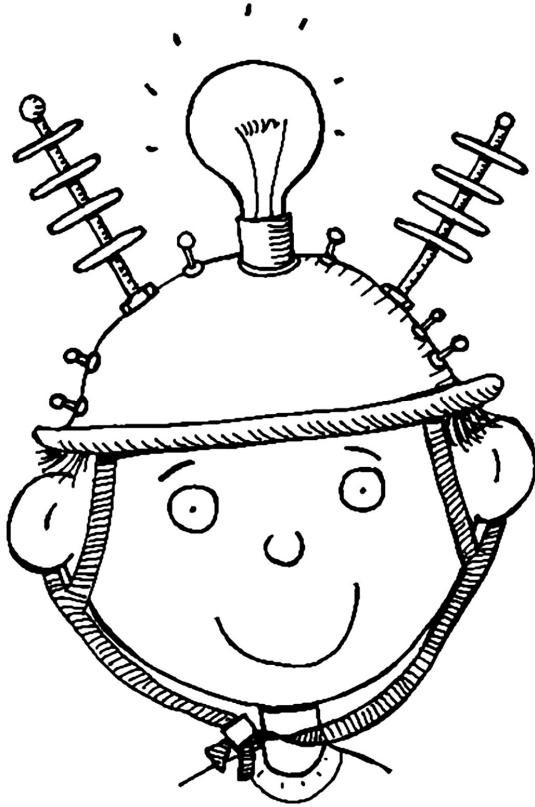
На крај им искажуваме посебна благодарност на рецензентите кои со своите конструктивни и добронамерни сугестии и забелешки придонесоа кон значително подобрување на квалитетот на финалната верзија на учебникот.

Битола, мај 2022 год.

Од авторите



ТЕОРЕТСКИ ДЕЛ



1.

БРОЈНИ СИСТЕМИ И КОДОВИ

По изучувањето на овој модул

- ⊕ ќе се запознаете со термилошките поими во дигиталната електроника, како и со предностите на дигиталниот пренос на сигнали;
- ⊕ ќе можете да го објаснувате мерењето на количеството на информација;
- ⊕ ќе ги познавате и разликувате бројните системи;
- ⊕ ќе ја објаснувате и применувате конверзијата на броевите од еден во друг броен систем;
- ⊕ ќе ја во применувате аритметичките операции бинарен броен систем;
- ⊕ ќе се запознаете и ќе го разбирате означувањето на негативните броеви во бинарен облик;
- ⊕ ќе го познавате начиниот на кодирањето на информациите во дигитален облик;
- ⊕ ќе ги објаснувате бинарните кодови за бројчани и текстуални податоци;

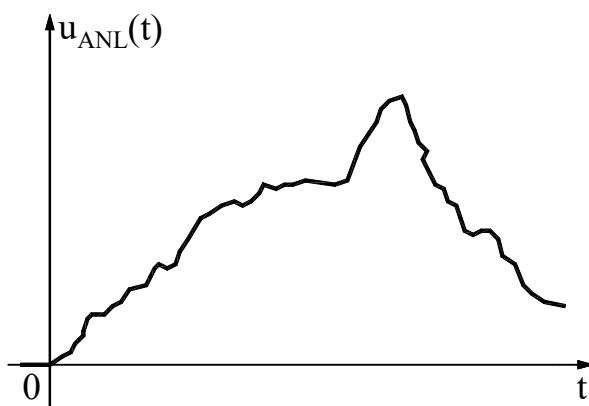
ВОВЕД ВО ДИГИТАЛНАТА ЕЛЕКТРОНИКА

1.1. ОСНОВНИ ПОИМИ

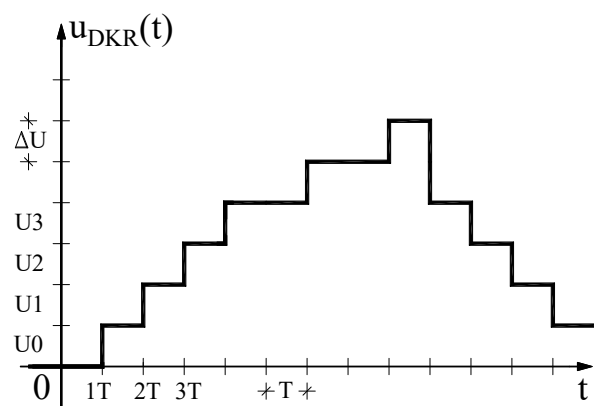
Сите природни појави и процеси се менуваат со текот на времето, заради што тие, аналитички или графички, се опишуваат со временски зависни функции. Во зависност од величината што се следи и испитува овие функции можат да бидат *континуирани* (непрекинати) или *дисконтинуирани* (со прекини).

Макроскопски гледано, скоро сите природни појави се од континуален карактер, бидејќи нивните промени со текот на времето се без моментални (брзи) скокови. Примери за вакви физички големини има многу: температурата, притисокот, брзината, природната светлина, должината итн. Ваквите појави се опишуваат со временски функции кои во било кој временски интервал зафаќаат бесконечно многу различни вредности. На сл. 1-1 е прикажан графикот на една континуирана временска функција. Очигледно е дека амплитудата на оваа функција се менува постепено, бидејќи во било кој конечен временски интервал нејзината амплитуда прима бесконечно многу вредности.

Меѓутоа, во природата постојат и дисконтинуирани појави. За нив е карактеристична појавата на брзи промени во амплитудата бидејќи во еден или во повеќе моменти временски зависната функција, која ја опишува дисконтинуираната појава, нагло преминува од една вредност на друга.



Сл. 1-1. Временски дијаграм на континуирана функција

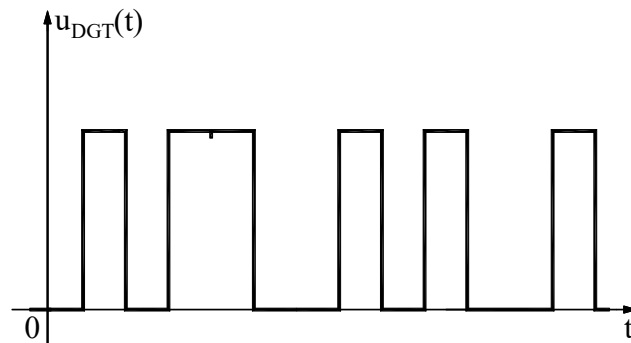


Сл. 1-2. Временски дијаграм на дискретна функција

За човекот од посебен интерес се оние појави што имаат *дискретен* карактер. Тоа се такви дисконтинуирани функции кои можат да примат одреден опсег на вредности од едно конечно множество. Со нив на пример, може да се претстават енергијата на електроните во атомот, буквите од азбуката на говорните јазици, цифрите од бројните системи, итн. Во било кој конечен временски интервал дискретната функција има конечен број на вредности кои може да се нумерираат – секоја вредност со еднозначно определен број. На сл. 1-2 даден е еден пример на ваква функција од каде се гледа дека нејзината амплитуда добива дискретни нивоа.

Човечката желба да ги осознае и користи појавите предизвикала тој да изработува разни уреди со кои ќе ги мери и испитува тие појави, да ги презентира и пренесува добиените резултати. Уредите што ги изучуваме се електрични. Тие работат со електрични сигнали: струи и напони. *Техничките уреди чии влезни и излезни величини се сигнали кои се менуваат по аналогија (сличност) со природните континуирани појави се викаат **аналогни (линеарни) уреди***. Бидејќи секое ниво на дискретната величина може да се претстави со одреден број, *уредите што работат со дискретни сигнали се нарекуваат **дигитални уреди***. Терминот *дигитални* потекнува од латинскиот збор *digitus*, кој означува прст или поадекватно значење би било “броење со прсти”. Тоа всушност е првиот начин на прикажување на броевите во човечкото општество, но денес се поврзува со англискиот збор *digit* што значи цифра или број. Како пример за илустрација на аналоген и дигитален начин на работа може да се земе примерот за мерење на времето со часовник. Имено, ако стрелките на часовникот се движат континуирано, тоа е аналогно сметање на времето, а таквиот часовник работи како аналоген уред. Меѓутоа ако часовникот го покажува времето преку броеви кои се менуваат секоја секунда или секоја минута, тоа е дигитално мерење на времето, а таквиот часовник е дигитален уред. Слично на ова, ако некој инструмент ја покажува измерената вредност на електричната величина преку отклон на стрелката тоа е аналоген инструмент, додека ако вредноста се отчитува во облик на број, тоа е дигитален инструмент.

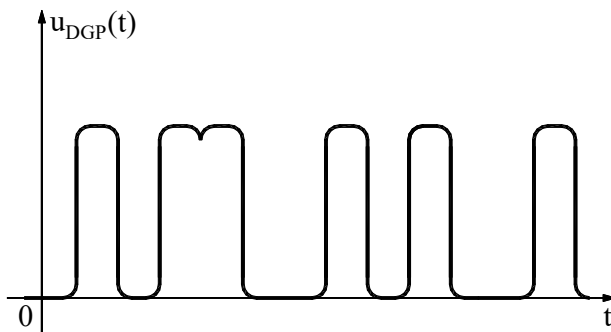
Физичката претстава на броевите во дигиталниот уред оди со посредство на посебен тип на сигнали што имаат специфичен бранов облик. Тоа се *дигитални* сигнали, а пример на еден таков сигнал е даден на сл. 1-3. Од сликата се гледа дека дигиталниот сигнал има бинарен облик, т.е. две нивоа: високо и ниско и всушност претставува една низа од напонски, многу поретко струјни, импулси и паузи. Имено, во продолжение ќе покажеме дека секој број може да се претстави (кодира) со комбинација од само две цифри: 1-а и 0-а, за што е потребен токму сигнал со две различни нивоа.



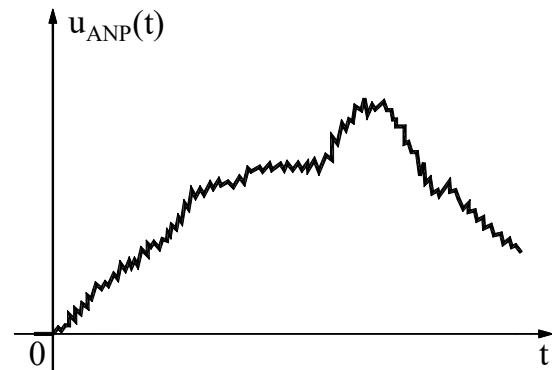
Сл. 1-3. Временски дијаграм на дигитален напонски сигнал

Причината за употреба на дигиталните сигнали е едноставната и евтина изработка на електронските елементи и кола кои ги генерираат тие сигнали. Дигиталните кола можат да се најдат во една од две можни состојби. Поради тоа, основни градбени елементи на секој дигитален уред се електронските кола со две состојби. Покрај едноставната изведба и цената на чинење на дигиталните кола што ги реализираат електричните сигнали во дигитална форма, многу важен фактор е и нивната мала осетливост на влијанието на шумовите и пречките, поточно нивната отпорност на нив, со што нивната трансмисија на далечина е со многу поголема сигурност. Да претпоставиме дека аналогниот сигнал претставен на сл. 1-1 и дигиталниот сигнал прикажан на сл. 1-3, независно еден од друг, се испраќаат до некој приемник по преносен пат на кој дејствуваат непожелни паразитни сигнали.

Сигналите што се примаат после извршениот пренос се дадени на сл. 1-4 и сл. 1-5 од каде се гледа дека тие се изобличиле заради дејството на шумот. Обновувањето на оригиналниот сигнал е многу поедноставно за дигиталниот сигнал од сл. 1-4, отколку за аналогниот сигнал од сл. 1-5. Имено, многу е потешко да се отстранат сите непожелни промени на амплитудата кај добиениот аналоген сигнал, отколку едноставно да се констатира дали бил испратен импулс или пауза, за примениот дигитален сигнал.



Сл. 1-4. Временски облик на дигитален сигнал добиен по негово пренесување



Сл. 1-5. Временски облик на аналоген сигнал добиен по негово пренесување

Примери за различни аналогни уреди се сите аналогни мерни инструменти, аналогните сметачки машини, итн., а примери за дигитални уреди се калкулаторите, дигиталните инструменти и како најсложени уреди, дигиталните сметачки машини - компјутерите.

Иако аналогниот начин на работа изгледа поточен од дигиталниот, прецизноста на континуираните сигнали ретко може целосно да се искористи затоа што инструментите и опремата со која тие се мерат не можат да ги мерат, отчитуваат, обработуваат, пренесуваат или на било кој друг начин да ги интерпретираат добиените резултати со многу висока точност. Од друга страна, дигиталните сигнали се присутни во нумеричка форма, па полесно квантитативно се изразуваат, обработуваат, пренесуваат, меморираат и отчитуваат. Со еден збор, тие на човекот му се многу поблиски, бидејќи тој лесно може да манипулира и да работи со нив. Во прилог на оваа констатација оди и фактот што во практиката голем број аналогни величини се претставуваат како збир на конечен број дискретни вредности, односно се претворуваат во дискретни величини, т.е. се дискретизираат. Многу едноставен и вообичаен пример за ова би било мерењето на тежината кога таа се изразува како сума на тегови со различна единечна тежина: килограм, хектограм, декаграм и грам.

Покрај аналогните и дигиталните уреди, сè почесто се применуваат и уреди кои ги користат добрите страни и на аналогниот и на дигиталниот начин на работа, т.е. што функционираат на *хибриден принцип*. Имено, влезните реални аналогни сигнали се претворуваат во „вештачки“ дискретни сигнали над кои се извршуваат потребните операции, а потоа на излезот обработените дигитални сигнали повторно да се конвертираат во аналоген облик. Ваквото претворување се изведува со посредство на склопови што се викаат **аналогно-дигитални конвертори (АДК)**, и **дигитално-аналогни конвертори (ДАК)**. Благодарение на нив, овозможена е многу широка примена на дигиталните уреди со сите свои предности дури и во областите каде сигналот во суштина е од аналогна природа.

Меѓутоа, при изразувањето на континуалните величини преку дискретни, свесно се прави помала или поголема грешка која се нарекува *грешка на дискретизација* или *грешка на квантизација*. Да речеме, за претходно наведениот пример секоја тежина која има вредности на делови од грамот, или помали, не ќе може точно да се измери. За да се постигне поголема прецизност при мерењето, треба да се употребуваат се помали мерни единици, односно *кванти* или *нивоа на дискретизација* за континуалната величина. Значи кај **хибридните електронски уреди** проблемот на квантизација, т.е. дискретизација по ниво на аналогната величина ќе биде од суштинско значење од причина што со тоа се одредува и грешката, односно точноста при работата.

Дигиталната електроника ги изучува дигиталните кола, како и колата за А/Д и Д/А конверзија од аспект на нивна анализа, синтеза, проектирање и развој.

1.2. ИНФОРМАЦИЈА И НЕЈЗИНО КОДИРАЊЕ

Во меѓусебната комуникација, како и со примената на различните уреди луѓето стекнуваат нови сознанија, добиваат соопштенија, новости за светот што ги опкружува, разменуваат и пренесуваат вести. Зборот **информација** во секојдневниот живот значи исто што и *известување* заради што овој поим најмногу се користел во системите за пренос, во телекомуникационите системи. Меѓутоа, брзиот напредок на науката и техниката поставил барања не само за брз и точен пренос и доставување на информациите, туку и потреба од нивна обработка и чување (меморирање).

За олеснување на работата, и преносот и обработката на информациите човекот сакал да ги направи автоматизирано, со машина. Се барале различни начини за претставување на информациите во облик едноставен за пренос, чување и обработка. При ова носител на информацијата е електричниот сигнал, што се содржи во промената на еден негов параметар, а најчесто тоа е неговата промена на амплитудата. Така е овозможено информациите забележани на „апстрактен начин“ со симболи, „физички“ да се презентираат со електрични сигнали. Големiot број на испитувања покажале дека најевтин, најсигурен, најпогоден и најквалитетен облик за работа е нивното претставување со дигитални електрични сигнали - сигнали со само две различни нивоа. На овој начин информацијата се прикажува во бинарна форма со низи составени само од два симболи. Значи при преносот, обработката и чувањето на информациите, нивното претставување е во поинаква форма од начинот што им е близок на луѓето, т.е. не се користат алфабетски и нумерички симболи (букви и цифри), туку бинарни симболи.

Претставувањето на информациите со помош на симболи, кои се елементи од некое конечно множество се вика **кодирање на информациите**. *Множеството на сите симболи што стојат на располагање за кодирање на информациите се вика **кодна азбука**, а секој поединечен симбол од кодната азбука се вика **коден симбол**. Секоја група од кодни симболи што претставува информација, или некој нејзин дел, се вика **коден збор**.* Бинарно кодираните информации ќе бидат составени од кодни зборови што претставуваат групи на бинарни симболи, симболи што можат да примат само две различни вредности и му припаѓаат на бинарното множество B . Вообичаено е за овие два симболи да се прифатат ознаките 1 и 0, така што важи $B = \{1,0\}$. Сега станува јасно зошто бинарните кодови и бинарниот броен систем имаат суштинско значење во дигиталната електроника и дигиталната обработка на информации.

1.3. ЕДИНИЦИ ЗА МЕРЕЊЕ КОЛИЧЕСТВО НА ИНФОРМАЦИЈА

Кога станува збор за пренос на информации, субјективно гледано од страна на човекот што го прима соопштението, најважна е неговата содржина, односно колкаво изненадување има во тоа известување, а скоро воопшто не е важна формата и начинот на пренос. Според ова, примената информација дека настан што има голема веројатност на остварување, навистина се случил, содржи мало количество информација. Обратно, соопштувањето за настанување на неочекувани случки кои имале многу мала веројатност дека ќе се остварат, би содржело многу поголемо количество на информација. Од овде произлегува и врската помеѓу количеството на информацијата и веројатноста за случување на настаните.

Меѓутоа, кога станува збор за единици за мерење на количество информација во дигиталната техника, веројатноста нема директно влијание. Имено, како единица за мерење количество на информација се дефинира еден бит, т.е. *појавата на еден симбол од бинарното множество* $V = \{1,0\}$. Овај поим произлегува како кратенка од англискиот термин *Binary digit (bit)* што значи **бинарна цифра** и се означува со **b**. Вредноста на битот може да биде или 1 или 0, односно кај дигиталниот сигнал тоа ќе биде појавувањето на високо или ниско напонско ниво со кое тој бит е претставен. Ваквиот приод доаѓа оттаму што во дигиталната електроника најважен е коректниот пренос, предвидената обработка и точното меморирање на бинарните симболи, а не е важна веројатноста со која тие се појавуваат. Во дигиталните системи информациите се претставени како податоци за чија што обработка се цени можноста за различни начини и брзини на обработка, како и големината на капацитетот за нивно меморирање. Од тука станува јасно дека ако една порака е составена од поголем бројот на кодни зборови, и ако секој збор е составен од повеќе битови, поголемо ќе биде и количеството на информација што се содржи во таа порака. Поконкретно, кога се зборува за мемориски капацитет се мисли на битот како единица за мерење на податочна или дигитална содржина (анг. data, digital storage unit).

Во врска со ова како поголема единица од битот се дефинира 1 **бајт** (byte), кој содржи осум бита и претставува случаен распоред на 1-и и/или 0-и и обично се означува со [B]. На следната слика (сл. 1-6) се прикажани примери на два бајти.

b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀		b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀
1	0	1	0	1	1	1	0		0	1	0	0	0	0	1	1

Сл. 1-6. Примери на два мемориски збора со должина по еден бајт.

Во минатото како поголема единица од битот се користел 1 **нибл** (анг. nibble) и тоа за група (низа) од четири бита, но денес ниблот поретко се користи или се заменува со поимот **тетрада** или **четворка** битови.

Бидејќи и бајтот е мала единица, во практиката се воведени поголеми единици од бајтот, а тоа се: 1 **килобајт**, тоа е група од $2^{10}=1024$ бајта кој се означува со [KB], потоа 1 **мегабајт** [MB] кој содржи 2^{10} [KB]= 2^{20} [B], 1 **гигабајт** [GB] кој се формира од 2^{10} [MB]= 2^{20} [KB]= 2^{30} [B] и 1 **терабајт** [TB] кој се формира од 2^{10} [GB]= 2^{20} [MB]= 2^{30} [KB]= 2^{40} [B]. Од изнесеното произлегува дека во жаргонот на дигиталната обработка на податоци префиксот „кило” има малку неконвенционална употреба, бидејќи означува $2^{10}=1024$ единици заради што се бележи со [K] и по тоа се разликува од вообичаеното означување со префиксот [k] кој се однесува на 1000 единици. Според ова 1 [MB] = 1024×1024 [KB], итн. множителот ќе биде 1024, а не 1000, како што сме навикнати до сега.

Како пример ќе го решиме следниов едноставен проблем. Да земеме дека еден, било кој, текстуален симбол (буква, цифра или интерпункциски знак) може да се кодира со 1 бајт [B] = 8 бита [b] и дека треба да пресметаме колкав мемориски простор е потребен за да запамтиме една книга од 200 страници, со претпоставка дека една страница содржи по 3.000 симболи.

Решение: 200 стр. x 3.000 симболи/страна = 200 стр. x 3.000 [B] = 600.000 [B]. Бидејќи 1 [KB] = 2^{10} [B] = 1024 [B] \approx 1000 [B], за меморирање на книгата ќе ни треба мемориска компонента со капацитет од 600 [KB]. Имено, 600.000 [B] \approx 600 [KB].

Овде е многу важно да напоменеме и тоа дека во зависност од бројот на битови n во еден коден збор, може да се пресмета и вкупниот број N на различни комбинации од 0-и и 1-ци кои можат да се појават, според следнава равенка:

$$N = 2^n \quad (1-1)$$

Така на пример, ако на располагање имаме 1 [B] бајт, тогаш тој може да се прикаже во $2^8 = 256$ различни комбинации, што значи дека со 1 бајт можеме да претставиме 256 различни симболи, како на пр. целите броеви од 0 до 255, или сите мали и големи букви на англиската абџеда, декадните цифри, знаците на интерпункција, малите и големите букви на македонската азбука, итн. сите вкупно 256 различни симболи.

1.4. ВИДОВИ НА ИНФОРМАЦИИ

Во процесот на работата на компјутерите доаѓа до размена и проток на податоци кои носат различни и специфични информации што се важни за континуирано одржување на правилна функција на сметачот. Овде припаѓаат различните видови на **наредби** (*команди, инструкции*), **податоци** и **адреси**.

Инструкциите содржат информација за сметачот што тој треба да работи. Низата наредби што образува една логичка целина, претставува програма по која компјутерот работи.

Податоците содржат информација за одредена појава од надворешниот свет, или за вредност која е добиена како резултат на некоја обработка внатре во компјутерот. Како податоци може да се сметаат вредностите на различни временски променливи дискретни или континуирани величини. Податоците се внесуваат во сметачот, се обработуваат зависно од инструкциите на програмата, при што се генерираат некои нови податоци.

Покрај податоците и наредбите, во компјутерот се разменуваат уште еден посебен вид информации, а тоа се адресите. **Адресите** содржат информации за тоа која е точната местоположба на податоците над кои треба да се изврши зададената инструкција.

Во сметачот сите информации се внесуваат во бинарен облик за тој да може да ги обработи. На апстрактно ниво тоа се низи од 0-и и 1-и, но физички најчесто тоа се електрични сигнали во облик на низи или групи од напонски импулси или паузи.

Бидејќи во компјутерот се извршуваат одредени програми кои покрај нумеричките податоци како влезни податоци може да прифаќаат и други програми или адреси, може да се земе дека и програмите и податоците и адресите, **во поширока смисла на зборот, претставуваат податоци.**

Заклучокот е дека и инструкциите и податоците и адресите, всушност, се информации, кодирани во бинарен облик и претставени со соодветни електрични сигнали. Благодарение на интерната организација на компјутерот и програмата што се извршува, тој ги разликува едните од другите.

БРОЈНИ СИСТЕМИ И КОДОВИ

1.5. ОСНОВНИ ПОИМИ

Во дигиталната техника информациите се претставуваат и обработуваат нумерички, како броеви, па нормално е да се постави прашањето која форма на претставување на броевите е најпогодна за да бидат тие „разбирливи“ за дигиталните склопови. Во оваа глава ќе се задржиме на претставувањето на информациите на начин кој е најблизок до реалниот начин на претставување на податоците во дигиталните системи. Овој проблем е многу важен и тој во себе го вклучува изучувањето на процесот на кодирање и тоа посебно т.н. бинарни кодови, како и анализата на различните бројни системи од кои најзначаен е бинарниот броен систем.

Бинарното претставување на информациите е тешко замисливо како дел од човековото изразување затоа што бинарно запишаните податоци, всушност, се низи од само два различни симболи. Затоа бинарната нотација (бинарното означување) е „природно“ за дигиталните уреди кај кои сите елементарни кола се прекинувачки и чии излези, како што веќе знаеме, може да се најдат само во една од две можни состојби. Под поимот **кодирање** се подразбира начин на претставување на информациите со помош на симболи кои се елементи на некое множество како што се, на пример, буквите од некоја азбука, или, пак цифрите од некој броен систем. Во натамошното излагање ќе се обработат оние кодови што наоѓаат соодветна примена при анализа на работата на дигиталните уреди, и тоа посебно кај дигиталните сметачки машини, т.е. компјутерите.

Да направиме една аналогија со националните јазици. Во човековото општество секој национален јазик претставува средство со кое се остварува комуникација меѓу луѓето. Имено, со зборувањето ние, практично, вршиме „кодирање“ на информациите во зборови, па тие стануваат разбирливи за секој член на соодветниот народ. Пишаниот текст, всушност, претставува еден начин со кој се помнат (меморираат) „кодираните“ поими. На секој поим одговара еден збор кој може да се подели на гласови, а за секој глас постои соодветен симбол, т.е. буква од националната азбука. За да се пишуваат (кодираат) или читаат (декодираат) зборовите, мора да се познава синтаксата на соодветниот национален јазик. Тоа е една група на правила и прописи што треба децидно да се применуваат и при читањето и при пишувањето.

Бројните (нумерички) системи претставуваат системи на симболи, кои се викаат цифри, и со кои се означуваат броевите. Постојат тежински (позициски) и нетежински бројни системи, а ние ќе се задржиме само на тежинските бројни системи. Секој тежински броен систем има своја **основа (база, радикс)** што се означува со b . Тоа е всушност вкупниот број на различни цифри во системот. Во општ случај, за основа на бројниот систем може да се земе било кој број еднаков или поголем од еден. **Декадниот броен систем** е познат од порано и ние секојдневно го користиме: тој има 10 различни цифри и основа $b = 10$. Меѓутоа во оваа тематска целина во куси црти ќе се разгледаат и **хексадецималниот броен систем** кој има 16 различни цифри и основа $b = 16$, потоа **окталниот броен систем** кој има 8 цифри така што неговата основа е $b = 8$, и на крај како најважен, **бинарниот броен систем** кој има само две цифри и основа $b = 2$.

1.6. БРОЈНИ СИСТЕМИ

Со воведувањето на различните бројни (нумерички) системи ќе треба да се дефинира запишувањето и означувањето на броевите. За таа цел прво ќе го дефинираме обликот на цифрите за секој броен систем. Имено, декадниот броен систем располага со десет различни цифри **0,1,2,3,4,5,6,7,8,9**, кои се земаат како симболи за цифрите и на другите бројни системи, ако системот има помалку од десет цифри. Така на пр. окталниот броен систем располага со осум цифри: **0, 1, ..., 6, 7**, а бинарниот само со две: **0** и **1**. Доколку основата на бројниот систем е поголема од десет тогаш се додаваат и првите букви од англиската абецеда: **A, B, C, ...,** така што хексадецималниот броен систем располага со 16 цифри и тоа: **0, 1, ..., 8, 9, A, B, C, D, E, F**.

Броевите ќе ги запишуваме така што прво ќе го напишеме самиот број со употреба на цифри, а потоа во заграда или како индекс ќе ја запишиме основата на бројниот систем во кој тој број е запишан. За децималните броеви тоа е 10, DEC или D, за хексадецималните броеви се додава 16, HEX или само X, за окталните 8, OCT или само Q, а за бинарните 2, BIN или само B.

Често пати се поставува како проблем следното прашање: Колку различни броеви N можат да се напишат во некој броен систем со основа b ако се зададени n цифри. Бројот N се пресметува така што основата на бројниот систем b се степенува на степен n :

$$N = b^n \quad (1-2)$$

Од ова станува јасно дека со еднаков број на цифри n , во различни бројни системи, повеќе броеви можат да се напишат во оној систем кој е со поголема основа. На пример, со три цифри во декадниот броен систем може да се напишат вкупно $10^3 = 1000$ различни броеви, во хексадецималниот броен систем тој број е поголем и изнесува $16^3 = 4096$ различни броеви, во окталниот броен систем може вкупно да се напишат $8^3 = 512$ броја, а во бинарниот броен систем само $2^3 = 8$.

Кај тежинските бројни системи секоја цифра во бројот има одредена *тежина*, (*тежинска вредност*) која зависи од позицијата (местоположбата) на цифрата во бројот во однос на позиционата (раздвојната) точка (до сега велевме децимална записка). **Тежината всушност е некој цел степен (потенција) од основата b на бројниот систем.** Тежината на првата цифра лево од точката (нултата позиција) (тежинската вредност на цифрата на нултото бројно место) изнесува b^0 , на втората цифра (првата позиција) тежината и е b^1 итн. Најголема тежина (најголем степен на основата, највисоко ниво) има онаа цифра од бројот која се наоѓа најлево од точката и истата се означува со *MSD* (анг. *Most Significant Digit*) т.е. *најзначајна (најмногу значајна) цифра*. Првата цифра десно од точката (минус првата позиција) има тежина b^{-1} , втората b^{-2} итн. Значи, најмала тежина (најмал степен на основата) ќе има најдесната цифра во бројот и таа се означува со *LSD* (анг. *Last Significant Digit*), т.е. *најнезначајна (најмалку значајна) цифра*.

Одредувањето на вредноста на некој број X кој е зададен во било кој тежински броен систем со основа b , и има n -целобројни цифри и m -дробно-рационални, може да се врши преку следната т.н. *тежинска формула*.

$$X = X_{(10)} = \sum_{i=-m}^{i=n-1} c_i t_i = \sum_{i=-m}^{i=n-1} c_i b^i = c_{n-1} b^{n-1} + c_{n-2} b^{n-2} + \dots + c_1 b^1 + c_0 b^0 + c_{-1} b^{-1} + \dots + c_{-m} b^{-m} \quad (1-3)$$

Во тежинската формула (1-3) со c_i е означена цифрата што се наоѓа на i -тото место сметајќи од позиционата точка, при што 0-то место е првото лево, потоа е 1-то, па 2-то, итн., додека првото место десно од точката е (-1)-то, потоа е (-2)-то, па (-3)-то, итн. Со t_i е претставена позиционата вредност (тежината) на соодветната цифра. Кај природните тежински системи секогаш важи следната равенка:

$$t_i = b^i \quad (1-4)$$

каде што b е константа која ја претставува основата на бројниот систем. Со формулата (1-3) практично се врши конверзија од било кој броен систем во децимален.

При анализата на целите броеви во различните бројни системи, слично како и за целите декадни броеви, не се запишува раздвојна точка или запирка, туку се подразбира дека таа се наоѓа веднаш до најдесната цифра, т.е. до цифрата со најмала тежина.

За секој броен систем, покрај *вистинските (директните, номиналните) вредности* на броевите, се дефинираат и нивните *комплементи*. Комплементот на некој број X се означува со \overline{X} , а се одредува според следнава дефиниција:

$$\overline{X} = K - X \quad (1-5)$$

каде што K е константа која може да има вредност b^n или $b^n - 1$, при што b е основата на бројниот систем, а n бројот на цифрите во дадениот број.

Кога $K = b^n - 1$, се добива *комплемент до најголемиот број* во применетиот броен систем. Така на пример, за четирицифрени декадни броеви ($b=10, n=4$) константата K ќе има вредност $K = 10^4 - 1 = 9999$. Ако е даден бројот $X=1234$, неговиот комплемент до девет ќе биде $\overline{X}^9 = 9999 - 1234 = 8765$. Ако станува збор за бинарниот броен систем, тогаш ќе зборуваме за комплемент до еден, т.е. за единечен (прв) комплемент кој се означува со \overline{X}^1 , X' или само \overline{X} .

Кога константата K има вредност $K = b^n$, тогаш станува збор за *комплемент до опсегот на броеви во бројниот систем*. Така на пример, за четвороцифрени децимални броеви ($b=10, n=4$), константата K ќе има вредност $K = 10^4 = 10000$, па комплементот до 10 на бројот $X=1234$ ќе биде $\overline{X}^{10} = 10000 - 1234 = 10000 - 1234 = 8766$. Ако се работи за бинарниот броен систем, тогаш комплементот е до два, т.е. втор (двоен) комплемент кој се означува со \overline{X}^2, X'' .

Споредувајќи ги вредностите на константите K за комплемент до најголемиот број $K = b^n - 1$ и комплемент до опсегот на броеви $K = b^n$, за втората константа можеме да напишеме дека $K = (b^n - 1) + 1$, што значи дека вториот комплемент на бројот може да се добие од првиот ако на првиот комплемент му се додаде 1-ца.

Комплементарните вредности на броевите, како што ќе видиме подоцна, се од фундаментално значење во дигиталната обработка на податоци. Имено, со нив е овозможено претставувањето на броевите со знак (негативни и позитивни броеви), а со тоа и извршувањето на основните аритметички операции собирање и одземање.

1.6.1. КОНВЕРЗИЈА НА БРОЕВИ ОД БИЛО КОЈ ВО ДЕКАДЕН БРОЕН СИСТЕМ

Најнапред ќе стане збор за декадниот броен систем на кој луѓето се навикнати и кој е во секојдневна употреба. Овој броен систем има десет различни цифри, а тоа се: $c=\{0,1,2,3,4,5,6,7,8,9\}$ и основа $b=10$. Примената на тежинската формула ќе ја објасниме на бројот $5387_{(10)}$.

Применувајќи ја формулата добиваме:

$$5387_{(10)} = 5 \cdot 10^3 + 3 \cdot 10^2 + 8 \cdot 10^1 + 7 \cdot 10^0 = 5000 + 300 + 80 + 7 = 5387_{(10)}$$

Од решението се забележува дека бројот запишан во декаден броен систем има иста вредност и според тежинската формула (1-3) затоа што таа формула ја дава вредноста на бројот токму во декадниот систем кој е разбирлив за човекот.

Хексадецималниот броен систем располага со 16 различни цифри кои се означуваат со: $c=\{0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F\}$ и основа $b=16$. Овој систем има на располагање шест дополнителни цифри за означување на шест броеви од декадниот систем. Имено, со цифрата A се означува бројот $10_{(10)}$, со B бројот $11_{(10)}$, со C бројот $12_{(10)}$, со D е $13_{(10)}$, E е $14_{(10)}$ и со цифрата F бројот $15_{(10)}$.

Пресметувањето на вредноста, или конверзијата во декаден броен систем - што е исто, на еден хексадецимален број е даден со примерот што следува. Повторно се применува тежинската формула така што се добива:

$$A2B_{(16)} = A \cdot 16^2 + 2 \cdot 16^1 + B \cdot 16^0 = 10 \cdot 16^2 + 2 \cdot 16^1 + 11 \cdot 16^0 = 2560 + 32 + 11 = 2603_{(10)}$$

Окталниот броен систем има 8 цифри: $c=\{0,1,2,3,4,5,6,7\}$ и основа $b = 8$. Сега тежината на секоја цифра ќе биде степен на бројот 8, бидејќи тоа е неговата основа. Претворувањето на октален број во декаден повторно ќе го разгледаме со еден пример, а тоа е бројот $157_{(8)}$.

$$157_{(8)} = 1 \cdot 8^2 + 5 \cdot 8^1 + 7 \cdot 8^0 = 64 + 40 + 7 = 111_{(10)}$$

Декаден	Хексадецимален	Бинарен	Октален
0	0	0000	0
1	1	0001	1
2	2	0010	2
3	3	0011	3
4	4	0100	4
5	5	0101	5
6	6	0110	6
7	7	0111	7
8	8	1000	10
9	9	1001	11
10	A	1010	12
11	B	1011	13
12	C	1100	14
13	D	1101	15
14	E	1110	16
15	F	1111	17

Таб. 1-1. Преглед на цифрите на различни бројни системи

Природниот бинарен броен систем има само две цифри: 0 и 1. Било која од овие две цифри се нарекува *бит бидејќи* претставува кратенка од англискиот збор *Binary digit*, што во превод значи **бинарна цифра**. Во бинарниот систем цифрата со најголема тежина се означува како *MSB (Most Significant Bit)*, што значи *најзначаен* или *најмногу значаен бит*, а битот со најмала тежина се означува со *LSB (Last Significant Bit)*, што значи *најнезначаен* или *најмалку значаен бит*. Преминот од бинарниот во декадниот систем, повторно оди преку тежинската формула (1-3), што е прикажано со конверзијата на бинарниот број $10010010_{(2)}$:

$$10010011_{(2)} = 1 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 128 + 16 + 2 + 1 = 147_{(10)}$$

Во таб. 1-1 се дадени ознаките и еквивалентните вредности на сите цифри од различните бројни системи.

1.6.2. КОНВЕРЗИЈА ОД БИНАРЕН ВО ХЕКСАДЕЦИМАЛЕН И ОКТАЛЕН БРОЕН СИСТЕМ И ОБРАТНО

Претворувањето од хекса во бинарен броен систем, и обратно, многу лесно се извршува бидејќи $16 = 2^4$ и тоа со директна примена на таблицата т.1-1. При конверзијата од хексадецимален во бинарен систем секоја хекса-цифра наједноставно се заменува со соодветниот нибл (четворка од битови), како што е дадено со следниов пример, при што ако се појават водечки нули на најлевите позиции, тие наједноставно се занемаруваат бидејќи немаат тежини.

$$5C_{(16)} = 0101\ 1100 = 01011100_{(2)} = 1011100_{(2)}$$

При обратна задача, кога треба да се направи конверзија од бинарен во хекса-систем зададениот бинарен број се дели на групи од по четири бита и тоа лево и десно од позиционата точка. Ако при оваа поделба најлево и најдесно не се добијат четворки тогаш, на најлевата група однапред, а на најдесната група битови одназад им се дополнуваат онолку 0 колку што е потребно за да се добијат четворки. Бидејќи разгледуваме само *цели броеви* формираме четворки од лево на десно. Ако на крај не се добие *нибл*, тогаш напред се додаваат 0-и колку што треба за да се формира четворка од битови. Потоа секој нибл се заменува со соодветната хекса-цифра според таблицата т.1-1. Во продолжение е дадено претворување на бинарниот број $101010_{(2)}$ во хексадецимален:

$$101010_{(2)} = 0010 \cdot 1010 = 2A_{(16)}$$

Конверзијата од октален во бинарен, и обратно, е идентична на постапката која се користеше при конверзијата од хекса во бинарен, само што сега се работи со тројки од битови бидејќи $8 = 2^3$. Ова ќе биде илустрирано со следниве примери.

$$421_{(8)} = 100 \cdot 010 \cdot 001 = 100010001_{(2)}$$

$$10110011_{(2)} = 010 \cdot 110 \cdot 011 = 263_{(8)}$$

Конверзијата од октален во хексадецимален броен систем, и обратно, најлесно се изведува ако бројот зададен во едниот броен систем прво се конвертира во бинарниот броен систем, а потоа од бинарниот броен систем се конвертира во другиот броен систем, како што е дадено во примерите што следуваат.

$$BC_{(16)} = 1011 \cdot 1100 = 10111100_{(2)} = 010 \cdot 111 \cdot 100 = 274_{(8)}$$

$$762_{(8)} = 111 \cdot 110 \cdot 010 = 111110010_{(2)} = 0001 \cdot 1111 \cdot 0010 = 1F2_{(16)}$$

Декаден број/2	155	77	38	19	9	4	2	1	0
Остаток:		1	1	0	1	1	0	0	1

Бинарен број: 1 0 0 1 1 0 1 1

Бидејќи претворувањето од декаден во бинарен систем ќе треба да го правиме прилично често, во продолжение ќе презентираме и една побрза постапка која ќе ја примениме на претходно зададениот пример. Најнапред ќе претпоставиме дека на располагање имаме мемориски збор со должина од повеќе битови и дека над секој бит е запишана неговата тежина. Сега гледаме дали дадениот број одговара на некоја од напишаните тежини, или од која е помал. За конкретниов пример $155 < 256$ што значи дека тежината 128 е најголема и ја маркираме со 1. Ова е битот b7 кој за бројот 155 во бинарен облик ќе има најголема тежина (MSB) што укажува дека при конверзијата од десетте бита ќе искористиме само 8 бита (1 бајт), додека другите битови со поголеми тежини не се потребни; тие ќе бидат 0-и. Сега, почнувајќи од таа позиција па надолу, вршиме собирање на 128 со следната тежина, а тоа е 64. Бидејќи $(128+64) > 155$, оваа тежина не ја земаме предвид, односно на таа позиција запишуваме бит 0. Продолжуваме понатаму со тежината 32. Бидејќи и збирот $(128+32)=160 > 155$, и овде запишуваме 0. Продолжуваме со 16. Бидејќи $(128+16)=144 < 155$ под тежината 16 запишуваме 1 и одиме понатаму со тестирање, но сега имаме вредност 144 и следна тежина 8. Бидејќи $(144+8)=152 < 155$, го земаме и тој бит. Сега тестираме $152+4$ што е поголемо од 155 и битот под тежината 4 не го земеме, но затоа точно ни фалат уште 3 за што ќе ги земеме последните два бита кои имаат тежина 2 и 1 со што конечно ќе добиеме $152+2+1=155$. Кога пред нас се наоѓа ваква таблица со бинарните тежини претворувањето од декаден во бинарен систем е доста побрзо отколку со претходната метода кога требаше да делиме со остатоци и потоа тие да ги завртиме за да го добиеме бараниот бинарен број.

Тежини:	<u>1024</u>	<u>512</u>	<u>256</u>	<u>128</u>	<u>64</u>	<u>32</u>	<u>16</u>	<u>8</u>	<u>4</u>	<u>2</u>	<u>1</u>
	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
Бинарен број:				1	0	0	1	1	0	1	1
Позиции:	<u>10</u>	<u>9</u>	<u>8</u>	<u>7</u>	<u>6</u>	<u>5</u>	<u>4</u>	<u>3</u>	<u>2</u>	<u>1</u>	<u>0</u>
Битови:	11	10	9	8	7	6	5	4	3	2	1

1.6.4. АРИТМЕТИКА ВО БИНАРНИОТ БРОЕН СИСТЕМ

Бинарната аритметика ги дефинира правилата според кои се извршуваат операциите собирање, одземање, множење и делење во бинарниот броен систем.

Собирање. Правилата според кои се врши *собирањето* се следниве:

1. збир на две 0-и дава 0;
2. збир на 0 и 1, или 1 и 0 дава 1;
3. збир на две 1-и како резултат дава 0, но и 1 пренос (*carry*) кон битот со поголема тежина (кон повисокото ниво, класа).

Ова најдобро ќе се разбере од следниот пример за собирање на броевите $101111_{(2)}$ и $111_{(2)}$.

Преноси:		1	1	1	1	
Прв собирок:	1	0	1	1	1	1
Втор собирок:	0	0	0	1	1	1
Збир:	1	1	0	1	1	0

Одземање. Правилата за одземање во бинарниот систем се следниве:

1. Ако од 0 се одзема 0, или од 1 се одзема 1, резултатот е 0;
2. Ако од 1 се одзема 0, како резултат се добива 1;
3. Од 0 може да се одземе 1 така што ќе се позајми 1 од битот што има поголема тежина. Таму ќе остане 0, а во битот со помала тежина се префрлува $2_{(10)}$ т.е $10_{(2)}$. Сега од $2_{(10)}$ т.е од $10_{(2)}$ што е префрлена на пониското ниво се одзема 1-та, и една 1-а останува, и како резултат се добива 1.

Повторно ќе разгледаме еден пример. Станува збор за одземање на бројот $11_{(2)}$ од $10110_{(2)}$

Позајмувања:			10		
		0	0	10	
Намаленик:	1	0	1	1	0
Намалител:			1	1	
Разлика:	1	0	0	1	1

Множење. Правилата по кои се врши бинарното множење се следниве:

1. Кога еден од множителите е 0 резултатот е 0;
2. Само ако и двата множители се 1, резултатот ќе биде 1.

При множењето на два бинарни броја се користи принципот од декадното множење: прво се множи LSB од множителот со дадениот број (множеникот) и се добива првиот парцијален производ, потоа множеникот се множи со првиот бит лево од LSB на множителот и добиениот втор парцијален производ се запишува под првиот, но при тоа поместен во лево за едно место итн. Постапката продолжува сè додека не се добие последниот парцијален производ како резултат од множењето на MSB од множителот со зададениот број (множеникот). Еден пример за множење е даден во продолжение.

Множеник:		1	1	0	1	
Множител:			1	0	1	
Прв парц. производ:		1	1	0	1	
Втор парц. производ:	0	0	0	0		
Трет парц. производ:	1	1	0	1		
Производ:	1	0	0	0	0	1

Делење. За делењето важат следниве правила:

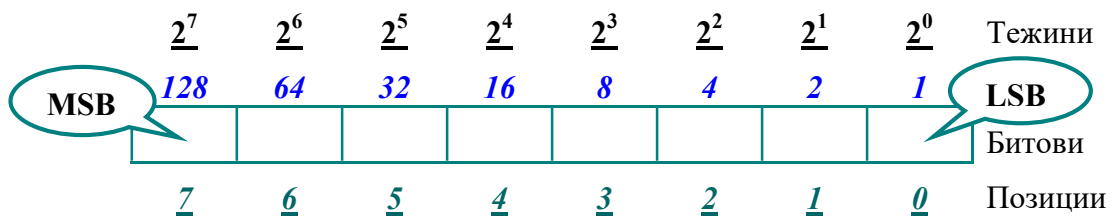
1. делењето со 0 не е дефинирано,
2. ако 0 се подели со 1 количникот е 0, и
3. ако 1 се подели со 1 се добива 1.

Бинарното делење е слично на декадното со тоа што меѓу операциите множење и одземање се полесни бидејќи се изведуваат во бинарниот систем, а цифрите од количникот се добиваат многу лесно затоа што тие можат да се или 1 или 0. Следува еден пример за делење на два бинарни броеви: деленикот е 11110, додека делителот 110.

$$\begin{array}{r}
 11110 : 110 = 101 \\
 - 110 \\
 \hline
 = 110 \\
 - 110 \\
 \hline
 = = =
 \end{array}$$

1.6.5. ОЗНАЧУВАЊЕ НА ПОЗИТИВНИ И НЕГАТИВНИ БРОЕВИ

Во досегашното излагање претпоставувавме дека податоците внесени во компјутерот можеа да бидат само позитивни цели броеви и евентуално нула. Имено, ако претпоставиме дека податоците се претставуваат како зборови чија должина е 1 бајт (8 бита) како што е прикажано на сл.1-6, седмиот бит ќе има најголема тежина $2^7=128$ и тој ќе биде MSB, додека нултиот бит ќе има најмала тежина $2^0=1$ и тој е LSB. Ако сите 8 бита од зборот бидат употребени за кодирање во природниот бинарен броен систем тогаш применувајќи ја равенката (1-1), со нив можеме да означиме вкупно $2^8 = 256$ броеви, и тоа во бинарен облик почнувајќи од најмалиот број $00000000_{(2)}$ до најголемиот $11111111_{(2)}$, односно во децималната нотација од $0_{(10)}$ до $255_{(10)}$.



Сл. 1-7. Мемориски збор со должина од 1 бајт според природниот бинарен броен систем

Меѓутоа, при обработката на информации, покрај работата со целите позитивни броеви секако треба да се имаат во вид и негативните броеви, така што нивните вредности мора да бидат посебно означени. Во секојдневната работа, во вообичаената аритметика, позитивните броеви се означуваат така што пред нив стои знакот „+“, или истиот се испушта, додека пред секој негативен број стои предзнакот „-“. Затоа што сметачите работат само со броеви што се запишани во бинарниот облик, се воведува посебен бит за предзнак. Овој бит вообичаено се наоѓа на најлевата позиција во бинарниот вектор при што знакот „+“ се заменува со битот „0“, додека знакот „-“ со битот „1“.

Позитивните броеви се означуваат на ист начин во сите системи. Кај нив предзнакот се означува со запишување на битот 0 на највисокото позиционо место, исто како во природниот бинарен броен систем.

Пр. 1. $69_{(10)}=1000101_{(2)} \Rightarrow (+69) = 0\ 1000101 = 01000101$

Негативните бројни вредности се претставуваат на три различни начини: со SM систем (анг. *sign and magnitude*) во кој се менува само битот за знак, со DC систем (анг. *digit complement*) или т.н. прв комплемент (комплемент до единица, или 1's) и со RC систем (анг. *range complement*) или т.н. втор комплемент (комплемент до двојка, или 2's).

SM систем: Кај овој систем на запишување со предзнак, или т.н. систем на знак и вредност првиот бит од бројот го дава знакот на бројот, додека останатите битови се вредносни (тежински). Имено, овие тежински битови ја претставуваат апсолутната вредност на негативниот број во природниот бинарен броен систем. Оваа нотација најлесно ќе ја сфатиме ако разгледаме два примери за тоа на кој начин се пишуваат броевите +6, -9, +13 и -13 во SM системот:

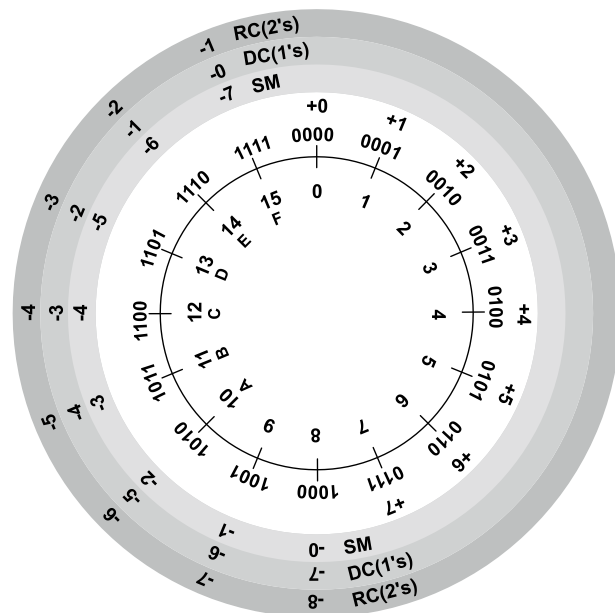
Пр. 2. Бидејќи $4_{(10)}=100_{(2)} \Rightarrow (+4) = 0\ 100 = 0100_{(SM)}$, $(-4) = 1\ 100 = 1100_{(SM)}$;

Пр. 3. Бидејќи $5_{(10)}=101_{(2)} \Rightarrow (+5) = 0\ 101 = 0101_{(SM)}$, $(-5) = 1\ 101 = 1101_{(SM)}$;

Од примерите гледаме дека негативниот предзнак наједноставно се заменува со 1 и декадната вредност со бинарна.

ТС системи: Изразувањето на негативните вредности на броевите најчесто се претставува со примена на комплементарни бинарни броеви. Ова е од причини што со ваквото комплементарно означување на негативните броеви кога се извршуваат аритметички операции со битот за предзнак се манипулира на ист начин како и со вредносните (тежинските) битови. Постојат два комплементарни системи: DC систем или т.н. прв комплемент (1's) и RC систем или т.н. втор комплемент (2's).

Со кружната презентација од сл.1-8 и таб.1-2 се претставени начините на прикажување на бројните вредности кодирани со по четири бита.



Сл. 1-8. Презентација на броеви со предзнак кодирани со 4 бита во различни системи

Позитивни броеви		Негативни броеви					
SM, DC, RC	Вр	SM	Вр	DC (1's)	Вр	RC (2's)	Вр
0 0 0 0	+0	1 0 0 0	-0	1 0 0 0	-7	1 0 0 0	-8
0 0 0 1	+1	1 0 0 1	-1	1 0 0 1	-6	1 0 0 1	-7
0 0 1 0	+2	1 0 1 0	-2	1 0 1 0	-5	1 0 1 0	-6
0 0 1 1	+3	1 0 1 1	-3	1 0 1 1	-4	1 0 1 1	-5
0 1 0 0	+4	1 1 0 0	-4	1 1 0 0	-3	1 1 0 0	-4
0 1 0 1	+5	1 1 0 1	-5	1 1 0 1	-2	1 1 0 1	-3
0 1 1 0	+6	1 1 1 0	-6	1 1 1 0	-1	1 1 1 0	-2
0 1 1 1	+7	1 1 1 1	-7	1 1 1 1	-0	1 1 1 1	-1

Таб. 1-2. Презентација на броеви со предзнак кодирани со 4 бита во различни системи

Од прикажаната табела забележуваме дека позитивните броеви се пишуваат на ист начин во било која нотација, потоа дека битот со најголема тежина (MSB) за негативните броеви има вредност 1 без оглед на тоа кое означување се користи. Понатаму, од табелата се гледа и тоа дека при пишувањето на броевите со предзнак или со првиот комплемент, нулата може да се изрази на два начина: како позитивна и како негативна, при што бројот на претставените негативни и позитивни броеви е еднаков. Кај SM и DC нотацијата постојат две нули: позитивна и негативна, додека RC означувањето се разликува од нив бидејќи постои само една нулта вредност која се третира како позитивна со што се добива еден негативен број повеќе од позитивните.

DC (1's) систем: Како еден пример ќе го разгледаме начинот на изразување на негативната вредност на бројот $6_{(10)} = 110_{(2)}$, т.е. $-6_{(10)}$. Според DC системот претставувањето е прилично лесно, бидејќи прво се одредува апсолутната вредност на бројот, потоа истата се запишува како бинарен број и на крај поединечно се комплентира бит по бит од добиениот бинарен број, како што е презентирано со следниот пример.

Даден негативен број: -6
 Апсолутна вредност: 6
 Бинарен еквивалент: 0110
 Комплентирање: $1001_{(1's)}$ т.е. -6 кодиран во DC систем.

Конверзијата на негативните броеви од прв комплемент во декаден систем се изведува на истиот начин. Најнапред поединечно се комплентира секој бит на дадениот бинарен вектор, потоа се одредува декадната вредност на новодобиената бинарна комбинација и на крај се додава знакот “-“. Во примерот што следи е претпоставено дека треба да се одреди декадната вредност на бинарниот вектор $11010001_{(1's)}$ со претпоставка дека станува збор за DC систем.

Даден бинарен збор: 11010001
 Комплентирање (1's): 00101110
 Апсолутна вредност: $00101110 = 46$
 Декаден број: -46

Конверзијата на негативните броеви од прв комплемент во декаден систем може да се изврши побрзо и поедноставно. Имено, се собираат тежините на оние позиции (места) во бројот каде што се наоѓаат 0-те и се додава знакот “-“. За претходниот пример на бројот 11010001 ќе добиеме:

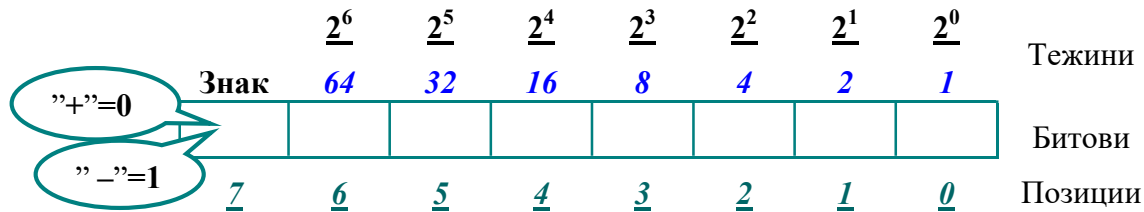
$$2^5 + 2^3 + 2^2 + 2^1 = 32 + 8 + 4 + 2 = 46, \text{ т.е. } 11010001_{(1's)} = -46.$$

Во практиката се користат сите три начина, меѓутоа најважно е означувањето во двоен (2's) комплемент, бидејќи со него на наједноставен начин може да се манипулира со аритметичките операции собирање и одземање на цели броеви со знак, поради што во продолжение ќе му биде посветено посебно внимание.

1.6.6. ОЗНАЧУВАЊЕ СО ДВОЕН КОМПЛЕМЕНТ

Ова означување изворно на англ. се вика *two's compliment notation*, а скратено се означува со *2's complement*, или покрај бројот како индекс се додава (2's). Оваа нотација најчесто се користи во оние случаи кога се работи со цели броеви со знак.

И при претставувањето на броевите во двоен комплемент најважно е тоа што се применува бит за знак, а тоа е битот на највисоката седма позиција, т.е. осмиот бит. Ако вредноста на овој бит е 0, тогаш бројот е позитивен, но ако овој бит е 1, тогаш бројот е негативен, како што може и да се види на сл.1-9.



Сл. 1-9. Бајт за претставување на двоен комплемент

И во овој случај, според равенката (1-1) повторно можат да се напишат $2^8 = 256$ различни броеви, но 128 од нив ќе бидат позитивни, а 128 негативни. Најголем позитивен број во двоен комплемент е 01111111, што одговара на +127 декадно, додека најмал број е 00000000 што одговара на 0 декадно што покажува дека нулата се третира како позитивен број. Земајќи го предвид кажаното и последната констатација, може интуитивно да се претпостави дека најголемиот негативен број ќе биде -1, а најмалиот -128.

За претставувањето на негативните броеви ќе продискутираме во продолжение. Конверзијата на било кој зададен цел негативен декаден број во двоен комплемент облик може да се изврши со примена на следниве чекори:

1. Декадно се запишува апсолутната вредност на бројот;
2. Се врши конверзија од декаден во бинарен број;
3. Се комплентира секој бит поединечно, со што се добива единечен комплемент на бинарниот број (1's), и
4. Се додава (се зголемува) за 1 добиениот прв комплемент на бројот.

Добиениот резултат претставува нотација во двоен комплемент (2's) на зададениот негативен број. Во продолжение е илустрирана конверзијата на негативниот број $-6_{(10)}$ во 2's-комплемнт облик со претпоставка дека компјутерот работи со податоци долги 1 бајт.

Декаден број:	- 6
Апсолутна вредност:	6
Бинарен број:	0000110
Прв комплемент 1's:	1111001
Зголемување за 1:	+ 1

Втор комплемент (2's):	1111010

Ако се постави обратен проблем, а тоа е наоѓање на еквивалент на децимална вредност на некој зададен негативен број во двоен комплемент, тогаш треба да се изведе истата постапка како и претходно:

1. Дадениот бинарен 2's број се комплентира бит по бит со што се добива неговата единечна комплемент нотација;
2. Добиениот единечен комплемент на бројот се зголемува за 1;
3. Се врши конверзија на добиениот бинарен број во декаден броен систем и се додава знакот „-” (минус).

Со следниов пример се изведува конверзија на бинарниот вектор $11110001_{(2's)}$ во декаден броен систем.

$$\begin{array}{r}
 \text{Втор комплемент на бројот (2's): } 11110001 \\
 \text{Прв комплемент (1's): } 00001110 \\
 \text{Зголемување за 1: } + 1 \\
 \hline
 \text{Апсолутна вредност: } 00001111 = 15 \\
 \text{Декаден број: } - 15
 \end{array}$$

Претворувањето на негативните броеви од двоен комплемент во декаден систем може да се изврши и поедноставно. Имено, се собираат тежините на оние позиции (места) во бројот каде што се наоѓаат 0-те, потоа се додава 1-а, и на крај знакот “-“. За претходниот пример, за бројот 11110001 би имале:

$$(2^3 + 2^2 + 2^1) + 1 = (8 + 4 + 2) + 1 = 15 = 16, \text{ т.е. } 11110000_{(2's)} = -16.$$

Со броевите претставени во двоен комплемент многу лесно се изведува собирањето, а најважно е тоа што и одземањето се сведува на собирање. Постапката е прилично едноставна:

1. Дадените броеви претставени во двоен комплемент се собираат како да се најобични бинарни броеви (битот за знак се третира исто како и другите битови);
2. Ако при тоа се појави префрлување (пречекорување, *overflow*), т.е. пренос по осмиот бит (по седмата позиција) тој пренос едноставно се занемарува, а останатите осум бита од резултатот го даваат решението и
3. Ако не постои префрлување добиениот збир е бараното решение.

Примерите што следуваат ја илустрираат постапката за собирање и одземање на броеви со знак. Првиот пример е за собирање на 5 со 3, додека вториот е за одземање на 6 од 2, т.е. $(+2) + (-6)$ што резултира со -4 .

$$\begin{array}{r}
 00000101 \quad 5 \\
 + 00000011 \quad + 3 \\
 \hline
 00001000 \quad + 8
 \end{array}
 \qquad
 \begin{array}{r}
 00000010 \quad 2 \\
 + 11111010 \quad - 6 \\
 \hline
 11111100 \quad - 4
 \end{array}$$

1.7. БИНАРНИ КОДОВИ

Под поимот **кодирање** се подразбира начин на претставување на информациите со помош на симболи што се елементи на некое множество. Дигиталните системи содржат електронски прекинувачки елементи кои може да се наоѓаат само во две состојби, така што за нив најпогоден начин на претставување е *бинарниот облик*. Причината за ова е едноставна. Имено, било кој податок, напишан во бинарен облик претставува една низа од битовите 0 и 1.

Аналогно на националната азбука, множеството на сите различни симболи кои стојат на располагање за писмено изразување на информациите во одреден код се вика **кодна азбука**. Кодната азбука за бинарните кодови е **бинарното множество** кое има само два елементи: *логичка нула (бит 0)* и *логичка единица (бит 1)*. Групата на симболи со кои се претставува, т.е. кодира некој поим или информација се вика **коден збор**.

Кодниот збор има своја **должина**, а тоа е вкупниот број на симболи со кои тој е напишан. Ние најчесто ќе употребуваме кодови кај кои сите кодни зборови имаат иста должина. Ваквите кодови се викаат *рамномерни кодови*. Бинарните кодови обично оперираат со зборови чија должина е 8 бита, односно 1 бајт.

За разлика од рамномерните кодови, постојат и *нерамномерни кодови* кај кои кодните зборови имаат различна должина. Пишувањето во било кој национален јазик практично е кодирање во нерамномерен код, а истото тоа важи и за запишувањето на броевите во било кој броен систем.

Ако некој код содржи барем еден коден збор кој не означува никаква, или никаква нова информација, тогаш за него се вели дека е *редундантен код*.

Начинот според кој се кодираат и декодираат кодните зборови се изразува преку математички равенки или со помош на група правила и прописи (како што е, на пример, синтаксата за еден национален јазик), но најчесто се применуваат т.н. кодни таблици. Кодната таблица има две колони и повеќе редици. Во левата колона по редици последователно се пишуваат симболите кои треба да се кодираат. Десната колона, исто така, се пополнува по редици, но со кодните зборови што мора еднозначно да одговараат на секој изворен симбол. Кога станува збор за бинарно кодирање лево се пишуваат буквите или децималните цифри, а десно бинарните кодни зборови.

Бинарните кодови можат да бидат *тежински* или *редоследни*. Кај *тежинските кодови* комбинирањето на битовите се врши така што на секој бит од кодниот збор му се припишува одредена тежина. Еден пример за тежински код би бил веќе опишаниот природен бинарен броен систем. Меѓутоа, кодните комбинации, т.е. зборови, можат да се формираат и според некои други тежински законитости. Така се развиени голем број бинарни кодови за специјални намени. Сите кодови што не се тежински спаѓаат во групата на *редоследни кодови*. Кај нив битовите немаат соодветна тежина во кодниот збор, туку е важен само нивниот распоред во него. Кај овие кодови врска меѓу декадниот број и бинарниот коден збор најчесто се дава преку специјални кодни таблици.

1.7.1. НУМЕРИЧКИ (БРОЈНИ) КОДОВИ

Заради едноставната конверзија бинарните броеви најчесто се претставуваат во хексадецимална нотација. Од друга страна во калкулаторите, дигиталните инструменти итн. се јавува потреба за внесување на податоци или добивање на резултати во декаден облик. Но, веќе видовме дека конверзијата од бинарен во декаден броен систем е доста комплицирана. За да се соединат добрите особини на бинарниот и декадниот броен систем и за да се излезе во пресрет на навиката на луѓето да размислуваат декадно, развиени се различни *бинарни (BCD) кодови*. Оваа кратенка доаѓа од англискиот израз *Binary Coded Decimal*, што значи бинарно кодирани декадни броеви. Кај овие кодови секоја цифра од декадниот број одвоено се кодира со користење еднозначно определен коден збор. За да може да се кодираат сите десет декадни цифри, мора да се употребат најмалку 4 бита, бидејќи 3 не се доволни. Имено, со три бита може да се кодираат $2^3 = 8$ кодни зборови, т.е. цифри што е помало од 10, додека со 4 бита може да се добијат $2^4 = 16$ различни комбинации што е доволно бидејќи $16 > 10$. Ова укажува дека за секоја декадна цифра ќе се користи по еден нибл (група од 4 бита, тетрада). Распоредот на битовите во овие групи ќе се одвива според некоја таблица или закономерност. Бидејќи со 4 бита можат да се кодираат 16 различни тетради, очигледно е дека секогаш 6 кодни зборови ќе останат неискористени за кодирање. Од изнесеното произлегува дека овие кодови се редундантни. Токму заради тоа постои можност за кодирање на декадните броеви со различни бинарни кодови (теоретски со $16!/6!$ или приближно околу 29×10^9).

Декад. цифра	8421 (NBCD)	2421	Ајкенов	Вишок_3	5421	Декад. цифра
0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 1 1	0 0 0 0	0
1	0 0 0 1	0 0 0 1	0 0 0 1	0 1 0 0	0 0 0 1	1
2	0 0 1 0	0 0 1 0	0 0 1 0	0 1 0 1	0 0 1 0	2
3	0 0 1 1	0 0 1 1	0 0 1 1	0 1 1 0	0 0 1 1	3
4	0 1 0 0	0 1 0 0	0 1 0 0	0 1 1 1	0 1 0 0	4
5	0 1 0 1	1 0 1 1	1 0 1 1	1 0 0 0	1 0 0 0	5
6	0 1 1 0	1 1 0 0	1 1 0 0	1 0 0 1	1 0 0 1	6
7	0 1 1 1	1 1 0 1	1 1 0 1	1 0 1 0	1 0 1 0	7
8	1 0 0 0	1 1 1 0	1 1 1 0	1 0 1 1	1 0 1 1	8
9	1 0 0 1	1 1 1 1	1 1 1 1	1 1 0 0	1 1 0 0	9

Таб. 1-3. Кодни таблици на различни бинарни (BCD) кодови

Табелата таб.1-3 прикажува неколку бинарни (BCD) кодови кои често се применуваат во праксата. Најмногу користен е т.н. 8421 BCD код, што е познат и како *природен BCD или NBCD код*. Секоја декадна цифра се кодира со еднозначно одреден коден збор што има должина еден нибл. Почетната ознака 8421 во името на кодот се однесува на вредностите на тежините за секој од четирите битови во кодниот збор.

Со примерите што се дадени во продолжение е илустриран начинот на кодирање и декодирање во *NBCD*-кодот.

$$\text{Пр. 1. } 7694_{(10)} = 0111 \cdot 0110 \cdot 1001 \cdot 0100_{(NBCD)} = 0111011010010100_{(NBCD)}$$

$$\text{Пр. 2. } 001101010010_{(NBCD)} = 0011 \cdot 0101 \cdot 0010_{(NBCD)} = 352_{(10)}$$

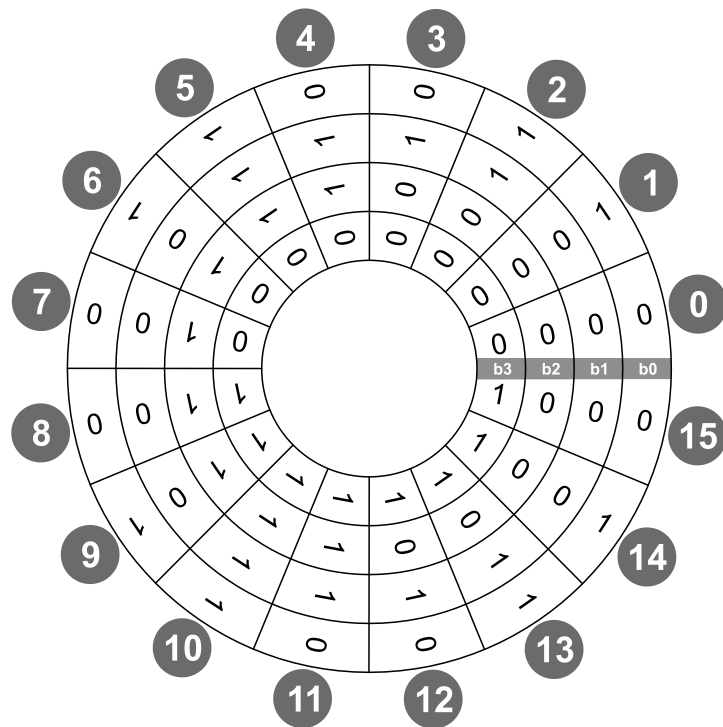
Од примерите се забележува дека принципот на работа се сведува на принципот според кој се врши конверзија од хексадецимален во бинарен броен систем, и обратно.

Покрај 8421 BCD кодот, постојат и други BCD кодови. Попознати се: *Грејовиот код*, *Ајкеновиот код*, *Вишок-3 кодот*, потоа *5421*, *поместувачкиот код*, *2421*, итн. Некои од нив се дадени во таб. 1-3. Кодирањето во овие кодови се врши според истиот принцип како и за 8421 (*NBCD*) BCD кодот, при што разликата се јавува во редоследот на битовите во секоја од кодните комбинации.

Грејов код. На овој код ќе посветиме малку повеќе внимание бидејќи има голема примена во различни домени, како на пр. во преносот на дигитални сигнали за минимизирање на појавата на грешки, потоа кај уредите за кои е важно прикажување на аголното отстапување во бинарен облик, како што се дисковите, потоа за минимизирање на логичките функции со методот на Карноови карти (за што ќе зборуваме во следната тема) итн. Главна карактеристика на Грејовиот код е во тоа што соседните кодни зборови се разликуваат само во еден бит. Таб. 1-4 и сл. 1-10 го прикажуваат начинот на кодирање според Грејовиот код со четири бита. Заради лесно воочување на кодните комбинации на Грејовиот код и за два и за три бита во таб. 1-4 тие се означени со сенка.

ДЦ	b ₃	b ₂	b ₁	b ₀
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1
10	1	1	1	1
11	1	1	1	0
12	1	0	1	0
13	1	0	1	1
14	1	0	0	1
15	1	0	0	0

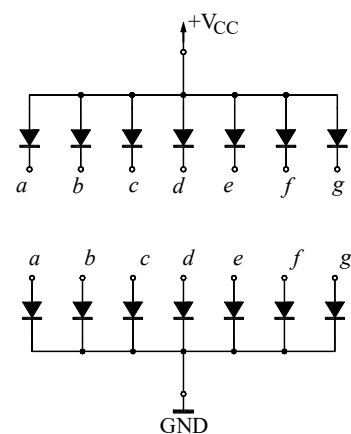
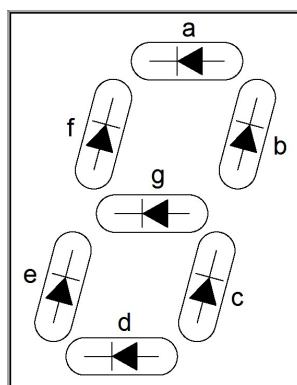
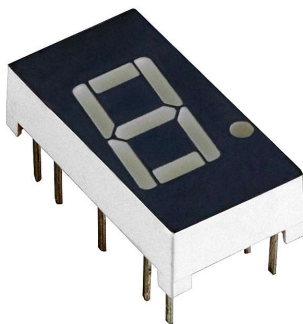
Таб. 1-4. Грејова таблица



Сл. 1-10. Грејов коден круг

Седумсегментен код. На крај ќе го споменеме *седумсегментниот нумерички систем* кој е создаден од чисто практични причини заради човековата потреба лесно да може да ги чита бројните вредности. Овој код се однесува на дигиталните уреди кои резултатите ги покажуваат преку индикатори (мали екрани) со светлечки (LED) диоди. На сл. 1-11 прикажан е еден таков екран. Тој е составен од седум сегменти означени со буквите a, b, c, d, e, f, g. Секој поединечен сегмент од индикаторот може да свети или да не свети, што значи дека секој сегмент може да се претстави со по еден бит. Секоја декадна цифра може да се формира со комбинација од поединечни сегменти кои светат. Така седумсегментниот систем користи десет кодни збора од по седум бита, при што секоја поединечна комбинација претставува една декадна цифра.

0 1 2 3 4 5 6 7 8 9



Сл. 1-11. Реален седумсегментен индикатор со светлечки (LED) диоди и негов симбол

Седумсегментните индикатори се произведуваат со заедничка анода (ЗА, англ. common anode, CA) или со заедничка катода (ЗК, англ. common cathode, CC). Кај индикаторите со ЗК сите катоди се споени во единствена точка која треба да се спои на земја, додека анодите се одвоени. За сегментот да светне на соодветната анода треба да се доведе високо ниво, ниво на логичка 1. Кај екраните со ЗА сите аноди се споени во заеднички пин кој треба да се врзи на напојувањето бидејќи тоа е високо ниво, додека катодите се одвоени и секоја се појавува на посебен пин. Било кој сегмент ќе светне ако на соодветната катода се доведе ниско напонско ниво, ниво на логичка 0, т.е. заземјување, “маса”. Во таб. 1-5 се претставени и двата седумсегментни кодови кои меѓусебно се комплементарни. Првиот се однесува на индикатор со заедничка катода, а другиот на екран со заедничка анода.

Дек. циф.	Екран со заедничка катода						
	a	b	c	d	e	f	g
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	1	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	1	0	1	1

а) Екран со заедничка катода

Екран со заедничка анода							Дек. циф.
a	b	c	d	e	f	g	
0	0	0	0	0	0	1	0
1	0	0	1	1	1	1	1
2	0	0	1	0	0	1	0
3	0	0	0	0	1	1	0
4	1	0	0	1	1	0	0
5	0	1	0	0	1	0	0
6	0	1	0	0	0	0	0
7	0	0	0	1	1	1	1
8	0	0	0	0	0	0	0
9	0	0	0	0	1	0	0

а) Екран со заедничка анода

Таб. 1-5. Таблица на кодовите за седумсегментен екран со LED диоди

1.7.2. АЛФАНОМЕРИЧКИ (ТЕКСТУАЛНИ) КОДОВИ

Комуникацијата помеѓу човекот и компјутерот се изведува со помош на монитор (екран) или со посредство на печатач. При ова нормално е да се користат секакви алфанумерички (текстуални) симболи како на пр. алфабетските знаци, т.е. малите и големите букви, потоа знаците на интерпункција, одредени нумерички податоци, т.е. броеви кои што не се користат заради извршување на математички операции над нив, како што се на пр. телефонските броеви или броевите во адресите, некои посебни графички знаци, итн. Имајќи во вид дека станува збор за голем број симболи, се наметнала потребата од кодови со кодни зборови чија должина е поголема од 4 бита. Сите претходно наброени знаци се кодираат со посебни кодови кои се викаат *алфанумерички кодови*.

Најмногу се користи алфанумеричкиот код кој носи ознака *ASCII* и се чита АСКИ. Кратенката доаѓа од англ. израз *American Standard Code for Information Interchange* што значи американски стандарден код за информациска размена. На почетокот овој код беше стандард во САД, а потоа е усвоен и како меѓународен стандард со ознака ISO-7. Табелата на стандардниот *ASCII код* е означена со таб. 1-6. Од табелата се гледа дека овој код ги опфаќа следниве симболи (англ. characters): некои посебни контролни симболи, па декадните цифри, потоа сите големи и мали букви од англиската азбука, знаците за интерпункција, некои специјални графички знаци и на крај некои математички знаци. Стандардниот *ASCII код* за кодирање користи 7 битови што значи дека со него може да се кодираат $2^7=128$ различни знаци чии кодови се дадени во ASCII табела таб. 1-6.

Иако кодните зборови на стандардниот *ASCII* код изворно имаат 7 бита, за нивно меморирање се применуваат мемориски зборови со должина од 1 бајт, т.е. 8 бита кај кои крајниот лев бит е слободен, поточно во процесот на де/кодирање се зема дека неговата вредност е 0.

Битови $b_3b_2b_1b_0$	Битови $b_6b_5b_4$							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	`	7	G	W	g	w
1000	BS	CAN	(8	H	X	h	x
1001	HT	EM)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

Таб. 1-6. Таблица на стандарден ASCII код

Кодниот збор за секој знак може да се добие ако се има предвид таблицата таб. 1-6 и ако се примени начинот на формирање на кодните зборови илустриран на сл. 1-12.



Сл. 1-12. Принцип на формирање на ASCII кодните зборови.

Прикажаната таблица таб. 1-6 на ASCII кодот ја користи само латиничната азбука која се однесува на англискиот јазик и не ги содржи буквите на нашата азбука, како на пр. Ч, ч, Ќ, ќ, Ш, ш, Ѓ, ѓ, Ж, ж, ниту пак знаците на латиничните или кириличните азбуки на другите европски земји, како на пр. Ä, ù, ö, ř, Ł, é, ... итн.

Заради оваа причина ваквата таблица е проширена со осми бит со што се добија дополнителни места за нови 128 симболи, или вкупно 256 знаци кога се работи за ASCII-8 кодот, кој целосно користи 1 бајт. Бидејќи и овие знаци не се доволни за сите знаци на азбуките на различните држави, се формираат различни табlici од една до друга земја. Така на пр. специјални знаци од македонската азбука се наоѓаат во ASCII таблицата со ознака 1211 за Windows (Cyrillic Code Page 1211 Alphabet). Во таа таблица се наоѓаат и буквите од Руската, Српската и Бугарската азбука. Земјите од централна Европа, меѓу кои спаѓаат и Словенија, Хрватска, Србија, Чешка, Полска, и сл. ја користат кодната таблица Windows Code Page Latin 1210.

Од минатото постои уште еден алфанумерички код кој во сегашноста има широка примена. Тоа е *EBCDIC кодот* (анг. *Extended Binary Coded Decimal Interchange Code*), т.е. проширен бинарно-кодиран децимален код за размена, со должина на кодните зборови од 8 бита кој е воведен од страна на познатата американска компанија за производство на компјутери, IBM.

1.8. ЕКСПЛИЦИТНА И ИМПЛИЦИТНИ ВРЕДНОСТИ

Бидејќи информациите се претставуваат во бинарна форма како бинарни вектори, т.е. во облик на групи (низи) од битови со различна должина, а запишани по различен принцип: како некој бинарен број со, или без знак, или како некој коден збор според некој бинарен код, се воведува единствениот термин **збор** (*word*), со кој ќе се означува било која група на битови со одредена должина. Во врска со изнесеното ќе ги воведеме термините *експлицитна* и *имплицитна вредност* на зборот (податокот). Станува збор за вредности кои се разбирливи за човекот, а се добиваат со декодирање на зададен бинарен вектор. Имено, експлицитната вредност на зборот претставува цел позитивен декаден број поголем или еднаков на 0, што се добива со конверзија на битовите од зборот, ако сите битови се третираат како тежински битови запишани според природниот бинарен броен систем. Од друга страна, имплицитната вредност на зборот е онаа вредност кога битовите на зборот се декодираат или конвертираат според одреден бинарен код или бинарен систем.

За полесно разбирање на овие два поими ќе разгледаме два примери. Ќе претпоставиме дека во два бајти на меморијата на компјутерот се запаметени следниве бинарни зборови (вектори): (а) 01010100 и (б) 11010100.

Пр.1. (а) 01010100.

Експлицитна вредност = $64+16+4 = 84$.

Имплицитни вредности:

⊕ според SM системот = $+(64+16+4) = + 84$.

⊕ според DC системот = $+(64+16+4) = + 84$.

⊕ според RC системот = $+(64+16+4) = + 84$.

⊕ според NBCD кодот = 54.

⊕ според Вишок-3 кодот = 21.

⊕ според ASCII кодот = T.

Пр. 2. (б) 11010100.

Експлицитна вредност = $128+64+16+4 = 212$.

Имплицитни вредности:

⊕ според SM системот = $-(64+16+4) = - 84$.

⊕ според DC системот = $-(32+8+2+1) = - 43$.

⊕ според RC системот = $-(32+8+2+1)+1 = - 44$.

⊕ според NBCD кодот = $\text{⌘}4$.

⊕ според Вишок-3 кодот = $\text{⌘}1$.

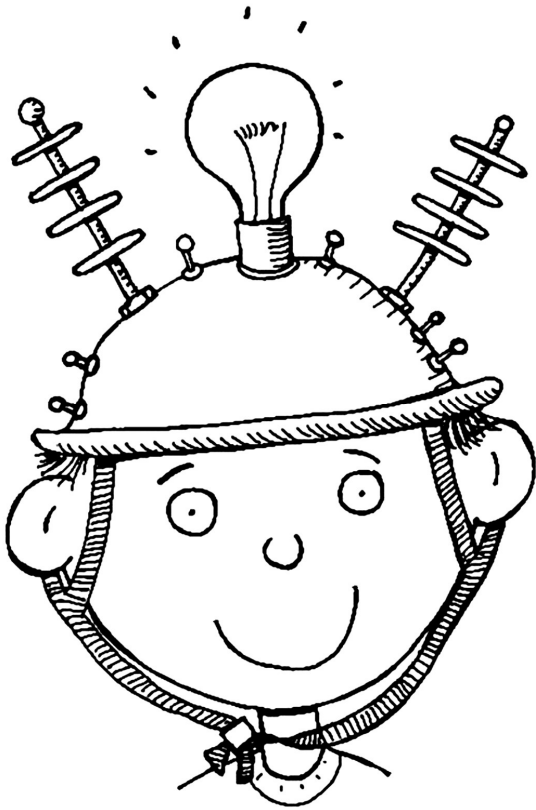
⊕ според ASCII кодот = ⌘ .

Во примерите на оние места каде се појавува симболот " ⌘ " тој означува дека ќе се јави грешка бидејќи не постои таков коден збор.

ПРАШАЊА ЗА ПОВТОРУВАЊЕ

- 1-1. Во што се разликуваат континуираните и дискретните функции?
- 1-2. Каков е обликот на дигиталните сигнали?
- 1-3. Со какви сигнали работат а) аналогните б) дигиталните уреди?
- 1-4. Наведи ги и објасни ги предностите, односно слабостите, на аналогниот и дигиталниот начин на работа.
- 1-5. Што се подразбира под поимот информација?
- 1-6. Со што се претставуваат информациите на апстрактно ниво и реално каде се "втиснуваат"?
- 1-7. Што се подразбира под поимот кодирање? Што е коден збор?
- 1-8. Која е основната единица за мерење количество на информација и на дигитални податоци (дигитална содржина) и како се дефинира во рамките на дигиталната електроника?
- 1-9. Покрај битот [В] во дигиталната обработка на информации се употребуваат и следниве поголеми единици: (а) Еден бајт [В]; (б) Еден килобајт [КВ]; (в) Еден мегабајт [МВ]; (г) Еден гигабајт [ГВ]; (д) Еден тера бајт [ТВ]. Наведи ја должината на бајтот, а потоа одговори колку бајти содржи килобајтот, мегабајтот, гигабајтот и терабајтот.
- 1-10. Бројните системи се системи на ...
- 1-11. Секој тежински броен систем има своја ..., а тоа е ...
- 1-12. Која е основата и кои се цифрите на следните бројни системи (а) декадниот; (б) хексадецималниот; (в) окталниот; (г) бинарниот.
- 1-13. Нека е зададена основата на бројниот систем b и бројот на цифрите n , што стојат на располагање. Колку различни броеви N можат да се напишат во него?
- 1-14. Ако станува збор за (а) декадниот; (б) хексадецималниот; (в) окталниот; (г) бинарниот; броен систем при што на располагање стојат $n=4$ цифри, одговори (1) колку различни броеви можат да се напишат? (2) Кој е најмалиот број? (3) Кој е најголемиот број?
- 1-15. Како се одредува тежинската вредност на секоја цифра во бројот?
- 1-16. Според која формула се пресметува вредноста на некој број X , кој има n целобројни и m дробно-рационални места, запишан во било кој броен систем? Во кој броен систем е претставен дадениот број?
- 1-17. Што се подразбира под поимот кодирање?
- 1-18. Што претставува кодната азбука?
- 1-19. Која е кодната азбука за бинарните кодови? Кои се нејзините симболи?
- 1-20. Што претставува кодниот збор? Во што се изразува неговата должина?
- 1-21. Со терминот збор се означува ...
- 1-22. Што е карактеристично за а) рамномерните б) нерамномерните кодови?
- 1-23. Редундантните кодови содржат кодни зборови кои ...

- 1-24. За што се користи кодната таблица? Опиши го нејзиниот изглед.
- 1-25. Кај тежинските кодови секој бит од кодниот збор...
- 1-26. Кај редоследните кодови е битен ...
- 1-27. За бинарните (BCD) кодови карактеристично е тоа што ...
- 1-28. Колку вкупно различни симболи може да се добијат со примена на кодот за седум-сегментниот дисплеј? Колку од нив се користат?
- 1-29. Која е разликата помеѓу (а) тежинските и редоследните; (б) рамномерните и нерамномерните, (в) редувантните и нередувантните кодови?
- 1-30. Каде припаѓа (1) 8421 (NBCD) кодот; (2) ASCII кодот; (3) седумсегментниот код?



2.

БУЛОВА АЛГЕБРА

По изучувањето на овој модул

- ✦ ќе ги познавате и применува аксиомите, законите и теоремите од Буловата алгебра;
- ✦ ќе можете да ги претставувате прекинувачките функции во алгебарски, табличен и графички облик;
- ✦ ќе реализирате изведени логички операции со комбинирање на основните;
- ✦ ќе ги претставувате прекинувачките функции и ќе решавате задачи за премин од еден нивен облик во друг;
- ✦ ќе се запознаете со методите на минимизација и ќе извршува минимизација на прекинувачки функции од четири променливи по аналитички пат и со методата на Карноови карти;

2.1. ВОВЕД

Бинарното претставување на броевите тешко може да се замисли како дел од човечкото изразување затоа што ние сме научени да размислуваме декадно. Меѓутоа, елементарните составни делови на дигиталните уреди се електронски кола кои се карактеризираат само со две состојби, така што за нив „природен јазик“ е бинарното означување или бинарната нотација. Токму заради ова во дигиталната техника се применува бинарниот броен систем и соодветна алгебра која оперира со бинарни броеви.

Буловата алгебра своите корени ги влече од средината на XIX-от век кога се појавила како нова математичка дисциплина. Нејзин основоположник е англискиот математичар Џорџ Бул според кој и го добила името. Бидејќи оваа алгебра се базира на законите на формалното-логичко мислење и заклучување, за неа се користи и терминот *логичка алгебра*. Овие закони се темелат на тврдења кои можат да бидат само вистинити, или неистинити, т.е. примаат само две вредности, а нив прв ги запишал големиот грчки филозоф Аристотел. Џорџ Бул предложил законите на формалното-логичко заклучување да се опишат со алгебарски релации и операции. Токму со ова се овозможи процесот на формалното-логичко расудување и заклучување едноставно квантитативно да се претстави и технички да се реализира и автоматизира со примена на компоненти кои имаат само две состојби. Бидејќи вака се однесуваат прекинувачките елементи и логичките кола, оваа алгебра се нарекува и *прекинувачка алгебра*.

2.2. АКСИОМИ И ЛОГИЧКИ ОПЕРАЦИИ

Буловата алгебра е дедуктивен математички систем што се дефинира на бинарното множество B кое содржи само два меѓусебно различни елементи. За нив во литературата можат да се сретнат различни симболи, но ние ќе ги употребуваме симболите „1“ (логичка единица) и „0“ (логичка нула), така што $B = \{1, 0\}$. Според ова сите константи и променливи во Буловата алгебра можат да имаат само една од вредностите 1 или 0, па заради тоа тие и се викаат *логички или прекинувачки променливи*. Вообичаено е независно променливите да се означуваат со големите букви од англиската абецеда и тоа: A, B, C, D, E, \dots или $X_0, X_1, X_2, X_3, \dots$, додека зависно променливите, т.е. функциите кои сега се викаат *логички, прекинувачки, или комутациони функции*, да се означуваат со букви Y, Y_0, Y_1, Y_2, \dots или F, F_1, F_2 .

Во множеството B се дефинираат две интерни бинарни операции „+“ и „·“, кои ги задоволуваат следните три аксиоми, познати како аксиоми на Хантингтон:

A.1. Бинарните интерни операции се комутативни и дистрибутивни една кон друга, т.е. за било која променлива A, B, C од $\{B\}$ важи:

$$A + B = B + A, \quad A \cdot B = B \cdot A$$

$$A \cdot (B + C) = (A \cdot B) + (A \cdot C), \quad A + (B \cdot C) = (A + B) \cdot (A + C)$$

A.2. Бинарните интерни операции поседуваат различни неутрални елементи 1 и 0, така што за било која логичка променлива A постои елемент 0 за кој важи $A + 0 = A$, и постои елемент 1 за кој важи $A \cdot 1 = A$.

A.3. За било која логичка променлива A постои единствена инверзна променлива \bar{A} таква што важи $A + \bar{A} = 1, \quad A \cdot \bar{A} = 0$.

Една важна особина што произлегува директно од наведените аксиоми е принципот на дуалност (симетричност). Тоа значи дека сите аксиоми се дадени во парови, и тоа посебно за операцијата „+“, и посебно за операцијата „·“. Според овој принцип може да се изврши меѓусебна замена на операцијата „+“ со операцијата „·“ и на елементите 1 со 0, па така тргнувајќи од аксиомите за операцијата „+“ се добиваат дуални аксиоми за операцијата „·“, и обратно.

Во Буловата алгебра постојат три основни (елементарни) операции: две операции кои оперираат со два или повеќе операнди: логичко собирање (+) и логичко множење (·) и една унарна операција која работи со еден операнд: логичка негација ($\bar{}$).

Логичкото собирање се вика уште операција **ИЛИ** (анг. OR) и логичка дисјункција, а нејзиниот оператор покрај знаката „+“, може да биде и „ \cup “. Логичкото множење се вика и операција **И** (анг. AND), или логичка конјункција, а нејзиниот оператор покрај знаката „·“, може да биде и „ \cap “, или „&“. Вообичаено е овој оператор да се испушта при пишувањето на логичките изрази. Логичката негација се вика уште операција **НЕ** (анг. NOT), или **КОМПЛЕМЕНТИРАЊЕ**, а покрај знаката „ $\bar{}$ “, се означува и со „ \neg “ или „ \sim “.

Основните логички операции се дефинираат на начинот прикажан во табелите таб. 2-1, таб. 2-2 и таб. 2-3.

ИЛИ (+)
$0 + 0 = 0$
$0 + 1 = 1$
$1 + 0 = 1$
$1 + 1 = 1$

Таб. 2-1. ИЛИ.

И (·)
$0 \cdot 0 = 0$
$0 \cdot 1 = 0$
$1 \cdot 0 = 0$
$1 \cdot 1 = 1$

Таб. 2-2. И.

НЕ ($\bar{}$)
$\bar{0} = 1$
$\bar{1} = 0$

Таб. 2-3. НЕ.

Основни логички операции

Од табелите се гледа дека за операцијата ИЛИ (логичко собирање) неутрален елемент е 0, додека за операцијата И (логичко множење) е 1, така што може да се заклучи следново:

1. Ако се соберат два операнди, резултатот ќе биде 0 само ако едновременно и двата операнди се на вредност 0, а инаку се добива 1, т.е. барем една 1 дава 1;
2. Ако се помножат два операнди, резултатот ќе биде 1, само ако и двата операнди се на вредност 1, инаку се добива 0, т.е.барем една 0 дава 0;
3. Ако вредноста на било кој операнд не е 0,тогаш таа е 1, и обратно, ако вредноста на операндот не е 1, тогаш таа е 0.

Од наведените операции највисок ранг на извршување има комплементирањето (операцијата НЕ, логичката негација), потоа е логичкото множење (операцијата И), и на крај е логичкото собирање (операцијата ИЛИ). Редоследот на извршување на операциите може да се измени со употреба на загради.

Со комбинирање на основните логички операции можат да се изведат други, нешто посложени операции: **НИ**, (анг. *NAND*) која се добива со комплементирање на множењето (И, а потоа НЕ) и **НИЛИ**, (анг. *NOR*) која се добива со комплементирање на собирањето (ИЛИ, а потоа НЕ). Потоа, операциите: **исклучиво ИЛИ**, т.е. **ексклузивно ИЛИ**, **ИСКИЛИ** т.е. **ЕКСИЛИ** (анг. *XOR*) што се означува со „ \oplus “, и **ИСКНИЛИ** т.е. **ЕКСНИЛИ** (анг. *XNOR*) која се добива со комплемент од ЕКСИЛИ (ЕКСИЛИ, а потоа НЕ).

Сите претходно дефинирани операции се претставени со табелите таб. 2-4, таб. 2-5, таб. 2-6 и таб.2-7.

НИЛИ ($\bar{+}$)
$\overline{0+0} = 1$
$\overline{0+1} = 0$
$\overline{1+0} = 0$
$\overline{1+1} = 0$

Таб. 2-4. НИЛИ

НИ ($\bar{\cdot}$)
$\overline{0 \cdot 0} = 1$
$\overline{0 \cdot 1} = 1$
$\overline{1 \cdot 0} = 1$
$\overline{1 \cdot 1} = 0$

Таб. 2-5. НИ

ЕКСИЛИ (\oplus)
$0 \oplus 0 = 0$
$0 \oplus 1 = 1$
$1 \oplus 0 = 1$
$1 \oplus 1 = 0$

Таб. 2-6. ЕКСИЛИ

ЕКСНИЛИ ($\bar{\oplus}$)
$\overline{0 \oplus 0} = 1$
$\overline{0 \oplus 1} = 0$
$\overline{1 \oplus 0} = 0$
$\overline{1 \oplus 1} = 1$

Таб. 2-7. ЕКСНИЛИ

Изведени логички операции

Од дефинициите може да се заклучи дека:

1. Резултатот од НИЛИ ќе биде 1 само ако и двата операнда се 0, инаку се добива 0,
2. Резултатот од НИ ќе биде 0 само ако и двата операнда се 1, инаку се добива 1;
3. Резултатот од ЕКСИЛИ е 0 секогаш кога операндите се со иста вредност, т.е. две 0-и даваат резултат 0, но и две 1-и даваат 0. Ако операндите имаат спротивни вредности, тогаш се добива 1;
4. Резултатот од ЕКСНИЛИ ќе биде обратен во однос на ЕКСИЛИ. Оваа операција всушност ги споредува, ги компарира вредностите на операндите. Имено, ако двата операнда се исти, тогаш резултатот е 1, но ако се различни тогаш се добива 0.

2.3. ТЕОРЕМИ И ЗАКОНИ

Од аксиомите на Хантингтон може да се изведат различни теореми во Буловата алгебра кои имаат своја соодветна примена. Ние ќе се задржиме само на оние теореми кои ги вклучуваат операциите И, ИЛИ и НЕ. Некои од овие теореми ги изразуваат законите на Буловата алгебра, а сите заедно се користат како правила при решавањето и поедноставувањето на логичките равенки и логичките изрази. Теоремите се дадени во симетрични парови со примена на принципот на дуалност. Сите променливи што се користат во нив се логички променливи, што значи дека нивните вредности можат да бидат само 0 или 1. Од овде произлегува дека ако било која променлива A има вредност 1, т.е. ако е исполнето $A = 1$, тогаш $\bar{A} = 0$, и обратно: ако $A = 0$, тогаш $\bar{A} = 1$.

Најнапред ќе ги наведеме оние теореми кои вклучуваат само една променлива.

Тоа се:

$$\bar{\bar{A}} = A \tag{т.2-1}$$

$$A + 0 = A \quad A \cdot 1 = A \tag{т.2-2}$$

$$A + 1 = 1 \quad A \cdot 0 = 0 \tag{т.2-3}$$

$$A + A = A \quad A \cdot A = A \tag{т.2-4}$$

$$\bar{A} + \bar{A} = \bar{A} \quad \bar{A} \cdot \bar{A} = \bar{A} \tag{т.2-5}$$

$$A + \bar{A} = 1 \quad A \cdot \bar{A} = 0 \tag{т.2-6}$$

Теоремите со кои се искажуваат асоцијативниот, комутативниот и дистрибутивниот закон се дадени последователно во продолжение:

$$A + (B + C) = (A + B) + C \quad A \cdot (B \cdot C) = (A \cdot B) \cdot C \quad (\text{т.2-7})$$

$$A + B = B + A \quad A \cdot B = B \cdot A \quad (\text{т.2-8})$$

$$A (B + C) = A B + A C \quad A + B \cdot C = (A + B) \cdot (A + C) \quad (\text{т.2-9})$$

Докажувањето на теоремите се базира на трите аксиоми, меѓутоа за нас тоа не е од суштинско значење, па затоа ќе докажеме за илустрација само една од нив. Имено, равенките со кои се искажуваат асоцијативниот и комутативниот закон, како и првата равенка со која се изразува дистрибутивниот закон многу лесно интуитивно ги разбираме затоа што тие се многу слични со истите овие закони кои важат за вообичаената алгебра. Меѓутоа, втората равенка за дистрибутивниот закон изгледа малку чудно, и некако не се вклопува во нашите сфаќања. Токму затоа неа и ќе ја докажеме, и тоа на два начини.

(1) Првиот доказ ќе го изведеме *аналитички (алгебарски)* со примена на аксиомите и претходно наведените теореми, при што ќе тргнеме од десниот дел од равенката и ќе го добиеме нејзиниот лев дел:

$$\begin{aligned} (A + B)(A + C) &= AA + AC + AB + BC = A + AC + AB + BC = A + AB + AC + BC = \\ &= A(1 + B) + AC + BC = A + AC + BC = A(1 + C) + BC = A + BC \end{aligned}$$

(2) Вториот доказ ќе биде со примена на *методот на совршена индукција*. Според овој метод теоремата се докажува така што се проверува дали левата страна на равенката има идентични вредности со изразот од десната страна за сите комбинации на вредности што можат да ги земат променливите. Бидејќи во конкретниов случај фигурираат три променливи, следува дека ќе се појават вкупно $2^3 = 8$ можни комбинации. За секоја од нив ќе ја пресметаме вредноста на логичкиот израз кој се наоѓа на левата страна од знакот за еднаквост: $(A+B)(A+C)$, и вредноста на изразот кој се наоѓа од десната страна: $(A+BC)$, а добиените резултати ќе ги запишуваме во таблица. Ако за секоја комбинација на променливите се добие ист резултат, тоа значи дека теоремата е докажана.

A	B	C	$(A+B) \cdot (A+C)$	$(A+B \cdot C)$
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

Таб. 2-8. Метод на совршена индукција

Од таблицата таб. 2-8 се забележува дека изразот $(A+B)(A+C)$ има иста вредност како и изразот $(A+BC)$ за било која комбинација на вредности што ги примаат променливите A , B и C така што доказот е завршен.

Во Буловата алгебра исклучително значајно место заземаат и Де Моргановите закони или теореми. Тие можат да се напишат во следниов облик:

$$\overline{A+B+C+\dots} = \bar{A} \cdot \bar{B} \cdot \bar{C} \dots, \quad \overline{A \cdot B \cdot C \dots} = \bar{A} + \bar{B} + \bar{C} + \dots \quad (\text{т. 2-10})$$

Од наведените изрази може да се констатира дека:

1. комплемент од логички збир на повеќе променливи може да се замени со логичкиот производ од комплементите на секоја поединечна променлива и

2. комплемент од логички производ на повеќе променливи може да се замени со логичкиот збир од комплементите на секоја поединечна променлива.

Покрај претходно наведените теореми, важни се и следниве:

$$A + AB = A, \quad A(A + B) = A \quad (\text{т.2-11})$$

$$A + \bar{A}B = A + B, \quad A(\bar{A} + B) = AB \quad (\text{т.2-12})$$

$$AB + A\bar{B} = A, \quad (A + B)(A + \bar{B}) = A \quad (\text{т.2-13})$$

$$AB + \bar{A}C = (A + C)(\bar{A}B), \quad (A + B)(\bar{A} + C) = AC + \bar{A}B \quad (\text{т.2-14})$$

$$AB + \bar{A}C + BC = AB + \bar{A}C, \quad (A + B)(\bar{A} + C)(B + C) = (A + B)(\bar{A} + C) \quad (\text{т.2-15})$$

$$AB + BC + \bar{B}C = AB + C, \quad (A + B)(B + C)(\bar{B} + C) = (A + B)C \quad (\text{т.2-16})$$

Теоремите (т. 2-11), (т. 2-12) и (т. 2-13) се познати и како *теореми за апсорпција*.

На крај ќе ја наведеме и теоремата за развивање (*експанзија*):

$$Y(A, B, C, \dots) = [A \cdot Y(1, B, C, \dots)] + [\bar{A} \cdot Y(0, B, C, \dots)] \quad (\text{т. 2-17})$$

При упростувањето и решавањето на посложените логички изрази се употребуваат сите наведени аксиоми, закони и теореми. Да ги разгледаме следниве три примери:

$$\text{Пр. 1. } ABC + ABC\bar{C} + A\bar{B}C = A(BC + B\bar{C} + \bar{B}C) = A[B(C + \bar{C}) + \bar{B}C] = A(B + \bar{B}C) = A(B + C) = AB + AC$$

$$\text{Пр. 2. } (A + B)(A + \bar{B})(\bar{A} + C) = (AA + A\bar{B} + AB + B\bar{B})(\bar{A} + C) = (A + A\bar{B} + AB)(\bar{A} + C) = [A(1 + \bar{B}) + A\bar{B}](\bar{A} + C) = (A + A\bar{B})(\bar{A} + C) = A(1 + \bar{B})(\bar{A} + C) = AC$$

$$\text{Пр. 3. } Y(A, B, C) = (A + B)[A(B + C) + AB + AC] = A(1 + B)[1(B + C) + 1B + 1C] + A(0 + B)[0(B + C) + 0B + 0C] = A(B + C + B + C) + AB(0 + 0 + 0) = A(B + C)$$

2.4. ПРЕКИНУВАЧКИ ФУНКЦИИ И НИВНО ПРИКАЖУВАЊЕ

Секоја логичка променлива чија вредност зависи од вредноста на други логички променливи претставува логичка (прекинувачка) функција. Прекинувачките функции се прикажуваат на три начини: табеларно со користење на т.н. **комбинациони табелици (табелици на вистинитост)**, потоа аналитички (алгебарски) со помош на логички равенки, и графички со примена на **логички симболи** (стандаризирани блок-шеми). Во продолжение ќе биде обработено табеларното и аналитичкото претставување на функциите. Исто така и на графичката презентација ќе и биде посветено посебно внимание и простор во понатамошниот текст, бидејќи таа има исклучителна важност затоа што води кон шематско прикажување на прекинувачките функции.

2.4.1. ТАБЕЛАРНО ПРЕТСТАВУВАЊЕ

При табеларната (табличната) презентација најпрво се црта комбинационата таблица или таблица на вистинитост во која се запишуваат имињата на сите независно променливи во левиот дел, и името на функцијата, или функциите ако ги има повеќе, во десниот дел од табелата. Така се добиваат онолку колони колку што има вкупно независни и зависни променливи. Потоа по редици се запишуваат сите можни комбинации на вредности што можат да ги примат независните променливи, и на крај за секоја комбинација се внесува вредноста на функцијата во соодветната колона.

Ако се претпостави дека е дадена функција што зависи од n променливи, тогаш во комбинационата таблица ќе има n колони за независно променливите и една колона за функцијата. Бидејќи постојат вкупно $N=2^n$ можни влезни комбинации, јасно е дека во таблицата на вистинитост ќе се појават вкупно $N=2^n$ редици. Секоја редица може да се означи во декаден облик со соодветен индекс " i ", и тоа така што на првата редица и се придружува индексот 0, а на последната редица индексот $(N-1)$, т.е. (2^n-1) . Комбинационите таблици на било која функција од 2, 3 и 4 променливи, се означени како таб. 2-9, таб. 2-10 и таб. 2-11, последователно.

i	AB	Y
0	00	
1	01	
2	10	
3	11	

Таб. 2-9. Функција од две променливи

i	ABC	Y
0	000	
1	001	
2	010	
3	011	
4	100	
5	101	
6	110	
7	111	

Таб. 2-10. Функција од три променливи

i	$ABCD$	Y
0	0000	
1	0001	
2	0010	
3	0011	
4	0100	
5	0101	
6	0110	
7	0111	
8	1000	
9	1001	
10	1010	
11	1011	
12	1100	
13	1101	
14	1110	
15	1111	

Таб. 2-11. Функција од четири променливи

Комбинациони таблици на логички функции

Вкупниот број на функции N_F што можат да произлезат ако на располагање се n независни променливи изнесува:

$$N_F = 2^{2^n} \quad (2-18)$$

2.4.2. АНАЛИТИЧКА ПРЕТСТАВА

Запишувањето во аналитички облик е познато од конвенционалната алгебра. Слично како таму, и во Буловата алгебра се формира одредена равенка која се вика **логичка, булова или прекинувачка равенка**. Имено, од левата страна на знакот за еднаквост „=“ се наведува функцијата (зависно променливата), а од десната страна независно променливите поврзани со знаците на логичките операции. Општо, секоја прекинувачка функција може да се напише на различни начини, така што некогаш се добива поедноставна, а некогаш посложена форма. Ние ќе се запознаеме со нормирани (стандардни, канонички) форми за пишување на логичките функции. Тоа се такви облици чија структура е точно пропишана, а се викаат **нормални форми (НФ)**. Станува збор за аналитичко претставување на функциите во **дисјунктивна нормална форма (ДНФ) и конјунктивна нормална форма (КНФ)**.

ДНФ ја прикажува функцијата во облик на збир, т.е. сума (Σ) од производи (ρ) на независно променливите ($\Sigma\rho$). Парцијалниот производ се вика **минтерм (m)** (елементарен производ, полна или целосна конјункција), ако во него учествуваат сите независно променливи, независно од тоа дали тие се јавуваат во директен или комплементарен облик. Ако сите производи што влегуваат во сумата на ДНФ се минтерми, тогаш станува збор за **совршена ДНФ (Σm) (СДНФ)**. КНФ, од друга страна, ја прикажува функцијата како производ (Π) од збирите, т.е. сумите (s) на независно променливите (Πs). Парцијалната сума се вика **макстерм (M)** (елементарна сума, полна или целосна дисјункција) ако таа претставува збир од сите независни променливи, при што тие можат да се јават во директен или комплементарен облик. Кога сите суми што влегуваат во производот на КНФ се макстерми, тогаш се добива **совршена КНФ (ΠM) (СКНФ)**.

Заради појаснување, ќе разгледаме неколку примери на функции кои зависат од три и четири променливи: $Y = Y(A, B, C), Z = Z(D, G, H), F = F(X_1, X_2, X_3, X_4)$. Кај ДНФ потцртаните членови се минтерми (m), а кај КНФ тоа се макстерми (M).

$$\begin{aligned} \text{СДНФ: } Y &= \underline{ABC} + \underline{\overline{A}BC} + \underline{\overline{A}\overline{B}C} & \text{ДНФ: } Y &= \underline{\overline{A}BC} + \underline{\overline{A}BC} + \underline{\overline{A}BC} + \underline{\overline{B}C} \\ \text{КНФ: } Y &= (A + \overline{B})(\overline{A} + \overline{B})(\overline{A} + C) & \text{СКНФ: } Y &= (A + \overline{B} + C)(\underline{\overline{A} + B + \overline{C}}) \\ \text{КНФ: } Z &= (\underline{\overline{D} + \overline{G} + H})(\underline{G + \overline{H}}) & \text{ДНФ: } Z &= \underline{\overline{D}GH} + \underline{D\overline{G}H} + \underline{GH} + \underline{\overline{D}} \\ \text{СДНФ: } & \underline{X_1X_2\overline{X}_3\overline{X}_4} + \underline{\overline{X}_1X_2X_3X_4} + \underline{\overline{X}_1\overline{X}_2X_3\overline{X}_4} & & \\ \text{СКНФ: } & (X_1 + \overline{X}_2 + X_3 + \overline{X}_4)(\underline{X_1 + \overline{X}_2 + \overline{X}_3 + X_4}) & & \end{aligned}$$

Нормалните форми се изведуваат многу брзо и едноставно, но најважна причина што токму нив ќе ги применуваме е фактот што со нив функцијата се добива по две нивоа. Имено, кај ДНФ прво променливите логички се множат, а потоа сите резултати логички се собираат (И-ИЛИ). Кај КНФ е обратно: на првото ниво променливите логички се собираат, додека на второто ниво резултатите логички се множат (ИЛИ-И). Како што ќе видиме подоцна, ова е една многу битна особина.

Меѓутоа, за нормалните форми треба да знаеме и тоа дека тие во општ случај се *редундантни форми*, т. е. форми кои не ја претставуваат логичката функција во наједноставен и најкраток облик бидејќи содржат поголем број членови од минимално потребниот број со кои се дефинира истата функција. Нормалните форми со најмал број членови (суми, односно производи), и воедно секој од тие членови да вклучува најмалку променливи, се дефинираат како минимални нормални форми: **МДНФ и МКНФ**. Овие форми треба да ја претставуваат логичката функција во најкраток и наједноставен облик.

2.4.2.1. ЦЕЛОСНО ЗАДАДЕНИ ФУНКЦИИ

СДНФ и СКНФ вообичаено се означуваат во еден поедноставен аналитички облик со декадна нотација преку т.н. множество на индекси. Имено, наместо елементарните членови (производите, односно сумите) се користат ознаки за минтерм: „ m ”, односно макстерм „ M ”, а покрај нив се запишува соодветен индекс i_{lj} , односно i_{0k} . Индексот покрај минтермот i_{lj} одговара на редниот број на оние редици во кои вредноста на функцијата е 1, а индексот покрај макстермот i_{0k} одговара на редниот број на оние редици за кои вредноста на функцијата е 0, така што секогаш ќе важи $j+k=N$, каде што $N=2^n$, што значи дека и двата индекса припаѓаат во опсегот од 0 до $N-1$: $[0, 1, 2, \dots, 2^n-1]$. Според ова СДНФ на функцијата се означува како сума од минтерми: $Y = m_{i_{11}} + m_{i_{12}} + \dots + m_{i_{1j}}$, додека СКНФ на функцијата се означува како производ од макстерми: $Y = M_{i_{01}} M_{i_{02}} \dots M_{i_{0k}}$. Почесто се користи скратено претставување преку множествата на индекси на следниов начин. За СДНФ ќе имаме $Y = \sum m(i_{11}, i_{12}, \dots, i_{1j})$ или $f^{(1)} = (i_{11}, i_{12}, \dots, i_{1j})$ додека за СКНФ ќе се добие $Y = \prod M(i_{01}, i_{02}, \dots, i_{0k})$ или $f^{(0)} = (i_{10}, i_{10}, \dots, i_{1k})$. Оние индекси што не се појавуваат во СДНФ ќе фигурираат во СКНФ и обратно, затоа што ако функцијата нема вредност 1, тогаш таа има вредност 0.

Комбинационата таблица за било која функција од три променливи е дадена како таб. 2-12, при што во посебни колони се означени сите минтерми, односно макстерми.

i	ABC	Y	m_i	Минтерми	M_i	Макстерми
0	000		m_0	$\bar{A} \cdot \bar{B} \cdot \bar{C}$	M_0	$A + B + C$
1	001		m_1	$\bar{A} \cdot \bar{B} \cdot C$	M_1	$A + B + \bar{C}$
2	010		m_2	$\bar{A} \cdot B \cdot \bar{C}$	M_2	$A + \bar{B} + C$
3	011		m_3	$\bar{A} \cdot B \cdot C$	M_3	$A + \bar{B} + \bar{C}$
4	100		m_4	$A \cdot \bar{B} \cdot \bar{C}$	M_4	$\bar{A} + B + C$
5	101		m_5	$A \cdot \bar{B} \cdot C$	M_5	$\bar{A} + B + \bar{C}$
6	110		m_6	$A \cdot B \cdot \bar{C}$	M_6	$\bar{A} + \bar{B} + C$
7	111		m_7	$A \cdot B \cdot C$	M_7	$\bar{A} + \bar{B} + \bar{C}$

Таб. 2-12. Минтерми и макстерми на функција од три променливи

Од таблиците се гледа дека секој макстерм претставува комплементарна вредност на соодветниот минтерм, и обратно, т.е. дека за секое $i = (0, 1, 2, \dots, 2^n-1)$ важи:

$$M_i = \overline{m_i} \quad (2-19)$$

Со следната комбинациона таблица, која е означена како таб. 2-13 се зададени три различни функции што зависат од три исти променливи A , B , и C . Тоа се функциите: $Y=Y(A,B,C)$, $Z=Z(A,B,C)$, $W=W(A,B,C)$ за кои се наведени различни нормални форми за некои од зададените функции кои нив ги опишуваат преку множества на индекси.

i	ABC	Y	Z	W
0	000	1	0	1
1	001	0	0	1
2	010	1	0	0
3	011	0	0	1
4	100	0	1	0
5	101	1	1	0
6	110	0	0	1
7	111	1	1	1

Таб. 2-13. Комбинациони таблици на функциите Y, Z и W од три променливи

СКНФ: $Y = \prod M(1,3,4,6) = (A + B + \bar{C})(A + \bar{B} + \bar{C})(\bar{A} + B + C)(\bar{A} + \bar{B} + C)$

СДНФ: $W = \sum m(0,1,3,6,7) = (\bar{A}\bar{B}\bar{C}) + (\bar{A}\bar{B}C) + (\bar{A}BC) + (A\bar{B}\bar{C}) + (ABC)$

СКНФ: $Z = \prod M(0,1,2,3,6) = (A + B + C)(A + B + \bar{C})(A + \bar{B} + C)(A + \bar{B} + \bar{C})(\bar{A} + \bar{B} + C)$

2.4.2.2. НЕЦЕЛОСНО ЗАДАДЕНИ ФУНКЦИИ

Досега секоја логичка функција ја дефиниравме со задавање на вредноста на функцијата за секоја комбинација на независно променливите, при што функцијата имаше вредност или 0 или 1.

i	$ABCD$	F
0	0000	x
1	0001	1
2	0010	1
3	0011	x
4	0100	x
5	0101	x
6	0110	0
7	0111	0
8	1000	1
9	1001	0
10	1010	1
11	1011	1
12	1100	0
13	1101	0
14	1110	0
15	1111	x

Меѓутоа, во праксата често пати можат да се сретнат и *некомплетно (нецелосно) зададени (дефинирани) функции*. За да се случи ова постојат две различни причини, кои практично се сведуваат на едно исто. Како прво, понекогаш не е важно каква вредност има функцијата за една или повеќе комбинации, од влезните променливи. Од друга страна, може да се случи некои комбинации на независно променливите да не можат никогаш да се појават.

И во двете ситуации може да се земе дека не е важно каква ќе биде вредноста на функцијата за одредени влезни комбинации. Ваквите вредности на функцијата се нарекуваат “неважни” (анг. “don’t care”) и во литературата се означуваат со различни симболи, како на пр. „/”, „\”, „-”, „b”, „x” или „X”. Ние во понатамошното излагање ќе го користиме симболот „x”.

Таблицата на вистинитост за една некомплетно зададена функција од четири променливи $F=F(D,C,B,A)$ е претставена со таб. 2-14. Нејзиното претставување со множество на индекси во СДНФ и СКНФ облик ќе биде:

$$F = \sum m(1,2,8,10,11) + \sum_{xm} x(0,3,4,5,15) , \text{ односно}$$

$$F = \prod M(6,7,9,12,13,14) \prod_{xM} x(0,3,4,5,15)$$

Таб. 2-14. Комбинациона таблица на некомплетно дефинирана функција $F(D,C,B,A)$

2.4.3. ПРЕМИНУВАЊЕ ОД ЕДЕН ОБЛИК ВО ДРУГ

Без оглед на тоа дали функцијата е позната преку таблицата на вистинитост или аналитички, релативно лесно може да се премине од едниот во другиот облик.

Кога функцијата е дадена таблично, можат да се изведат и двете форми на нејзиното аналитичко претставување: совршената дисјунктивна нормална форма (СДНФ) и совршената конјуктивна нормална форма (СКНФ). СДНФ се добива така што се пишува збирот на онолку минтерми, колку што во табелата постојат редици за кои вредноста на функцијата изнесува 1. Во минтермите независно променливите се појавуваат во директен облик (номинален, некомплементирани) ако во соодветната редица имаат вредност 1, а комплементирани ако нивната вредност е 0, како што може да се види и од примерот што следува. Станува збор за комбинационите таблици таб. 2-15 а) б) на функциите $Y(A,B,C)$, $Z(A,B,C)$ од каде што произлегува нивниот СДНФ облик:

$$Y = \sum m(0,3,7) = (\bar{A}\bar{B}\bar{C}) + (\bar{A}BC) + (ABC)$$

$$Z = \sum m(1,2,3,4) = (\bar{A}\bar{B}C) + (\bar{A}B\bar{C}) + (\bar{A}BC) + (A\bar{B}\bar{C})$$

i	ABC	Y
0	000	1
1	001	0
2	010	0
3	011	1
4	100	0
5	101	0
6	110	0
7	111	1

а) $Y = \sum m(0,3,7)$

i	ABC	Z
0	000	0
1	001	1
2	010	1
3	011	1
4	100	1
5	101	0
6	110	0
7	111	0

б) $Z = \sum m(1,2,3,4)$

Таб. 2-15. Комбинациони таблица на прекинувачки функции од три променливи

СКНФ се добива така што се пишува производ од онолку макстерми колку што во таблицата има редици во кои вредноста на функцијата е 0. Сега во макстермот се комплементира онаа променлива чија вредност во соодветната редица е 1, додека онаа променлива чија вредност е 0 се пишува во директен облик. Добивањето на СКНФ формата илустрирана е на претходниот пример на функциите Y и Z од таб. 2-15:

$$Y = \prod M(1,2,4,5,6) = (A + B + \bar{C})(A + \bar{B} + C)(\bar{A} + B + C)(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)$$

$$Z = \prod M(0,5,6,7) = (A + B + C)(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)(\bar{A} + \bar{B} + \bar{C})$$

Правилно е да се употреби онаа форма која дава помал број минтерми, односно макстерми затоа што е погодна за понатамошно упростување.

Кога функцијата е дадена аналитички, со логичка равенка, преминот во табличен облик се прави на следниов начин. Прво се црта комбинационата таблица во која по колони се наведуваат независно променливите, па функцијата, а потоа по редици се запишуваат сите можни комбинации на независно променливите. Понатаму, во зададената равенка последователно се заменува секоја влезна комбинација и се пресметува вредноста на функцијата. Оваа вредност се запишува во таблицата во колоната на функцијата, кај соодветната редица.

Да разгледаме еден пример на преминување од аналитички во табличен облик. Зададена е функцијата W што зависи од три променливи A, B, C : $W = \overline{A}BC + A\overline{B}C + A\overline{B}\overline{C}$. Вредноста на функцијата за секоја влезна комбинација ќе ја пресметаме подолу, почнувајќи од влезната комбинација $ABC=0$, па се до $ABC=111$.

Таблицата на вистинитост за оваа функција е означена со таб. 2-16.

i	ABC	W	
0	000	0	Кога $A=0, B=0, C=0$ тогаш $W=010+000+01=0$;
1	001	0	Кога $A=0, B=0, C=1$ тогаш $W=011+001+01=0$;
2	010	0	Кога $A=0, B=1, C=0$ тогаш $W=000+010+00=0$;
3	011	0	Кога $A=0, B=1, C=1$ тогаш $W=001+011+00=0$;
4	100	1	Кога $A=1, B=0, C=0$ тогаш $W=110+100+11=1$;
5	101	1	Кога $A=1, B=0, C=1$ тогаш $W=111+101+11=1$;
6	110	0	Кога $A=1, B=1, C=0$ тогаш $W=100+110+10=0$;
7	111	1	Кога $A=1, B=1, C=1$ тогаш $W=101+111+10=1$.

Таб. 2-16. Комбинациона таблица на прекинувачка функција од три променливи $W(A, B, C)$

Преминувањето од еден аналитички облик во друг може да се изврши на различни начини, што зависи од појдовниот (зададениот) облик на функцијата, кој треба да биде нејзиниот конечен облик.

Ќе наведеме два примери за тоа како од НФ може да се премине во СНФ. Нека се дадени две функции: $Z = Z(A, B, C)$ во следните форми: $Y = \overline{A}B + C$, $Z = (A + \overline{B} + C)B$. Првата функција е дадена во ДНФ и од неа треба да се добие СДНФ, а од втората која е дадена во КНФ треба да се добие СКНФ.

Пр. 1.
$$Y = \overline{A}B + C = \overline{A}B1 + 11C = \overline{A}B(C + \overline{C}) + 1(B + \overline{B})C = \overline{A}BC + \overline{A}B\overline{C} + 1(BC + \overline{B}C) =$$

$$= \overline{A}BC + \overline{A}B\overline{C} + (A + \overline{A})(BC + \overline{B}C) = \overline{A}BC + \overline{A}B\overline{C} + ABC + \overline{A}BC + \overline{A}BC + \overline{A}BC$$

Пр. 2.
$$Z = (A + \overline{B} + C)B = (A + \overline{B} + C)(0 + B + 0) = (A + \overline{B} + C)(A\overline{A} + B + 0) = (A + \overline{B} + C)$$

$$[(A + B)(\overline{A} + B) + 0] = (A + \overline{B} + C)[(A + B)(\overline{A} + B) + C\overline{C}] = (A + \overline{B} + C)$$

$$\{[(A + B)(\overline{A} + B) + C][(A + B)(\overline{A} + B) + C]\} = (A + \overline{B} + C)(A + B + C)(\overline{A} + B + C)$$

$$(A + B + \overline{C})(\overline{A} + B + \overline{C})$$

Преминувањето во обратна насока од СНФ во НФ, практично претставува одредено упростување на зададената функција, а може да се изведе со примена на претходно наведените теореми. Следниве примери покажуваат како може да се упрости функцијата $U(X, Y, Z)$ дадена во СДНФ облик и $V = V(X, Y, Z)$ зададена во СКНФ облик.

$$\text{Пр. 3. } \begin{aligned} U(X, Y, Z) &= X\bar{Y}Z + X\bar{Y}\bar{Z} + XYZ + \bar{X}YZ + \bar{X}\bar{Y}Z = X\bar{Y}(Z + \bar{Z}) + YZ(X + \bar{X}) + \bar{X}\bar{Y}Z = \\ &= X\bar{Y} + YZ + \bar{X}\bar{Y}Z = X\bar{Y} + Z(Y + \bar{X}\bar{Y}) = X\bar{Y} + Z(\bar{X}Y) \end{aligned}$$

$$\text{Пр. 4. } \begin{aligned} V(X, Y, Z) &= (X + \bar{Y} + Z)(X + Y + Z)(X + Y + \bar{Z})(\bar{X} + Y + \bar{Z}) = [(X + Z) + Y\bar{Y}] \\ &[(Y + \bar{Z})X + \bar{X}] = (X + Z)(Y + \bar{Z}) \end{aligned}$$

Од примериве е очигледно дека добиените резултати се минимални нормални форми (МНФ), што значи дека веќе се навлегува во проблематиката на минимизација на прекинувачките функции. Тоа е едно комплексно прашање кое во поголеми детали ќе биде обработено понатаму.

Преминувањето од една НФ во друга може да се изврши со примена на дистрибутивниот закон. Меѓутоа, тоа може да биде доста макотрпно, па ние ќе го користиме преминот преку множеството на индекси. Преминувањето од ДНФ во КНФ, или обратно, се врши редоследно така што се преминува преку СНФ. Така, функцијата која е зададена во КНФ прво се проширува во аналитичка СКНФ, па потоа тој СКНФ облик се запишува во форма на множество на индекси. Понатаму се изведува СДНФ формата на функцијата преку множеството на индекси, која се запишува во СДНФ аналитички облик, што конечно се упростува со примена на соодветни теореми. За премин од ДНФ во КНФ се постапува обратно, т.е. се почнува од ДНФ во СДНФ, па во СКНФ и на крај се добива КНФ. И за двата случаи во продолжение е даден по еден пример.

$$\text{Пр. 5. } \begin{aligned} F_1(A, B, C) &= A + B\bar{C} + \bar{A}\bar{B}C = A11 + 1B\bar{C} + \bar{A}\bar{B}C = A(B + \bar{B})(C + \bar{C}) + \\ &+ (A + \bar{A})B\bar{C} + \bar{A}\bar{B}C = (AB + A\bar{B})(C + \bar{C}) + AB\bar{C} + \bar{A}\bar{B}C + \bar{A}\bar{B}C = ABC + AB\bar{C} + \\ &+ \bar{A}\bar{B}C + \bar{A}\bar{B}C + ABC + \bar{A}\bar{B}C + \bar{A}\bar{B}C = \sum m(7,6,5,4,6,2,1) = \sum m(1,2,4,5,6,7) \end{aligned}$$

$$\text{Пр. 6. } \begin{aligned} F_2(A, B, C) &= \prod M(0,3) = (A + B + C)(A + \bar{B} + \bar{C}) = A + (B + C)(\bar{B} + \bar{C}) = \\ &= A + B\bar{B} + B\bar{C} + \bar{B}C + C\bar{C} = A + B\bar{C} + \bar{B}C \end{aligned}$$

$$\text{Пр. 7. } \begin{aligned} F_3(A, B, C) &= A(\bar{B} + C)(A + B + \bar{C}) = (A + 0 + 0)(0 + \bar{B} + C)(A + B + \bar{C}) = \\ &= (A + B\bar{B} + C\bar{C}) + (A\bar{A} + \bar{B} + C)(A + B + \bar{C}) = [(A + B)(A + \bar{B}) + C\bar{C}](A + \bar{B} + C) \\ &(\bar{A} + \bar{B} + C)(A + B + \bar{C}) = (A + B + C)(A + \bar{B} + \bar{C})(A + \bar{B} + C)(\bar{A} + \bar{B} + C)(A + B + \bar{C}) = \\ &= \prod M(0,3,2,6,1) = \prod M(0,1,2,3,6) \end{aligned}$$

$$\text{Пр. 8. } F_4(A, B, C) = \sum m(4,5,7) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + ABC = \bar{A}\bar{B}1 + ABC = \bar{A}\bar{B} + ABC$$

2.5. СТАНДАРДНИ ЛОГИЧКИ ФУНКЦИИ

Логичките функции кои ги извршуваат основните логички операции И, ИЛИ и НЕ (комплементирање, инвертирање), како и функциите кои ги извршуваат операциите НИ и НИЛИ, потоа ЕКСИЛИ (ИСКИЛИ) и ЕКСНИЛИ (ИСКНИЛИ), се од особена важност заради што сите нив заедно ќе ги прикажеме уште еднаш со нивните табели на вистинитост таб. 2-17 а), б), в), г), д), ё) и е), вклучувајќи ги и нивните аналитички форми.

A	B	$A + B$
0	0	0
0	1	1
1	0	1
1	1	1

а) ИЛИ

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

б) И

A	\overline{A}
0	1
1	0

в) НЕ

A	B	$\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

г) НИЛИ

A	B	$\overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

д) НИ

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

ё) ЕКС ИЛИ

A	B	$\overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1

е) ЕКС НИЛИ

Таб. 2-17. Стандардни логички функции

Гледајќи ги таблиците на функциите ЕКСИЛИ и ЕКСНИЛИ можеме да заклучиме дека овие две логички функции можат да се применат за детектирање на нееднаквост, односно на еднаквост. Имено, функцијата ЕКСИЛИ има вредност 1 само ако променливите A и B меѓусебно се разликуваат, т.е. ако A=0 и B=1 или ако A=1 и B=0, додека кога A и B се еднакви функцијата ЕКСИЛИ дава резултат 0. Од друга страна функцијата ЕКСНИЛИ се однесува спротивно бидејќи нејзината вредност е 1 само ако променливите A и B меѓусебно се еднакви, т.е. ако A=0 и B=0 или A=1 и B=1, додека ако се различни, вредноста на ЕКСНИЛИ е 0. Покрај ова, од таблицата на функцијата ЕКСИЛИ може да се забележи и тоа дека таа може да се користи за аритметичко собирање во бинарниот броен систем, бидејќи ги исполнува правилата за собирање на бит со бит. Двете претходно посочени функции можат да се претстават и во аналитички облик со логички равенки, применувајќи ги на основните логички функции ИЛИ, И и НЕ (Комплементирање).

$$Y_{\text{ЕКСИЛИ}} = A \oplus B = A \cdot \overline{B} + \overline{A} \cdot B \tag{2-20}$$

$$Y_{\text{ЕКСНИЛИ}} = \overline{A \oplus B} = A \cdot B + \overline{A} \cdot \overline{B} \tag{2-21}$$

Множеството на оние прекинувачки функции со чија комбинација може да се реализира било која сложена функција се вика **функционално потполн систем на логички функции**.

Таков систем, на пример е множеството од елементарните функции И,ИЛИ и НЕ, бидејќи со нив може да се изрази било која друга сложена прекинувачка функција. Во изведувањето што следи покажано е на кој начин може НЕ, И и ИЛИ функциите да се изразат само со помош на НИ функцијата:

$$\bar{A} = \bar{A} + \bar{A} = (\overline{A \cdot A}) \quad (2-22)$$

$$AB = (\overline{\overline{A \cdot B}}) \quad (2-23)$$

$$A + B = (\overline{\overline{A + B}}) = (\overline{A \cdot \bar{B}}) \quad (2-24)$$

На сличен начин ќе покажеме дека основните логички функции можат да се изведат и само со НИЛИ функцијата:

$$\bar{A} = \bar{A} \cdot \bar{A} = (\overline{A + A}) \quad (2-25)$$

$$AB = (\overline{\overline{A \cdot B}}) = (\overline{\bar{A} + \bar{B}}) \quad (2-26)$$

$$A + B = (\overline{\overline{A + B}}) \quad (2-27)$$

Според ова, секоја сложена прекинувачка функција може да се реализира и само со примена на функцијата НИ, или само со примена на функцијата НИЛИ. Ова значи дека и функцијата НИ, т.е. функциите НЕ и И формираат функционално потполн систем. Истото важи и за функцијата НИЛИ, т.е. функциите НЕ и ИЛИ. Групата функции кои го сочинуваат функционално потполниот систем се нарекуваат **универзални функции**.

Конечно може да извлечеме еден многу важен заклучок, а тоа е дека со употребата на универзалните логички функции: И,ИЛИ и НЕ, потоа само со НИ, или само со НИЛИ може да се претстави било која прекинувачка функција. Ваквата констатација одигра клучна улога во производството на електронски елементи и компоненти кои практично реализираат најразлични логички функции.

2.6. МИНИМИЗАЦИЈА НА ПРЕКИНУВАЧКИ ФУНКЦИИ

Веќе видовме дека постојат различни *нормални форми* (НФ) на една иста прекинувачка функција. Овие НФ не содржат подеднаков број на променливи и операции, па природно е да ја избереме онаа НФ која содржи минимален број членови (суми, односно производи) и минимален број на променливи по член. Постапката со која некоја зададена функција се доведува во минимална форма се вика минимизација на прекинувачките функции. Јасно, како последица од минимизацијата треба да се добие МДНФ, односно МКНФ на дадената функција.

Еден начин за да се изврши минимизацијата е аналитички, со директна примена на алгебарските трансформации, при тоа користејќи ги правилата на Буловата алгебра со кои можат да се упростат логичките изрази. При овој начин на минимизирање на прекинувачките функции фактички се преминува од еден аналитички облик во друг. Во процесот на минимизирање се тргнува од некоја НФ на функцијата, која најчесто е СНФ, па треба да се добие МНФ. Меѓутоа, овој метод е доста комплициран и не претставува сигурен пат кој ќе нè донесе до минималниот облик на прекинувачката функција.

Освен аналитичката минимизација постојат и други начини за минимизирање на логичките функции, од кои ќе го споменеме т.н. метод на Карноови карти (мапи) кој ја минимизира функцијата по графички пат. Овој метод најчесто се користи за минимизирање на функции кои зависат најмногу до пет променливи, а вообичаено се користи за функции од три или четири променливи.

За функциите што треба да се минимизираат, а зависат од произволен број променливи се применува еден друг табеларен метод кој се вика *метод на Квајн Мек Класки (Quine McCluskey)*, или табличен метод. Овој метод се користи при минимизирање на функции со поголем број променливи и е доста згоден за употреба кога сакаме процесот на минимизација да го автоматизираме, користејќи компјутер.

2.6.1. АНАЛИТИЧКИ МЕТОД НА МИНИМИЗАЦИЈА

Аналитичкиот (алгебарскиот) метод за минимизација на прекинувачките функции всушност претставува упростување на зададен логички израз за што е веќе претходно пишувано во учебников. Во врска со ова, проблемот на аналитичка минимизација на логичките функции најдобро ќе го разбереме ако обработиме уште неколку конкретни примери. Само да се потсетиме дека при користењето на овој метод најважно е да се знаат теоремите на Буловата алгебра, кои овде треба да се користат како правила за поедноставување при процесот на минимизација.

$$\begin{aligned} \text{Пр. 1. } F_1(A, B, C, D) &= \overline{A+B+C+D} + ABC + \overline{A}BD + A\overline{C} + ABC + AB\overline{D} + \overline{A}C = \\ &= \overline{A}BCD + \overline{A}BD + \overline{A}C + ABC + AB\overline{D} + \overline{A}C = \overline{A}(BCD + C) + \overline{A}BD + \\ &+ A(BC + \overline{C}) + AB\overline{D} = \overline{A}BD + \overline{A}BD + \overline{A}C + \overline{A}B + A\overline{C} + AB\overline{D} = \overline{A}B(D + \overline{D}) + \\ &+ \overline{A}C + AB(1 + \overline{D}) + A\overline{C} = \overline{A}B + \overline{A}C + AB + A\overline{C} = \overline{A}(\overline{B} + C) + A(B + \overline{C}) \end{aligned}$$

$$\begin{aligned} \text{Пр. 2. } F_2(A, B, C) &= AB + \overline{A}C + BC = AB + \overline{A}C + (A + \overline{A})BC = AB(1 + C) + \overline{A}C(1 + B) = \\ &= AB + \overline{A}C \end{aligned}$$

Функцијата од вториот пример $F_2(A, B, C, D)$ може да се минимизира и со примена на теоремата за експанзија:

$$\begin{aligned} \text{Пр. 3. } F_2(A, B, C) &= AB + \overline{A}C + BC = A(1B + 1\overline{C} + BC) + \overline{A}(0B + 0\overline{C} + BC) = \\ &= A(B + 0 + BC) + \overline{A}(0 + C + BC) = AB(1 + C) + \overline{A}C(1 + B) = AB + \overline{A}C \end{aligned}$$

Со изведената минимизација практично се докажува теоремата (т. 2-15).

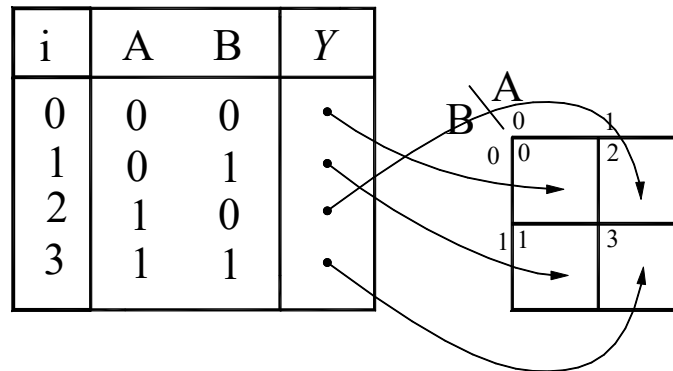
2.6.2. КАРНООВ МЕТОД НА МИНИМИЗАЦИЈА

Овој метод е прилично едноставен и доста практичен и заради тоа многу често се користи. *Минимизацијата се изведува по графички пат, така што функцијата се претставува со помош на една специјална таблица што се вика **Карноова карта (КК)**.*

За да се почне со работа, неопходно е за функцијата да се формира соодветна КК која се изведува од таблицата на вистинитост на функцијата. КК претставува полигон со одреден број полиња (квадратчиња). За да се претстави било која редица од комбинационата таблица на зададената прекинувачка функција, доволно е само едно поле од КК. *Значи само со едно квадратче може да се претстави еден минтерм, односно еден макстерм од зададената функција.* КК овозможува упростување на логичките функции на многу едноставен начин: со помош на визуелно испитување на КК.

За да ја објасниме врската која постои меѓу КК и таблицата на вистинитост, најпрво ќе го прикажеме наједноставниот случај, а тоа е изгледот на КК за функција од две променливи $Y(A, B)$ и нејзината таблица на вистинитост дадени на сл. 2-1.

Ќе претпоставиме дека колоната во која треба да се внесат вредностите на функцијата е непополнета, затоа што сега сакаме да објасниме само како ќе изгледа КК. Од сликата се гледа дека за функција од две променливи КК има вкупно $2^2 = 4$ полиња. Понатаму во децимална нотација, преку индексите, се означува секоја редица од таблицата на вистинитост, и секое поле од прикажаната КК. Вака означената КК може да се користи како замена на комбинационата таблица.



Сл. 2-1. Карноова карта и таблица на вистинитост и на функција од две променливи

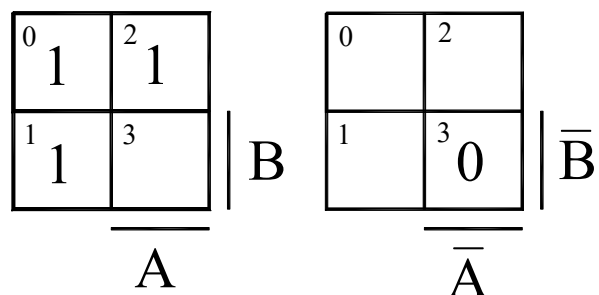
Сега полињата од КК треба да се пополнат со вредностите на функцијата. Тоа пополнување оди на два различни начини:

1. Во нацртаната КК може да се пополнат со 1 само оние полиња на коишто му одговара 1 во соодветната редица од вредноста на функцијата. На овој начин функцијата е прикажана во СДНФ облик, т.е. со сума од минтерми и

2. Функцијата може да се прикаже и во СКНФ облик, т.е. со производ од макстерми ако во КК се пишуваат 0 само во оние полиња кои одговараат на редиците за кои вредноста на функцијата е 0.

Како еден пример, табелата 2-18 ја претставува комбинационата таблица на функцијата НИ, додека сл. 2-2 а) ја прикажува нејзината КК во СДНФ, бидејќи се пополнети полињата со вредност 1. Сликата сл.2-2 б) ја претставува НИ функцијата во СКНФ облик, бидејќи сега во КК се пополнети полињата чија вредност е 0.

i	A	B	Y
0	0	0	1
1	0	1	1
2	1	0	1
3	1	1	0



Таб. 2-18. Таблица на вистинитост на НИ функцијата

а) СДНФ облик

б) СКНФ облик

Сл. 2-2. Карноови карти на НИ функцијата.

КК за функција од три променливи има $2^3 = 8$ полиња, а нејзиниот изглед е прикажан на сл. 2-3, додека КК за функција од четири променливи е даден на сл. 2-4 од каде се забележува дека таа има $2^4 = 16$ полиња.

		AB		B(\bar{B})	
		00	01	11	10
C	0	0	2	6	4
	1	1	3	7	5
		A(\bar{A})			

Сл. 2-3. Карноова карта на функција од три променливи

		AB		B(\bar{B})	
		00	01	11	10
CD	00	0	4	12	8
	01	1	5	13	9
D(\bar{D})	11	3	7	15	11
	10	2	6	14	10
		A(\bar{A})			

Сл. 2-4. Карноова карта на функција од четири променливи

За секоја КК треба да се запомни индексот на секое поле затоа што тој индекс одговара на соодветна редица од таблицата на вистинитост за дадената функција, но означувањето е прилично едноставно. Имено, ако КК се однесува на СДНФ обликот на функцијата, таа се пополнува со 1-и и тогаш ги наведуваме променливите во директен облик покрај страниците на КК, така што означувањето почнува од првата променлива долу десно, втората горе, третата десно и четвртата лево. За секоја страница, една половина од сите полиња ги покрива одредена променлива во директен облик што е означено со црточка покрај страницата на КК, додека другата половина од полињата се покриени со комплементарниот облик на променливата. Ако во КК се внесат 0-те на функцијата таа се разгледува во СКНФ облик и тогаш променливите покрај црточките се наведуваат во комплементиран облик, а за непокриените полиња нивниот облик ќе биде директен. Ваквото означување најмногу и ќе го употребуваме во текстот што следува.

		B			
		0	4	12	8
D	1	1		1	1
	3	1			
	2	1	1		
		A			

Сл. 2-5. Пример на КК за функција од четири променливи $Y(A,B,C,D) = \sum m(1, 2, 3, 4, 6, 8, 12)$

Од сл. 2-5 се гледа дека и двата минтерми $m_8 = \overline{A}B\overline{C}D$, $m_{12} = A\overline{B}C\overline{D}$ се наоѓаат во споени полиња. Минтермите меѓусебно се разликуваат во тоа што променливата B во едниот член се јавува комплементирана, а во другиот член таа е во директен облик, т.е. некомплементирана. Ако овие два минтерми ги собереме ќе добиеме: $\overline{A}B\overline{C}D + A\overline{B}C\overline{D} = \overline{A}C\overline{D} \cdot (\overline{B} + B) = \overline{A}C\overline{D}$.

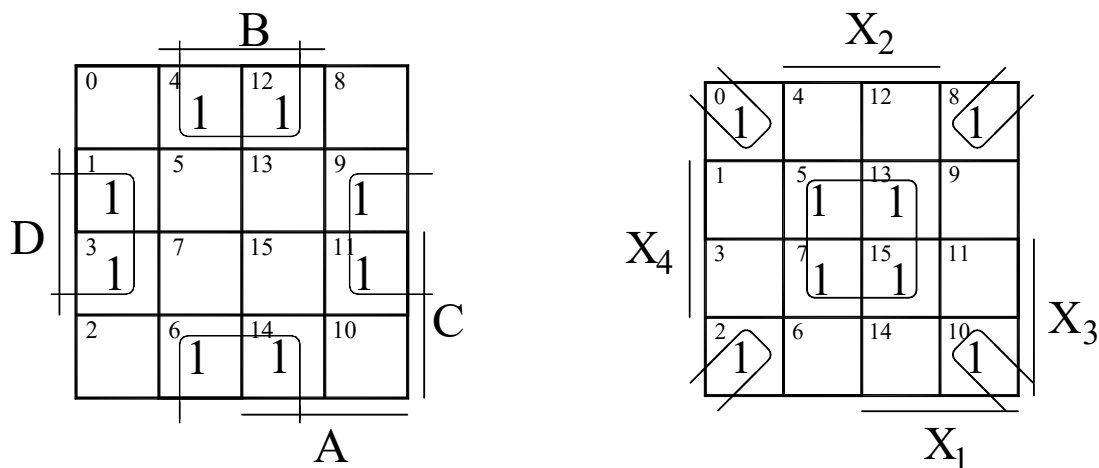
Најважна особина кај КК е таа што полињата кои меѓусебно се допираат, хоризонтално или вертикално, одговараат на минтерми, односно макстерми, кои се разликуваат само во една променлива, врз основа на Грејовиот код. Оваа променлива се јавува во директен облик во членот кој одговара на едното поле, а во комплементирана форма во членот кој соодветствува на другото. Ваквите полиња ќе можат да се спојат (здружат) и затоа ќе ги викаме **споени полиња**. За да го видиме упростувањето што го нуди оваа особина ќе разгледаме еден пример за функцијата $Y=Y(A,B,C,D)$ чија КК е прикажана на сл. 2-5.

Забележуваме дека и двата минтерми, кај кои фигурираа по четири променливи, можат да се заменат со единствен член, кој вклучува само три променливи, бидејќи се елиминирала променливата В. Овој принцип може да се применува за било кои други две полиња кои се пополнети со 1, а се споени (се наоѓаат едно до друго по хоризонтала или по вертикала).

Значи КК овозможува лесно препознавање на оние комбинации од минтерми, кои можат да се заменат со попусти изрази, и тоа со помош на геометриска визуализација. Општо земено секој пар од споени минтерми може да се комбинира во единствен член кој содржи една променлива помалку од самите минтерми. Овој член се добива така што од минтермите кои ги презентираат споените полиња се исфрла онаа променлива која се јавува некомплементирана во едниот минтерм, а комплементирана во другиот.

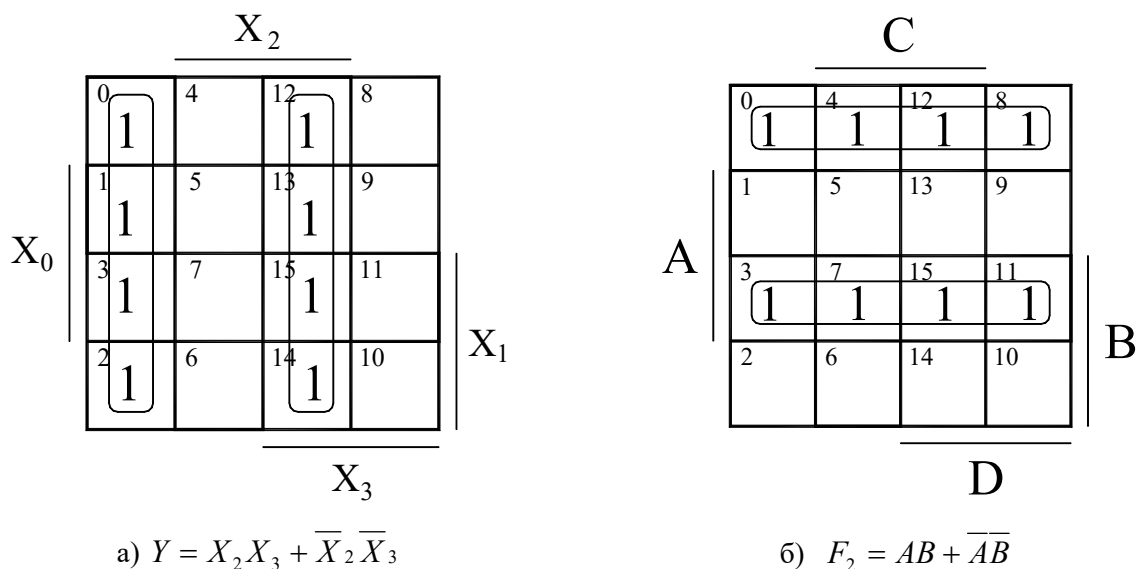
Треба да истакнеме и тоа дека споени полиња не се само оние што геометриски се допираат, туку такви полиња се и оние што ги претставуваат минтермите, кои се разликуваат само во појавниот облик (директен или комплементиран) на една променлива. Врз основа на ова произлегува фактот дека секое поле што се наоѓа во најлевата колона на било која редица е споено со полето што се наоѓа во најдесната колона од истата редица, и секое поле што се наоѓа во најгорната редица од било која колона е споено со полето што се наоѓа во најдолната редица и истата колона. Забележано накратко, ова значи дека горниот раб од КК се допира со долниот, а левиот со десниот. Крајните дијагонални полиња (четирите ќошиња) се споени полиња, но крајните две полиња од секоја дијагонала не се споени полиња.

Видовме како две споени полиња од КК можат да дадат член кој елиминира една променлива. Слично може да се покаже дека *секогаш кога ќе се појават споени $N=2^n$ полиња, од нив може да се добие само еден член кај кого се елиминирани n променливи, и тоа оние што се јавуваат еднаш во комплементарна, а еднаш во директна (номинална) форма*. На сл. 2-6 а), б), в) и г) се прикажани различни начини за групирање на четири споени полиња.

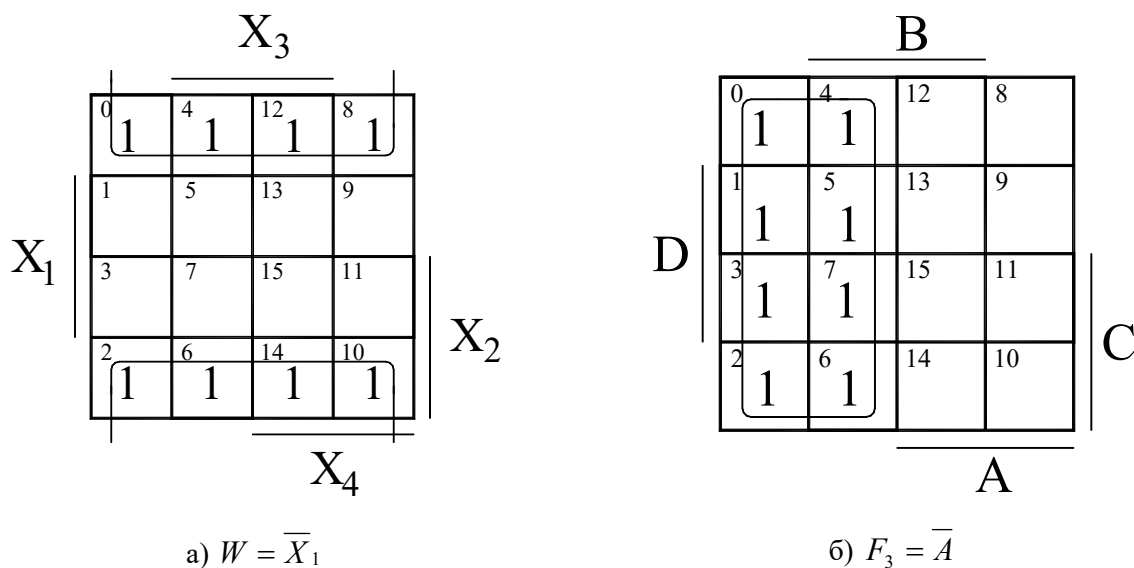


а) $F_1 = B\bar{D} + \bar{B}D$ Сл. 2-6. Карноови карти б) $Z = X_2X_4 + \bar{X}_2\bar{X}_4$

На сл.2-6 а) е претставена КК на функцијата $F_1 = F_1(A, B, C, D)$, на сл. 2-6 б) на функцијата $Z = Z(X_1, X_2, X_3, X_4)$, на сл. 2-7 а) на функцијата $Y = Y(X_3, X_2, X_1, X_0)$ и на сл. 2-7 б) на функцијата $F_2 = F_2(D, C, B, A)$. На сл. 2-8 а) и б) последователно се претставени КК на функциите $W = W(X_4, X_3, X_2, X_1)$ и $F_3 = F_3(A, B, C, D)$ кај кои се спојуваат по осум полиња. Покрај секое заокружување е запишан производот кој ја претставува соодветната група на полиња.



Сл. 2-7. Примери за спојување на четири полиња кај КК за функции од четири променливи



Сл. 2-8. Примери за спојување на осум полиња кај КК за функции од четири променливи

Што се однесува до логичките функции кои зависат од поголем број на променливи треба да се знае дека прегледноста ќе биде доста намалена. Така на пример за функции од 5 променливи КК би имала $2^5 = 32$ квадрати, но сèуште може да се применува. Во врска со ова, постојат два начини за прикажување на КК од 5 променливи. Според едниот се спојуваат две КК од по 16 полиња една до друга, а според вториот ваквите две КК од по 16 полиња се наоѓаат една до друга, но одвоени, при што се замислува дека тие се наоѓаат една над друга.

За функција од 6 променливи ќе треба КК со $2^6 = 64$ полиња. Јасно е дека во овој случај КК ќе стане премногу голема и работењето со КК ќе стане посложено до таа мерка што таа практично ќе биде неупотреблива.

2.6.2.1. ПРИМЕНА НА КАРНООВИОТ МЕТОД

Во натамошното излагање ќе го објасниме начинот според кој треба да се примени Карноовиот метод за минимизација на зададена прекинувачка функција. Функцијата е дадена преку својата таблица на вистинитост или преку некоја СНФ: СДНФ или СКНФ. Од било кој од наведените облици може да се формира и да се пополни КК за дадената функција. Она што досега го зборувавме се однесуваше на функции кои се зададени во СДНФ облик, па затоа ќе продолжиме со објаснувањето за примената на КК на оние функции што се дадени во СДНФ, т.е. за КК пополнети со 1.

Минимизација на функции зададени во СДНФ. Од претходното објаснување интуитивно се наметнува заклучок за начинот според кој ќе се врши минимизација на дадена функција. Имено, ќе мора да се опфатат сите полиња пополнети со 1-и затоа што секое такво поле претставува некој минтерм на функцијата. При ова треба да се формираат што помалку групи на важечки (валидни) површини на споени полиња од што поголем ранг (r). Важечка површина од ранг r се формира со групирање само на 2^r број на полиња кои имаат $(n-r)$ заеднички променливи каде r е позитивен цел број за кој важи $k \leq n$, а n е вкупниот број на независно-променливите од кои зависи дадената функција. Со ова би добиле најмалку производи од кои секој би имал најмал број на променливи.

Значи секогаш кога ќе се упрости дадена функција со помош на КК треба да се следат следниве принципи:

1. Комбинациите од избраните полиња мора да се такви што секое поле мора да се појави најмалку еднаш во групите, т.е. барем во една група на полиња. При ова едно поле може да биде вклучено и во повеќе различни групи;
2. Пооделните групи треба да се избираат така што во секоја група да влегува што е можно поголем број полиња, но притоа да се добијат што е можно помал број различни групи.

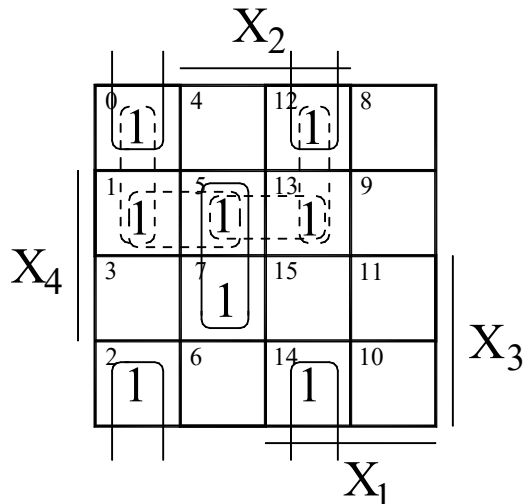
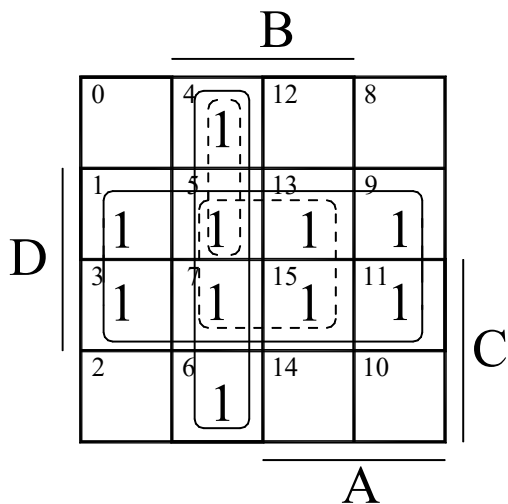
Било кој производ на променливите се вика импликанта. Импликанта се добива со заокружување на едно, две, четири итн, полиња во една група. **Примарна импликанта (ПИК)** е онаа импликанта која не е целосно вклучена во некоја друга импликанта, т.е. заокружената група на полиња да не е целосно покриена со некоја друга заокружена група. За да се претстави функцијата, во општ случај, не мора да се употребат сите ПИК. Кажаното подобро ќе го разбереме на следниов типичен пример.

	В			
	0	4	12	8
			1	1
	1	5	13	9
D	3	7	15	11
	1			
	2	6	14	10
			1	
				C
	А			

Сл. 2-9. КК на функцијата
 $Y_1 = Y_1(A, B, C, D)$

Станува збор за функцијата $Y_1 = Y_1(A, B, C, D)$ чија КК е прикажана на сл. 2-9. Овде ПИК се: $p_1 = m_2 + m_3, p_2 = m_8 + m_{12}, p_3 = m_2 + m_{10}, p_4 = m_8 + m_{10}$. Функцијата може да се претстави во два облици: или како $Y_1 = p_1 + p_2 + p_3$ или како $Y_1 = p_1 + p_2 + p_4$. И во двете прикажувања мораме да ја искористиме ПИК p_1 , инаку минтермот m_3 нема да биде земен предвид. Токму поради ова p_1 се вика **суштинска (есенцијална) импликанта (СИК)**. Значи СИК е ПИК која покрива барем еден минтерм (поле со 1), што не е покриен ниту со една друга ПИК. ПИК p_2 е, исто така, СИК, затоа што без неа ќе го нема минтермот m_{12} . ПИК p_3, p_4 не се СИК.

За претставување во МДНФ мора да се земат предвид сите СИК, и онолку ПИК за да се допокријат сите останати 1 на функцијата. При ова, минимизацијата е економично изведена ако се добијат што е можно помалку ПИК, а секоја ПИК да има што повеќе полиња.

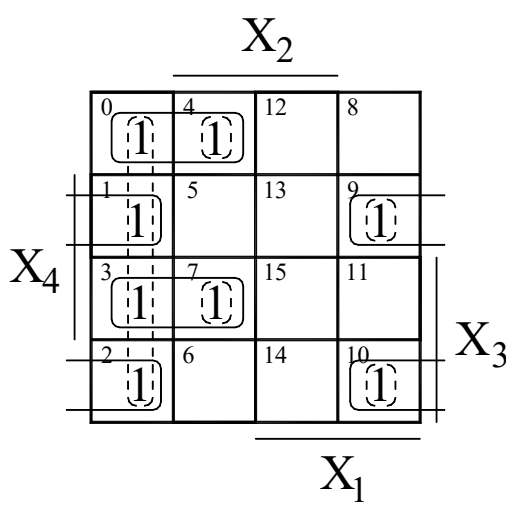
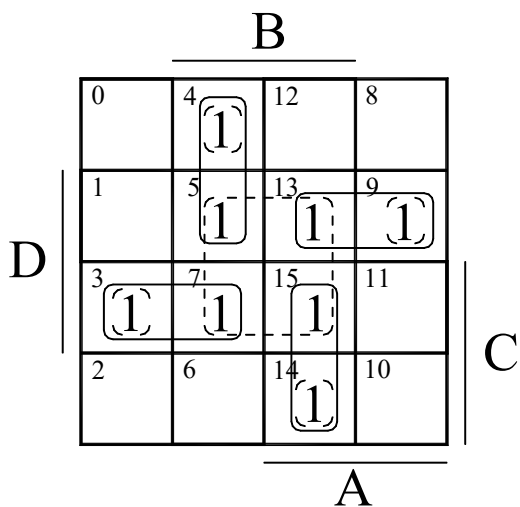


Сл. 2-10. КК на функцијата $Y_2 = Y_2(A, B, C, D)$ Сл. 2-11. КК на функцијата $Y_3 = Y_3(X_1, X_2, X_3, X_4)$

На сл. 2-10 е прикажана КК на функцијата $Y_2 = Y_2(A, B, C, D)$, на која со испрекинати линии се означени две импликанти, а со полна линија две ПИК, кои во примеров се и СИК. На сл. 2-11 е прикажан еден пример за КК на функцијата $Y_3 = Y_3(X_1, X_2, X_3, X_4)$, каде со испрекинатата линија се означени ПИК, а со полна линија СИК.

Тенденцијата најнапред да најдеме ПИК со што е можно поголем број полиња може да резултира со форма на функцијата која не е минимална. На пример, да ги разгледаме следниве случаи.

Функцијата $Z_1 = Z_1(A, B, C, D)$ има КК која е дадена на сл. 2-12, а КК на функцијата $Z_2 = Z_2(X_1, X_2, X_3, X_4)$ е прикажана на сл.2-13.



Сл. 2-12. Функцијата $Z_1 = Z_1(A, B, C, D)$

Сл. 2-13. КК на функцијата $Z_2 = Z_2(X_1, X_2, X_3, X_4)$

Следејќи го претходно искажаниот принцип би требало и на двете слики да извршиме заокружување на полињата според испрекинатите линии. Меѓутоа, се гледа дека таквото заокружување не дава наједноставно и најпросто решение. Дека навистина е така покажува вториот начин на заокружување со полна линија кој очигледно дава поедноставна претстава за функциите.

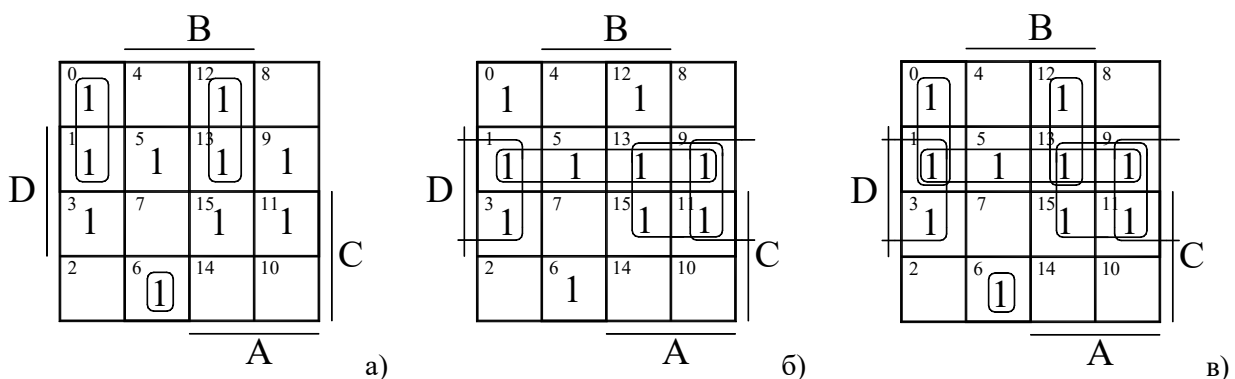
За да добиеме минимален облик на функцијата, а при тоа да избегнеме несакана грешка, треба да го користиме следниов алгоритам:

1. Да се заокружат и да се земат за СИК оние полиња кои не можат да се комбинираат со ниту едно друго поле;
2. Да се идентификуваат и да се групираат во двојки оние полиња што се соседни со некое друго поле, но на единствен начин;
3. Да се идентификуваат оние полиња со 1-ци, што можат да се групираат со други три полиња во четворка на единствен начин;
4. Оваа постапка продолжува и за групи од 8 полиња;
5. Ако по извршените 4 чекори останат непокриени полиња, тие можат да се групираат во што е можно помалку, но поголеми групи од 1-и.

Поинаку кажано, се проверуваат сите единици во КК една по една и тоа најнапред се земаат сите оние 1-и кои мора да бидат сами бидејќи не можат да формираат поголема група. Потоа се проверува секоја од преостанатите незаокружени 1-и дали формира група од две полиња во кои постои барем една незаокружена 1-ца која не може да се покрие со ниту една друга освен со онаа што се проверува. Ако има вакви двојки и тие се заокружуваат. Постапката продолжува со проверување на секоја останата и непокриена 1-а дали формира четворка во која има барем едно поле кое не формира четворка со други непокриени полиња. Ако постојат вакви групи од по четири 1-и и тие се заокружуваат, итн. тестирањето продолжува со проверка за групи од по осум 1-и. Доколку останат непокриени 1-ци тие треба да се вклучат во што помалку групи кои покриваат што повеќе 1-и, и тоа што повеќе непокриени 1-и.

Со овој алгоритам практично прво се одредуваат сите СИК, а од преостанатите, се одбираат што помалку ПИК со што поголем број полиња, кои ќе ги опфатат сите 1-и на функцијата барем по еднаш.

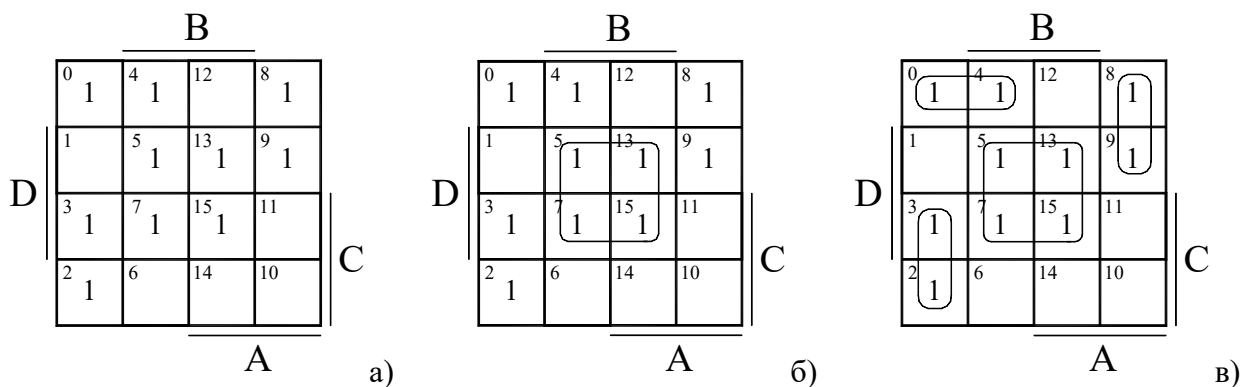
Наведениот алгоритам е во целост применет на следните два решени примери на функцијата $F_1 = F_1(A, B, C, D)$ чија КК е прикажана на сл.2-14 а),б),в) и на функцијата $F_2 = F_2(A, B, C, D)$ чија КК е претставена на сл. 2-15 а), б), в). Вториот пример е поспецифичен, бидејќи се јавува и петтиот чекор од алгоритмот, бидејќи треба сами да размислиме и да одлучиме на кој начин ќе се врши групирањето на преостанатите непокриени полиња.



Сл. 2-14. КК на функцијата $F_1 = F_1(A, B, C, D)$

За првиот пример на функцијата F_1 ја добиваме следнава минимална форма:

$$F_1 = \overline{A}BCD + \overline{A}BC\overline{C} + \overline{A}BC\overline{D} + AD + \overline{B}D + \overline{C}D.$$



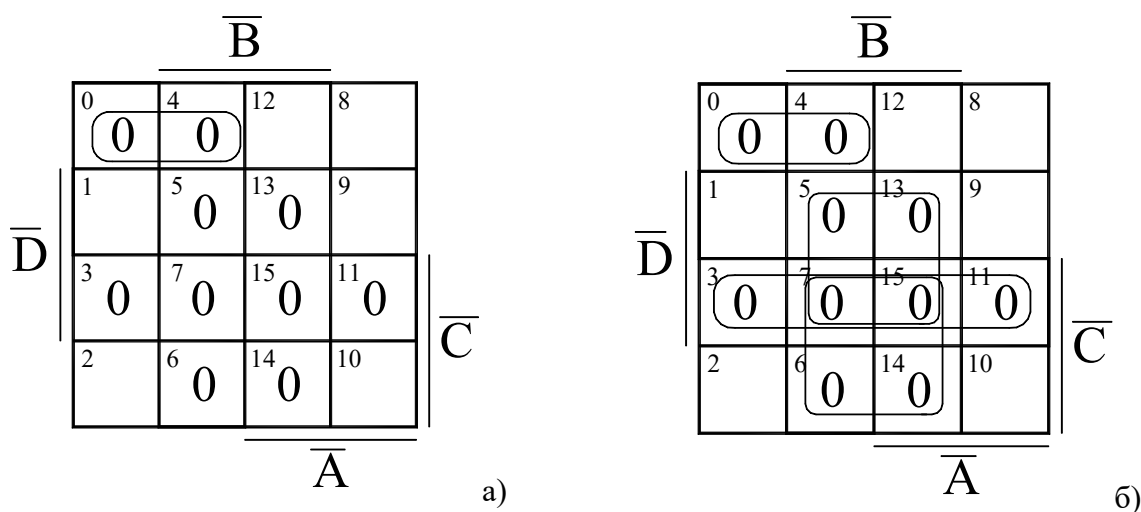
Сл. 2-15. КК на функцијата $F_2 = F_2(A, B, C, D)$

За вториот пример минималната форма на функцијата F_2 е:

$$F_2 = BD + \overline{ABC} + \overline{ACD} + \overline{ABC}$$

Минимизација на функции зададени во СКНФ. Бидејќи секоја логичка функција може да биде зададена и со својот СКНФ станува јасно дека во овој случај ќе се разгледува КК која е пополнета со 0-и, а не со 1-и. Минимизацијата на вака зададените функции во принцип ќе биде идентична како и онаа кога функцијата беше дадена во СДНФ облик кога КК беше пополнета со 1, само што сега групирањето и заокружувањето ќе се однесува на полињата пополнети со 0-и. Конечно, функцијата ќе се добие во МКНФ, а не во МДНФ облик.

Во овој случај ќе го воведеме терминот **имплицента**. Секоја имплицента презентира еден член, било која сума, во вкупниот производ. **Примарната имплицента (ПИЦ)** е онаа што не е целосно вклучена во некоја друга имплицента. **Суштинската имплицента (СИЦ)** е ПИЦ која покрива барем еден макстерм (поле со 0), која не е опфатена ниту со една друга ПИЦ. Принципот на работа е идентичен со претходниот случај, а како илустрација за минимизирање на функција во СКНФ облик ќе го решиме примерот на функцијата $Z = Z(A, B, C, D)$ чија КК е прикажана на сл.2-16 а) и б).



Сл. 2-16. КК на функцијата $Z = Z(A, B, C, D)$

За последниов пример на функцијата Z која е минимизирана во МКНФ се добива:

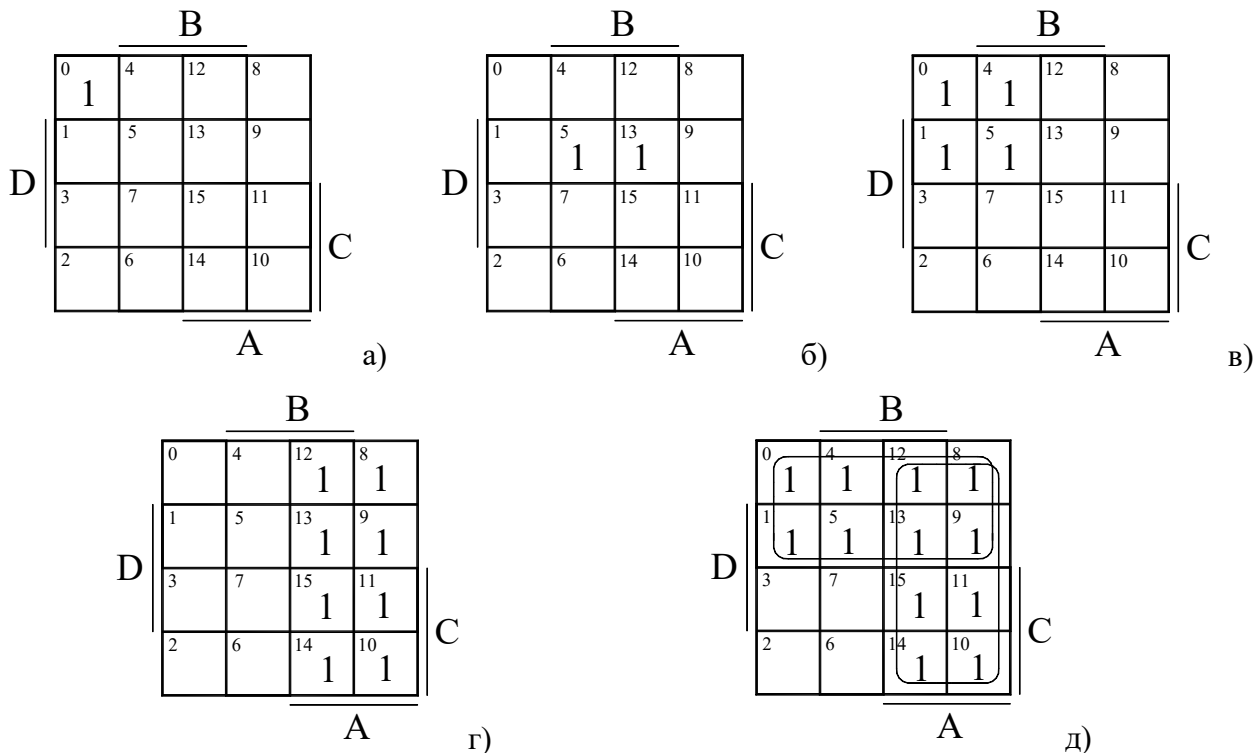
$$Z = (A + C + D)(\overline{B} + \overline{C})(\overline{B} + \overline{D})(\overline{C} + \overline{D})$$

2.6.2.2. МИНИМИЗАЦИЈА НА ФУНКЦИИ ДАДЕНИ ВО ДНФ/КНФ

Во досегашната дискусија објаснивме на кој начин може да се користи методот на КК, но ако беше дадена таблицата на вистинитост на функцијата, што значи, нејзината СДНФ или СКНФ. Меѓутоа, понекогаш може да се сретнат функции кои се зададени во ДНФ или КНФ. За ваквите случаи покажавме како може да се изврши проширување на алгебарски начин на зададената ДНФ или КНФ до СДНФ, односно СКНФ, а потоа да се формира таблицата на вистинитост на функцијата, па дури потоа од неа и нејзината КК. Бидејќи ваквото аналитичко проширување може да биде доста комплицирано и макотрпно, а освен тоа потребен е уште еден чекор при решавањето: формирањето на комбинационата таблица, сега ќе покажеме како може директно од зададена функција во ДНФ или КНФ да се пополнува нејзината КК. Примерот се однесува на функцијата $Y=Y(A, B, C, D)$ која е дадена со својот ДНФ облик: $Y = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{B}\overline{C}D + \overline{A}\overline{C} + A$.

Запишувањето на 1 во полињата од КК оди постапно и тоа почнувајќи од првиот производ, па сè до последниот. Првиот производ $\overline{A}\overline{B}\overline{C}\overline{D}$ е минтерм и тој може директно да се запише во КК на функцијата и тоа како m_0 . Вториот производ е $\overline{B}\overline{C}D$ и тој му одговара на она место од КК за кое важи $B=1, C=0, D=1$ и не зависи од вредноста на променливата A , т.е. важи и за двете вредности на A . Така со овој член ќе се пополнат двете полиња за кои е исполнето $A=0, B=1, C=0, D=1$ (m_5), $A=1, B=1, C=0, D=1$ (m_{13}). Слично како во претходниот случај за третиот член $\overline{A}\overline{C}$ ќе се пополнат четири полиња: оние за кои важи $A=0, C=0$ за двете вредности на B и за двете вредности на D . Конечно заради последниот член A ќе се пополнат осум полиња: оние за кои $A=1$, и за двете вредности на секоја од останатите три променливи B, C и D .

Целиот овој процес етапно е прикажан на сл. 2-17 а), б), в), г) и д) каде е претставен конечниот изглед на КК, кој претставува комбинација од поделните пополнувања.



Сл. 2-17. Процес на минимизација на функција што е зададена во ДНФ облик

Од постапката се гледа дека неколку минтерми: m_0, m_5, m_{13} се пополнети со 1-и повеќе од еднаш. Меѓутоа ова не претставува додатен проблем затоа што ако минтермот се собере сам со себе се добива истиот тој минтерм само еднаш. На последната слика извршена е минимизацијата од која се добива дека МДНФ за функцијата е $Y = A + \overline{C}$.

2.6.2.3. МИНИМИЗАЦИЈА НА НЕЦЕЛОСНО ЗАДАДЕНИ ФУНКЦИИ

Досега видовме како се минимизираат комплетно дефинираните логички функции. Вредноста на ваквата функција секогаш беше 0 или 1, за секоја комбинација на независно променливите. Со вака зададената функција можеше веднаш да се пополнат полињата од КК на кои им одговараа минтерми или макстерми, и нормално потоа да се добие функцијата во нејзината минимална форма. Меѓутоа, во практиката се сретнуваат и некомплетно зададени функции.

За да ја илустрираме процедурата според која се врши минимизирањето на некомплетно дефинираните функции, ќе го разгледаме следниот пример, кој се однесува на функцијата $Y=Y(A,B,C,D)$, што е зададена со следниов ДНФ облик:

$$Y = \sum m(1,2,5,6,9) + \sum_{xm} m(10,11,12,13,14,15).$$

Оваа форма значи дека функцијата $Y=1$ за секој минтерм: m_1, m_2, m_5, m_6, m_9 , додека нејзината вредност не е битна за комбинациите на независно променливите на кои им одговараат минтермите: $m_{10}, m_{11}, m_{12}, m_{13}, m_{14}, m_{15}$. Затоа во полињата кои им одговараат на последно наведените минтерми ќе го запишеме симболот „x“.

Изгледот на КК е прикажан на сл. 2-18. Во натамошната работа најважно е тоа што „x“-ите можеме да ги интерпретираме по наш избор: како 1, ако со тоа се поедноставува минимизацијата, или како 0, т.е. едноставно да ги игнорираме ако со ништо не придонесуваат во понатамошното упростување на функцијата.

	B				
	0	4	12	8	
D	1	5	13	9	C
	1	1	X	1	
	3	7	15	11	
			X	X	
	2	6	14	10	
	1	1	X	X	
	A				

Сл. 2-18. КК на функцијата $Y= Y(A, B, C, D)$

	B				
	0	4	12	8	
D	1	5	13	9	C
	(1)	(1)	X	(1)	
	3	7	15	11	
			X	X	
	2	6	14	10	
	(1)	(1)	X	X	
	A				

Сл. 2-19. Минимизација без „x“

	B				
	0	4	12	8	
D	1	5	13	9	C
	(1)	(1)	X	(1)	
	3	7	15	11	
			X	X	
	2	6	14	10	
	(1)	(1)	X	X	
	A				

Сл. 2-20. Минимизација со „x“

На сл. 2-19 е извршено минимизирање така што не е земено во вид ниту едно поле пополнето со „x“. Во овој случај за функцијата се добива изразот:

$$Y = (m_1 + m_5) + (m_1 + m_9) + (m_2 + m_6) = \overline{A}\overline{C}D + \overline{B}\overline{C}D + \overline{A}C\overline{D}.$$

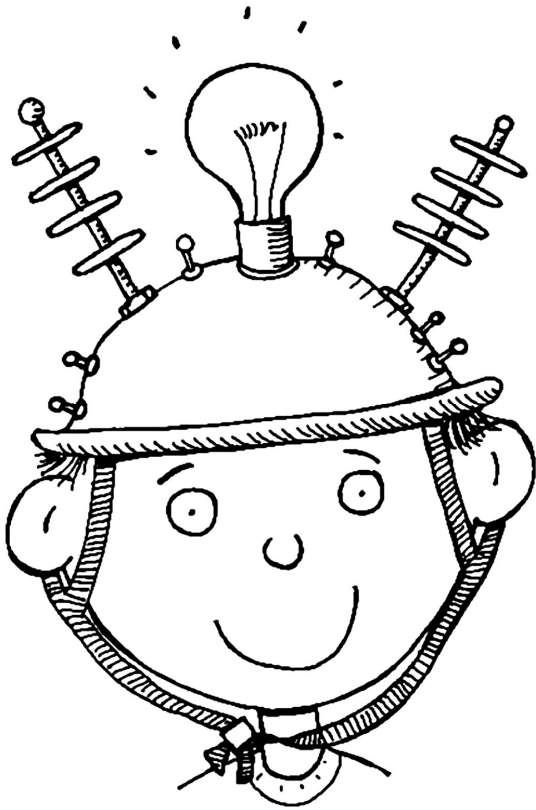
На сл. 2-20 полињата небитно/неважно означени со „x“-и што се наоѓаат на местата од m_{13}, m_{14}, m_{10} ги интерпретираме како 1-и со што добиваме една друга форма која е попроста и поедноставна од претходната:

$$Y = (m_1 + m_5 + m_9 + m_{13}) + (m_2 + m_6 + m_{10} + m_{14}) = \overline{C}D + C\overline{D}.$$

Покрај погоре наведените, има и други полиња пополнети со „x“-и кои означуваат небитно (неважно), но кои се наоѓаат на местата од m_{11}, m_{12}, m_{13} .. Овие не е можат да ни послужат за редуцирање на бројот на членовите на функцијата, ниту пак за намалување на бројот на променливи во секој член, така што нив едноставно ги третираме како да се 0-и.

ПРАШАЊА ЗА ПОВТОРУВАЊЕ

- 2-1. Што претставува Буловата алгебра?
- 2-2. Наведи ги аксиомите на Хантингтон?
- 2-3. Како се спроведува принципот на дуалност?
- 2-4. Наброј ги основните логички операции.
- 2-5. Според кој приоритет се извршуваат логичките операции при решавањето на логичките изрази?
- 2-6. Напиши ги теоремите со кои се искажуваат асоцијативниот, комутативниот и дистрибутивниот закон.
- 2-7. Наведи ги Буловите теореми кои вклучуваат само една променлива.
- 2-8. Де Морган-овите закони можат да се напишат во следниов облик ...
- 2-9. Напиши ги теореми за апсорпција: (т. 2-11), (т. 2-12) и (т. 2-13)
- 2-10. Дефинирај ги наведените логички функции со нивните таблици на вистинитост и во аналитички облик со логички равенки: И, ИЛИ, НЕ (комплементирање), НИ, НИЛИ, ЕКСИЛИ и ЕКСНИЛИ.
- 2-11. Докажи ги теоремите (т. 2-12), (т. 2-14) и (т. 2-15) (а) по аналитички пат; (б) со методот на совршена индукција; (в) со примена на теоремата за експанзија.
- 2-12. Наброј ги облиците во кои може да се зададе било која прекинувачка функција.
- 2-13. Детално опиши го изгледот на комбинационата таблица за секоја логичка функција Y од n променливи. Колкав е бројот на редици и колони? Што се внесува во нив? Што е индекс и во кој опсег се движи? Според кој принцип редиците од табелата се нумерираат со индекси?
- 2-14. Наведи ги нормираните форми со кои може да се опише секоја логичка функција во аналитички облик.
- 2-15. Каков е ДНФ обликот на функцијата? Што претставува?
- 2-16. Што е импликанта? Што е минтерм? Што претставува СДНФ?
- 2-17. Каков е КНФ обликот на функцијата? Што претставува?
- 2-18. Што е имплицента? Што е макстерм? Што претставува СКНФ?
- 2-19. За секоја од дадените функции потцртај ги сите минтерми, односно макстерми, а потоа одговори кои функции се наведени во облик на ДНФ, СДНФ, КНФ односно СКНФ: (а) $F_1(A, B, C) = ABC + \overline{A}\overline{B}\overline{C}$; (б) $F_2(A, B, C) = \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{C}\overline{B}$; (в) $Y(A, B, C) = (A + B + \overline{C})(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C})$; (г) $Z(A, B, C) = (A + C)(\overline{A} + \overline{B})(B + \overline{C})$.
- 2-20. Кои логички функции влегуваат во состав на множеството на функционално потполн систем на логички функции?
- 2-21. Наброј ги универзалните функции.
- 2-22. Изрази ги основните функции НЕ, И и ИЛИ со функцијата (а) НИ (б) НИЛИ.
- 2-23. Што е карактеристично за минималните форми МДНФ и МКНФ на функциите?
- 2-24. Според кои методи може да се врши минимизирање на логичките функции?



3.

КОМБИ- НАЦИСКИ КОЛА

По изучувањето на овој модул

- ⌘ ќе ги познавате симболите на стандардните логички кола, ќе ги разликувате според функцијата што ја извршуваат и ќе ги применувате во логички дијаграми;
- ⌘ ќе можете да извршувате логички операции со логички кола;
- ⌘ ќе решавате поедноставни задачи од анализа и синтеза на логички мрежи;
- ⌘ ќе умеете да претставувате поедноставни прекинувачки мрежи во две нивоа;
- ⌘ ќе се запознаете со принципот на работа на баферското коло и ќе можете да го користите
- ⌘ ќе анализате поедноставни комбинациски мрежи;
- ⌘ ќе се запознаете со постапките за синтеза и проектирање на поедноставни комбинациски мрежи и начините на нивно реализирање во две нивоа;

3.1. ВОВЕД

Логичките функции практично можат да се реализираат на различен начин применувајќи различни технички решенија, но секогаш користејќи елементи и/или компоненти кои имаат две состојби: механички прекинувачи, релеа, полупроводнички прекинувачи и сл. Во секој случај во основа се јавува потребата од нивно графичко прикажување со помош на соодветни шеми и симболи. Имајќи во вид дека нашата цел е реализација на логичките функции со електронски прекинувачи во продолжение фокусот ќе го ставиме врз објаснување на оваа проблематика, поточно врз графичкото прикажување на логичките функции со помош на логички кола и нивни симболи.

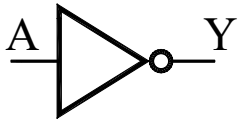
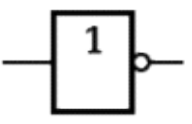
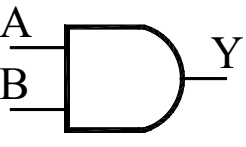
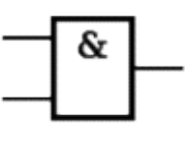
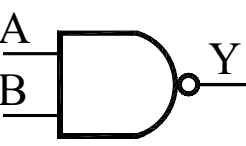
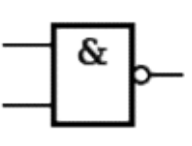
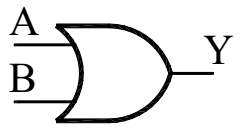
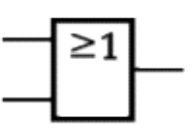
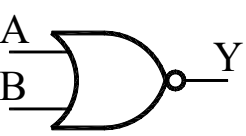
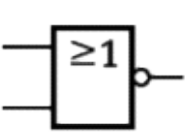
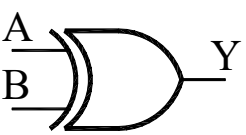
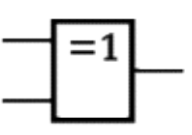
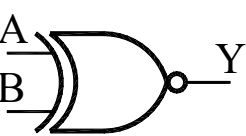
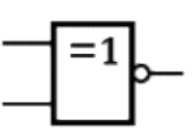
*Секоја структура која е добиена со адекватно поврзување на одреден број различни логички кола и реализира некоја прекинувачка функција се вика **логичка, комбинациона или прекинувачка мрежа**. Логичката мрежа може да се прикаже со соодветна логичка шема (логички дијаграм). Тоа е графички облик на претставување, а се добива со примена на симболичките ознаки на логичките кола. Кај комбинационите мрежи не постои повратна врска од излезот на некое логичко коло до било кој влез во мрежата. Заради ова секој излез на мрежата постои и зависи само од моменталните вредности на влезните променливи.*

3.2. ОСНОВНИ ЛОГИЧКИ КОЛА

Сите стандардни прекинувачки функции кои досега ги анализираме технички се реализираат со помош на дигитални интегрирани кола како посебни електронски компоненти изработени во одредена фамилија на логички кола на кои подетално ќе се задржиме во следниот модул. Секое од овие дигитални кола е посебно само за себе. Секоја ваква дигитална компонента реализира различни логички функции бидејќи во себе содржи одреден број на **логички кола, врати или порти**. Секое логичко коло има еден излез кој претставува функција и со добива со логичката операција која тоа коло ја извршува, како и еден или повеќе влезови преку кои се доведуваат независните променливи од кои зависи таа функција.

За секое логичко коло постои соодветен графички симбол, т.е. **логички симбол** со посебен облик за да се разликува од другите симболи, со кој тоа коло се прикажува во логичките дијаграми. Во литературата можат да се сретнат различни симболи за означување на логичките кола. Интернационалниот институтот на инженери од електротехничка струка (IEEE) го прифати и го стандардизира означувањето на логичките кола воведено од страна на Интернационалната комисија за електротехника (IEC). Според овој стандард постојат во основа два различни типа на симболи. Во едната група припаѓаат симболите кои имаат различен облик зависно од нивната логичка функција, додека во втората група се користат симболи со правоаголен облик, но различен означување во тој правоаголник. Американскиот институт за национални стандарди (ANSI) ги применува токму симболите со различен облик кои вообичаено се користат и на светско ниво за едукативни потреби. Од друга страна, симболите со правоаголен облик се употребуваат од страна на произведувачите на дигитални компоненти, уреди и апарати за водење на документација. Имајќи го во вид претходно кажаното, во понатамошното излагање ќе го користиме означувањето според ANSI стандардот, т.е. симболите кои имаат различен облик. Сепак, во табелата таб. 3-1 е даден целосен и споредбен преглед на симболите на основните (елементарните) логички кола И, ИЛИ и НЕ, т.е. на инверторот, како и на универзалните НИ и НИЛИ колата и нивното означување според двата стандарда. Дополнително, покрај секое логичко коло е наведена неговата таблица на вистинитост и функцијата што ја извршува во аналитички облик со кусо објаснување.

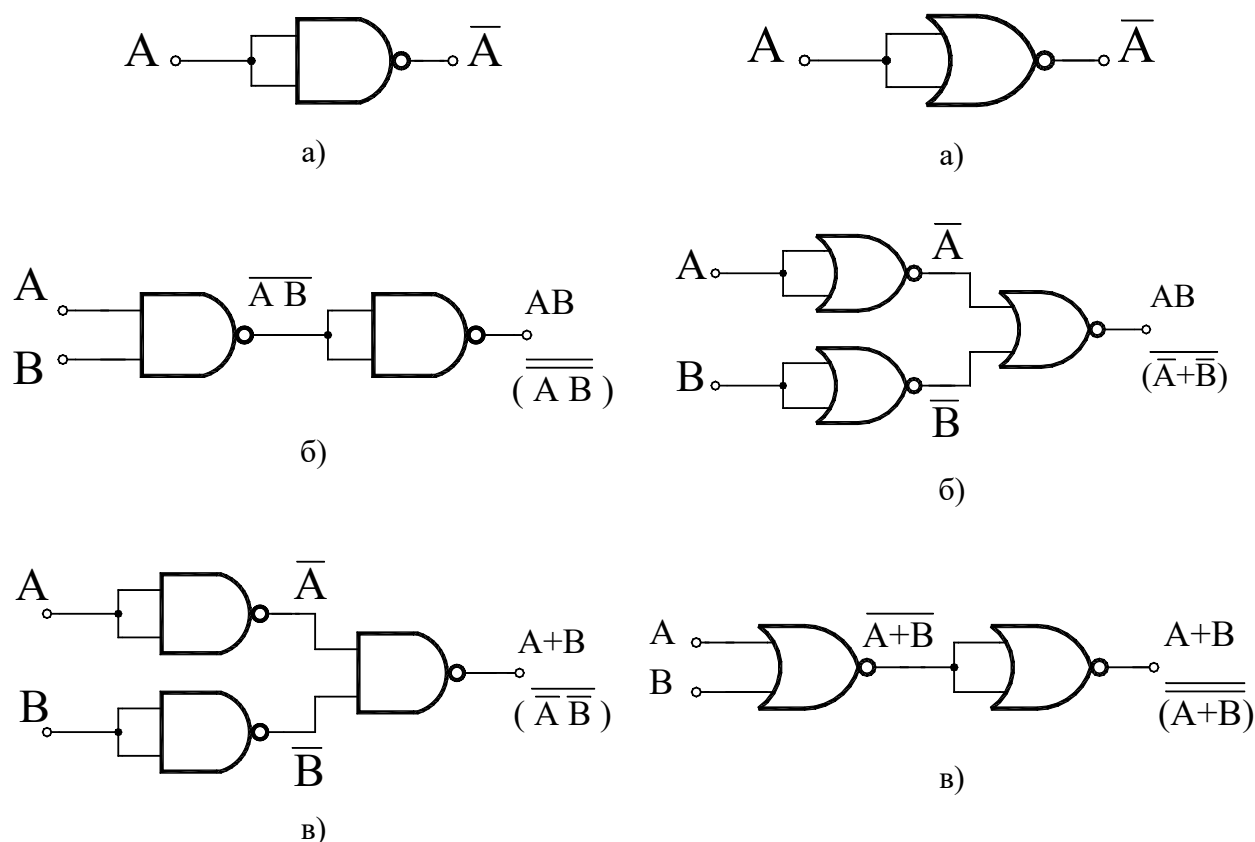
Од симболите на логичките функции на ИНВЕРТОРОТ (НЕ), НИ и НИЛИ колото се воочува дека комплентирањето на променливата се означува со малечок круг (○).

Логичко коло	Логички симбол		Логичка равенка	Таблица на вистинитост	Опис на функцијата															
	ANSI	IEC/IEEE																		
Инвертор (НЕ)			$Y = \bar{A}$	<table border="1" data-bbox="989 481 1173 616"> <tr><td>A</td><td>Y</td></tr> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </table>	A	Y	0	1	1	0	Комплементирање (Инвертирање)									
A	Y																			
0	1																			
1	0																			
И			$Y = A \cdot B$	<table border="1" data-bbox="989 638 1173 840"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1	Логичко множење
A	B	Y																		
0	0	0																		
0	1	0																		
1	0	0																		
1	1	1																		
НИ			$Y = \overline{A \cdot B}$	<table border="1" data-bbox="989 873 1173 1075"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0	Комплемент на логичко множење
A	B	Y																		
0	0	1																		
0	1	1																		
1	0	1																		
1	1	0																		
ИЛИ			$Y = A + B$	<table border="1" data-bbox="989 1108 1173 1310"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1	Логичко собирање
A	B	Y																		
0	0	0																		
0	1	1																		
1	0	1																		
1	1	1																		
НИЛИ			$Y = \overline{A + B}$	<table border="1" data-bbox="989 1332 1173 1534"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0	Комплемент на логичко собирање
A	B	Y																		
0	0	1																		
0	1	0																		
1	0	0																		
1	1	0																		
ЕКС-ИЛИ			$Y = A \oplus B$ $Y = A\bar{B} + \bar{A}B$	<table border="1" data-bbox="989 1568 1173 1769"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0	Ексклузивно (Исклучиво) логичко собирање
A	B	Y																		
0	0	0																		
0	1	1																		
1	0	1																		
1	1	0																		
ЕКС-НИЛИ			$Y = \overline{A \oplus B}$ $Y = AB + \bar{A}\bar{B}$	<table border="1" data-bbox="989 1803 1173 2004"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	1	Комплемент на Ексклузивно (Исклучиво) логичко собирање
A	B	Y																		
0	0	1																		
0	1	0																		
1	0	0																		
1	1	1																		

Таб. 3-1. Преглед на симболите на стандардните логички кола

Во последните две редици од табелата 3-1 се дадени и логичките кола кои ги реализираат логичките функции ИСКЛУЧИВО (ЕКСКЛУЗИВНО) ИЛИ и НИЛИ, т.е. ЕКСИЛИ и ЕКСНИЛИ (ИСКИЛИ и ИСКНИЛИ), бидејќи и тие многу често се сретнуваат и во теоријата и во практиката.

Како посебно значајни ќе ги истакнеме НИ и НИЛИ логичките кола, кои ги извршуваат универзалните функции НИ и НИЛИ, бидејќи со нив може да се реализира било која прекинувачка функција. Поаѓајќи од равенките (2-22, 2-23 и 2-24) со кои елементарните функции НЕ, И и ИЛИ се изразуваат само преку функцијата НИ, на сл. 3-1 а), б) и в) е прикажан начинот, според кој може основните логички кола НЕ, И и ИЛИ да се реализираат само со примена на НИ кола. Од друга страна, применувајќи ги равенките (2-25, 2-26 и 2-27), на сл. 3-2 а), б) и в) се претставени основните логички врати само со соодветно поврзување на НИЛИ кола.



Сл. 3-1. Само со НИ порти

Сл. 3-2. Само со НИЛИ порти

Реализација на основните логички кола НЕ (Инвертор), И и ИЛИ

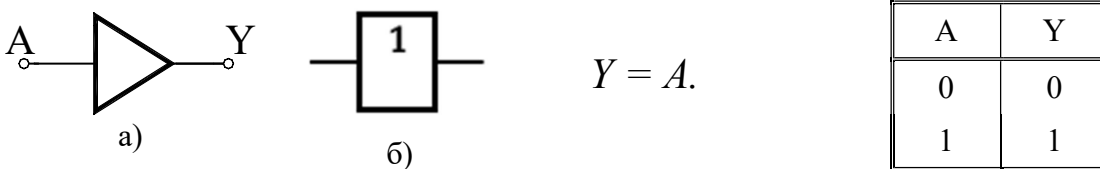
3.3. ДРУГИ ОСНОВНИ ЛОГИЧКИ КОЛА

Покрај основните и универзалните логички кола во праксата многу често се сретнуваат и други базични логички кола кои имаат посебна намена. Станува збор за баферското коло, колото со три состојби и билатералната порта кои ќе ги анализираме во продолжение бидејќи овие кола имаат исклучително важна улога во проектирањето и изведбата на реални дигитални компоненти, а со тоа и голема практична примена.

Воведувањето на овие кола произлезе од реалните проблеми во практичната работа. Поконкретно, од потребата за поврзување на излезот од некое логичко коло со друг елемент или компонента која има потреба од поголема струја од онаа што може реално да му ја обезбеди тоа логичко коло, како и од потребата за поврзување на повеќе излези од различни логички кола во една точка.

3.3.1. БАФЕРСКО КОЛО

Најнапред ќе го претставиме колото за прилагодување (баферот, англ. *buffer*) кој има еден влез и еден излез исто како инверторот, само што кај баферското коло излезот ја следи логичката состојба на влезот, т.е. на излезот се добива исто логичко ниво со она што е присутно на влезот. На сл. 3-3 а) и б) се прикажани логичките симболи на баферот и тоа според двата стандарди: ANSI и IEC/IEEE. Имајќи го предвид однесувањето на баферот, неговата логичка равенка ќе биде $Y = A$, додека таблицата на вистинитост табела таб.2-20 ќе има облик соодветен на неа.



Сл. 3-3. Симболички ознаки

Логичка равенка

Таб. 3-2. Комбинациона таблица

Баферско коло (бафер)

Главна карактеристика на баферското коло е неговата можност да дава поголема излезна струја при исто логичко ниво. Заради ваквата особина баферот се поврзува на излезот на она логичко коло кое не може директно да се поврзи на потрошувач со мала отпорност бидејќи постои опасност потрошувачот да повлече поголема струја од логичкото коло и истото да го преоптовари или оштети. Баферот служи како склоп за прилагодување и индиректно поврзување на излезот од дадено логичко коло со потрошувач кој може да повлече поголема струја од максимално дозволената. Овие кола се користат таму каде што е потребна поголема моќност од моќноста што некое логичко коло може да ја даде и затоа баферското коло уште се нарекува и погонско логичко коло или коло за побудување, логичко коло со моќен излез или драјвер (англ. *driver*).

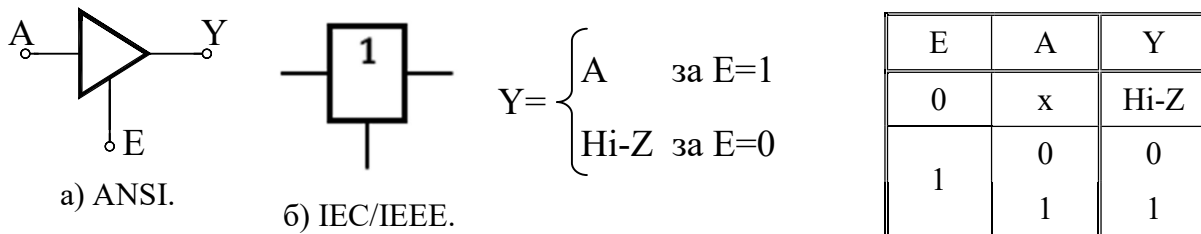
3.3.2. БАФЕРСКО КОЛО СО ТРИ СОСТОЈБИ

Ова коло уште се вика и три-статички бафер, а својот назив го носи од англиската терминологија каде се сретнува под поимот three-state или tri-state buffer бидејќи покрај двете вообичаени логички состојби: 1 или 0, излезот од колото Y може да се најде и во т.н. *трета состојба*, или *состојба на висока импеданса* која вообичаено се означува со HiZ , $Hi-Z$ или само со Z . Кога колото се наоѓа во трета состојба, тогаш тоа не троши никаква струја ($I_Y \rightarrow 0$), што произлегува од фактот дека во оваа состојба излезот Y се прекинува и се однесува како отпорник со бесконечно голема вредност ($Z_Y \rightarrow \infty, R_Y \rightarrow \infty$).

Нормалната работа на колото се овозможува преку логичкото ниво на новододадениот контролен влез означен со E (англ. Enable). Ако на влезот за контрола E се донесе 1 ($E=1$), тогаш колото функционира како обичен бафер, т.е. логичката состојба од влезот се пренесува на излезот ($Y=A$). Меѓутоа, ако на влезот E се донесе 0 ($E=0$), излезот на колото ќе оди во трета состојба ($Y=HiZ$), кога $R_Y \rightarrow \infty$ и $I_Y \rightarrow 0$ со што колото практично се исклучува. Ова значи дека активно ниво на контролниот сигнал E е 1, бидејќи само кога $E=1$, баферот функционира на вообичаен начин.

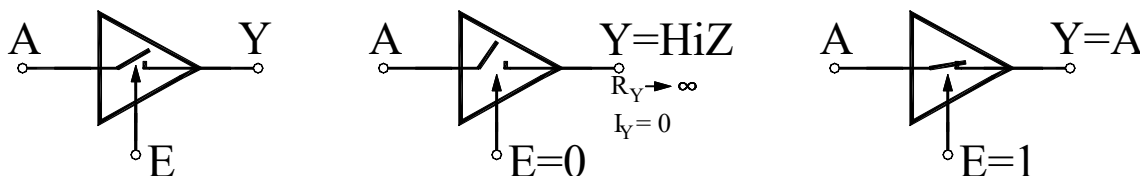
Однесувањето на три-статичкото баферско коло потсетува на славина за вода.

На сл. 3-4 а), б) се прикажани логичките симболи на три-статичкиот бафер и тоа според двата стандарди: ANSI и IEC/IEEE, додека таблицата на вистинитост таб. 3-3 дополнително го рефлектира неговиот начин на работа.



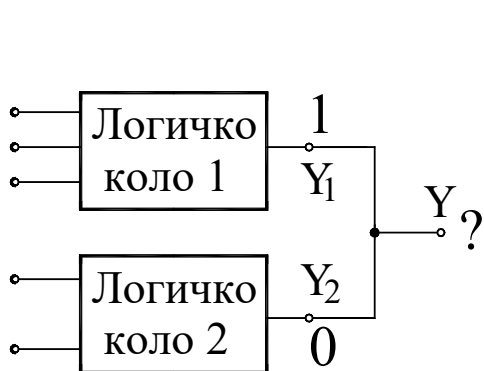
Сл. 3-4. Симболички ознаки Логичка равенка Таб. 3-3. Комбинациона таблица
Баферско коло со три состојби (тристатички бафер) и контролен сигнал активен на 1

Заради појаснување на принципот на функционирање на колото со три состојби истото ќе го прикажеме и како надворешно контролиран механички прекинувач (сл. 3-5).

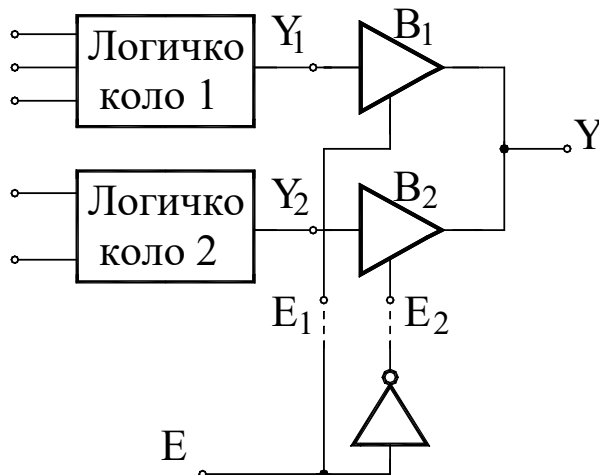


Сл. 3-5. Баферско коло како контролиран механички прекинувач во една насока

Тристатичкиот бафер се појави од чисто практични причини и тоа од потребата во една точка да се поврзат најмалку два излези од различни логички кола како што е прикажано на сл. 3-6. Едноставното поврзување на излезите од вратите може да прави проблем затоа што состојбата во заедничката точка не може да се контролира. Ова ќе се случи ако состојбите на излезите од колата меѓусебно се разликуваат. Во овој случај логичката состојба во спојната точка не може да се дефинира што резултира со појава на конфликт (колизија).



Сл. 3-6. Директно поврзување на излези од логички кола и појава на конфликт



Сл. 3-7. Поврзување на излези од логички кола преку бафери со три состојби

Конфликтот може да се избегне токму со воведување на бафери со три состојби според сликата сл. 3-7. Од неа се гледа дека заради присуството на баферите B_1 и B_2 излезите на логичките кола по потреба можат и да се откачат од спојот. Имено, логичката состојба во заедничката точка на спојување Y ќе зависи само од баферот што пропушта, т.е. што е активен, ако при тоа баферот на второто коло се држи пасивен и неговиот излез се форсира да оди во трета состојба со што ќе се откачи од заедничката точка. Ова е овозможено на тој начин што на контролниот влез од баферот на колото што треба да ја одреди логичката состојба во заедничката точка се носи 1, а на влезот за контрола кај баферот на пасивното коло се доведува 0, како на пр. $E_1=1$, а $E_2=0$. Сега е јасно дека логичката состојба во заедничката точка ќе биде дефинирана само од логичкото ниво на излезот од првото коло, т.е. ќе важи $Y=Y_1$. Функционалната таблица 3-4 дополнително го објаснува презентираниот начин на работа.

E1	E2	Y
0	0	Hi-Z
0	1	Y_2
1	0	Y_1
1	1	?

Таб. 3-4. Управување со два контролни влезе

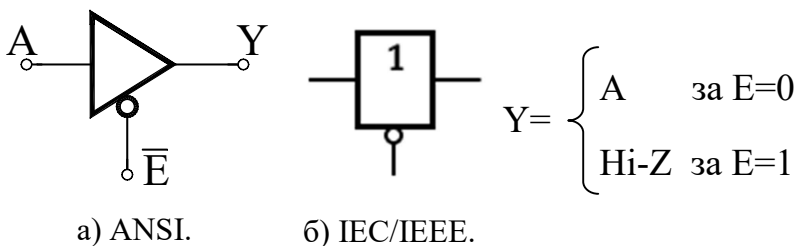
E	E1	E2	Y
0	1	0	Y_1
1	0	1	Y_2

Таб. 3-5. Управување со еден контролен влез и инвертор

За да не дојде до грешка, двата влезе за контрола можат да се поврзат во единствен контролен влез E , при што контролниот влез од едниот бафер ќе се спои директно на овој заеднички влез, а контролниот влез на другиот бафер ќе оди преку инвертор како што е прикажано на сл. 3-7 со испрекинати линии. Во овој случај ќе важи комбинационата таблица 3-5, која покажува дека кога $E=0$ тогаш $Y=Y_1$, но ако $E=1$ тогаш $Y=Y_2$.

Поврзувањето во заедничка точка може да се изведе и со излези од повеќе логички кола, при што треба да се внимава на управувањето со контролните влезеви. Имено, секогаш треба да е активно само едно од логичките кола, чии излези се поврзани, додека сите останати кола треба да се пасивни.

Во праксата често се сретнуваат и кола со три состојби кај кои активното ниво на контролниот сигнал е ниско. Во овој случај на симболот на колото му се додава кругче на неговиот контролен влез, според сликите сл. 3-8 а) и б). Ваквото три-статичко коло ќе биде активно ако $E=0$, додека тоа ќе стане пасивно и на излезот ќе се јави трета состојба ако $E=1$, соодветно на прикажаната таблица на вистинитост таб. 3-6.



а) ANSI. б) IEC/IEEE.

Сл. 3-8. Симболички ознаки

Логичка равенка

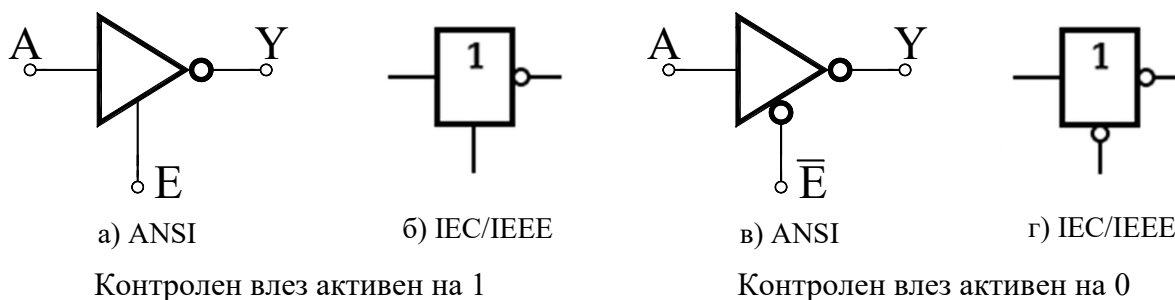
E	A	Y
0	0	0
	1	1
1	x	Hi-Z

Таб. 3-6. Комбинациона таблица

Баферско коло со три состојби (тристатички бафер) и контролен влез активен на 0

Постојат и реализации на три-статички бафери со контролен влез за **оневоможување D** (од ang. disable) на работата. Во овој случај со доведување на активно ниво на контролниот влез D излезот оди во трета состојба, а ако на D се донесе пасивно логичко ниво, излезот нормално функционира и на него се пренесува состојбата од влезот.

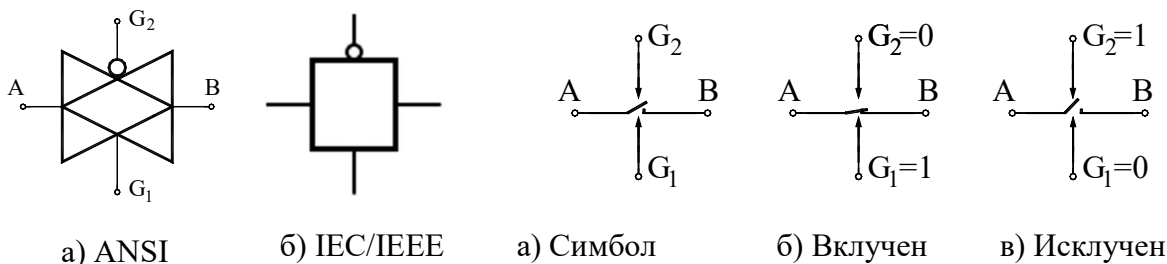
Друг тип на бафери што исто така многу често се сретнуваат се т.н. бафер-инвертори кои во принцип функционираат на ист начин како и баферските кола што претходно ги наведовме, само што бафер-инверторите дополнително вршат инвертирање на влезниот сигнал. Кај нив, кога на контролниот влез се донесе соодветен активен сигнал, на излезот се јавува комплементарна вредност на влезната променлива ($Y = \bar{A}$), заради што на логичкиот симбол на колото на излезот му се додава кругчето според сл. 3-9 а), б), в), г). Спротивно, ако контролниот влез е пасивен, баферот оди во трета состојба.



Сл. 3-9. Логички симболи на бафер-инвертори со три состојби

3.3.3. БИЛАТЕРАЛНА (ТРАНСМИСИОНА) ПОРТА

Од посебен интерес во практиката е и колото чиј логички симбол е прикажан на сл. 3-10. На сликата со а) е даден симболот според ANSI-стандардот, додека под б) е претставен симболот според IEC/IEEE стандардот. Станува збор за коло кое или ја овозможува или ја прекинува врската помеѓу влезот и излезот во двете насоки, т.е. билатерално, заради што ова коло може да се прикаже и како надворешно контролиран механички прекинувач според сл. 3-11.



Сл. 3-10. Симболички ознаки на билатерален прекинувач

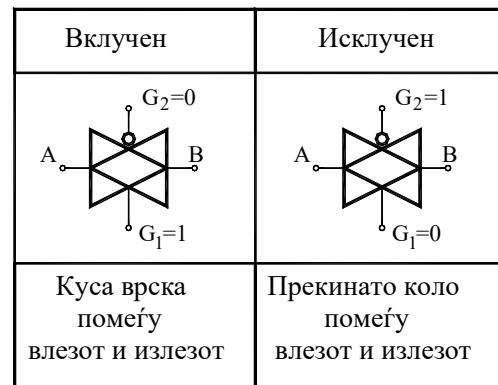
Сл. 3-11. Трансмисиона порта како надворешно контролиран механички прекинувач

Однесувањето на колото се управува преку логичките состојби на контролните влезови. Имено, трансмисионата порта се вклучува кога на контролниот влез G_1 се доведе 1, додека на вториот контролен влез G_2 се носи 0 со што помеѓу влезот и излезот се воспоставува куса врска и меѓу нив е овозможен пренос во двете насоки: од А кон В, т.е. од В кон А. Обратно, ако на управувачкиот влез G_1 се донеси 0 и едновремено на вториот контролен влез G_2 се приклучи 1, трансмисионата порта се исклучува бидејќи комуникацијата помеѓу влезот/излезот А не може да се оствари со влезот/излезот В заради што излезот е во прекин (откачен, исклучен) од влезот и се наоѓа во состојба на бесконечно голема (висока) отпорност, т.е. во трета состојба. Принципот на работа на билатералната порта е презентираан со таб. 3-7 и сл. 3-12.

Благодарејќи на начинот на работа, ова коло има голема примена во различни области на електрониката и затоа има уште неколку имиња. Тоа се нарекува и **двонасочна порта, билатерален прекинувач, аналоген прекинувач или временски селектор.**

G1	G2	Комуникација Влез – Излез
1	0	Куса врска ($R_{A-B} \rightarrow 0$)
0	1	Прекин (Hi-Z) ($R_{A-B} \rightarrow \infty$)

Таб. 3-7. Функционална таблица на трансмисионата порта



Сл. 3-12. Опис на работата на трансмисионата порта

Контролата на работата на билатералниот прекинувач може да се изведе и само преку единствена контролна влезна линија. Во овој случај логичкото ниво на едниот контролен влез треба да биде во директна форма, додека на другиот во комплементарен облик преку инвертор. Поврзувањето е во принцип исто со управувањето на тристатичките бафери прикажано на сл. 3-7, каде контролните влезови E1 и E2 беа поврзани во единствена контролна линија E.

3.4. АНАЛИЗА НА ПРЕКИНУВАЧКИ МРЕЖИ

Анализирањето на прекинувачката мрежа се однесува на функционален план, затоа што конструкцијата на мрежата е позната преку нејзината логичка шема. *Задачата на анализата е да ги објасни поодделните логички функции на зададената комбинациона мрежа, со крајна цел – одредување на логичките состојби во поедините точки на мрежата, и тоа за секоја комбинација на вредности на влезните променливи.* Според она што го забележавме, произлегува дека проблемот на анализа ќе биде посебно важен при експлоатацијата и одржувањето на дигиталните уреди.

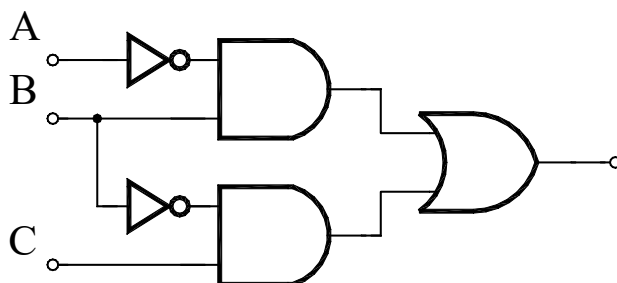
Логичката шема на мрежата треба да биде нацртана со примена на соодветните логички симболи на употребените логички кола, како и со означување на врските кои постојат помеѓу влезовите и излезите од секое логичко коло. За секоја прекинувачка мрежа познати се имињата на сите влезни променливи, т.е. независно променливите кои можат да се појават во директен (вистински, номинален) или комплементаран облик, како и сите имиња на излезните променливи, т.е. функциите.

По извршената анализа на зададената мрежа треба да се добие аналитичкиот облик на функцијата, односно функциите што таа мрежа ги реализира. Ако е возможно, тој облик треба што е можно повеќе да се упрости, или поточно минимизира. Конечно, ако треба, од добиената равенка може да се конструира и таблицата на вистинитост на прекинувачката мрежа.

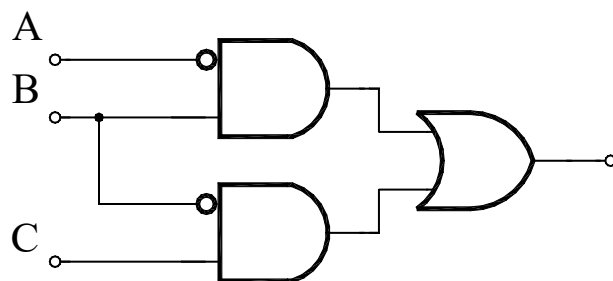
Анализата започнува од влезот кон излезот на мрежата и тоа така што се означуваат сите излези од логичките кола, и за секој излез се пишува соодветна равенка која ќе зависи од тоа за какво логичко коло станува збор. Значи, постапно се одредуваат аналитичките облици на прекинувачките функции на излезите од сите логички кола, и тоа движејќи се од влезот кон излезот од мрежата. Оваа постапка се извршува сè додека не се добие израз за секој излез од било кое логичко коло во мрежата (секоја функција).

Дури потоа се продолжува со упростувањето на секоја функција. Од последнава равенка, т.е. од равенката која повеќе не може да се поедноставува, ако се бара, се формира комбинационата таблица на мрежата.

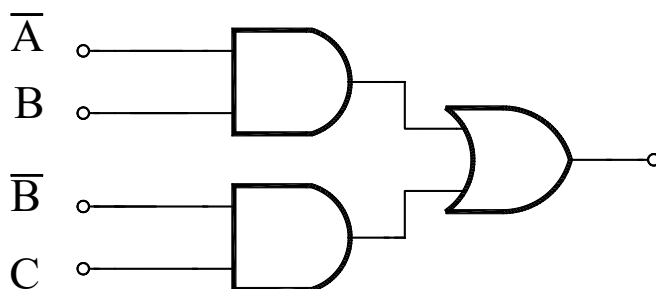
На сл. 3-13 а), б) и в) се прикажани три логички шеми кои на прв поглед меѓусебно се разликуваат. Сепак, ако истите ги анализираме, ќе заклучиме дека секоја од нив ја опишува прекинувачката мрежа со која се реализира функцијата $Y(A, B, C) = \bar{A}B + \bar{B}C$. Разликата се јавува само во однос на прикажувањето на комплементирањето, така што секоја шема е валидна и во однос на реализацијата на добиената логичка функција, може подеднакво да се употребува како и другите две. Во врска со ова, на сл. 3-13 а) комплементирањето е означено со инвертор. Сл. 3-13 б) е малку поедноставна затоа што се користат кола со комплементарни влезови кои се означени со мал круг „○”, додека на сл. 3-13 в) означувањето е наједноставно бидејќи се претпоставува дека комплементите на променливите веќе се претходно добиени, што се индицира со пртички над нив „ $\bar{}$ ”.



а) логичка негација (комплементирање) со инвертори



б) логичка негација (комплементирање) со влезовите на логичките кола

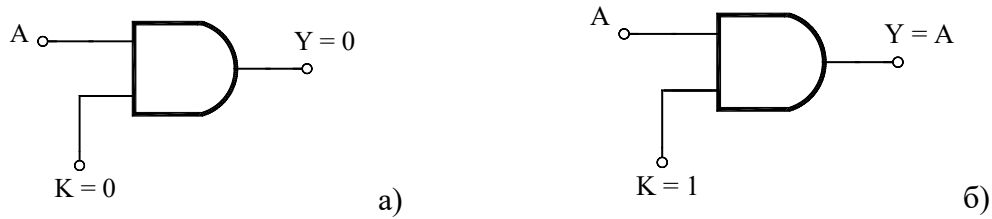


в) логичка негација (комплементирање) со комплементарни влезни променливи

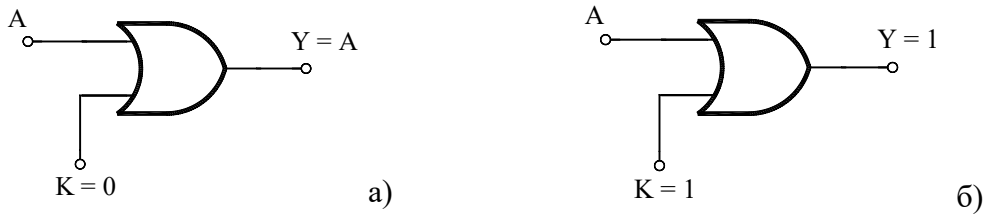
Сл. 3-13. Логички шеми на функцијата $Y(A, B, C) = \bar{A}B + \bar{B}C$

Овде сепак ќе истакнеме дека од гледна точка на практична реализација секој логички дијаграм ќе биде претставен со различно решение. Имено, во шемата од сл. 3-13 а) се применуваат два инвертори, две И кола и едно ИЛИ коло. Шемата од сл. 3-13 б) користи само три логички кола од кои две НИ кола кои можат да инвертираат по еден влез и едно ИЛИ коло. И шемата од сл. 3-13 в) користи три кола бидејќи комплементирањето на променливите е претходно веќе остварено со некоја друга логичка структура.

На следните две слики сл. 3-14 и сл. 3-15 последователно се претставени по два наједноставни примери за примена на И и ИЛИ коло кои често ќе ги сретнуваме понатаму.



Сл. 3-14. Анализа на логичко И коло

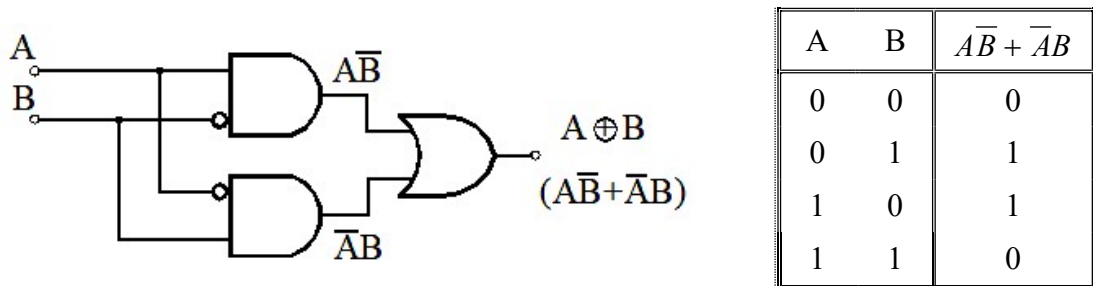


Сл. 3-15. Анализа на логичко ИЛИ коло

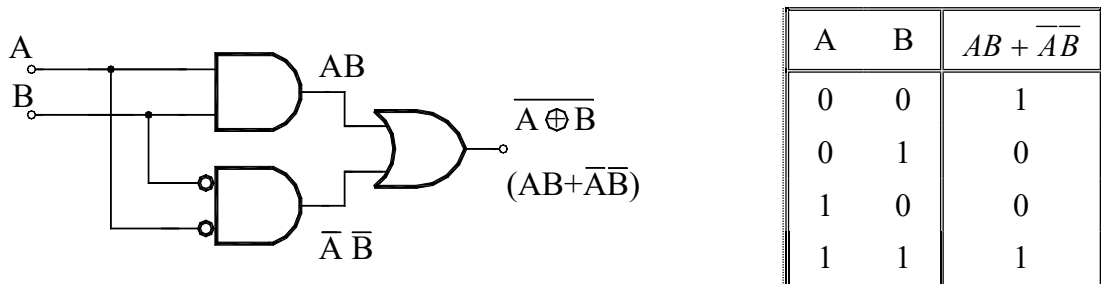
Со анализа на логичките дијаграми презентирани на сл. 3-16 и сл. 3-17 се добиваат следниве две логички равенки:

$$Y = A\bar{B} + \bar{A}B \tag{2-28}$$

$$Y = AB + \bar{A}\bar{B} \tag{2-29}$$



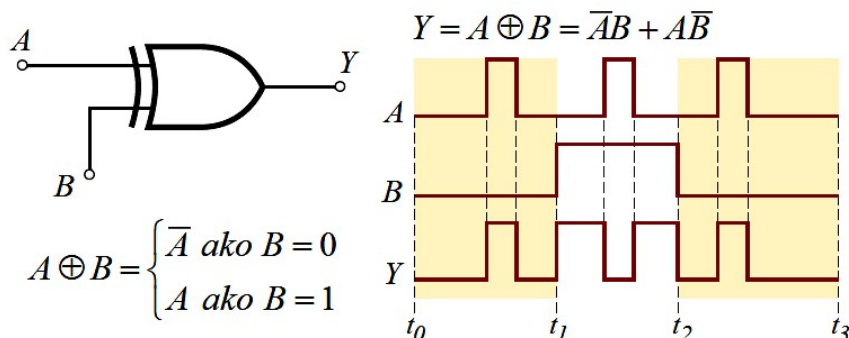
Сл. 3-16. Реализација на ЕКСИЛИ логичко коло



Сл. 3-17. Реализација на ЕКСНИЛИ логичко коло

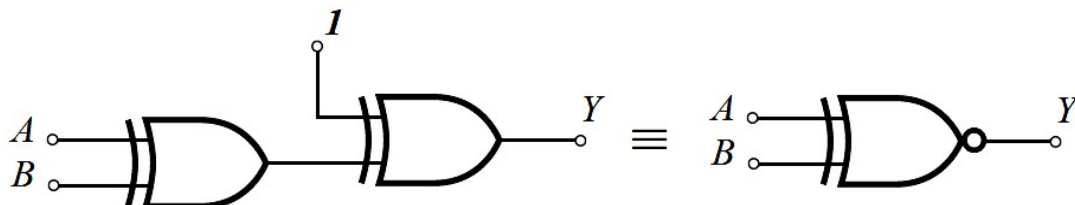
Ако за секоја од нив се пополнат соодветни комбинациони табlici и ако тие се споредат со таблиците на вистинитост на логичките функции ЕКСИЛИ и ЕКСНИЛИ се докажува дека логичките шеми дадени на сл. 3-16 и сл. 3-17 практично ги реализираат функциите ЕКСИЛИ и ЕКСНИЛИ.

На 3-18 е прикажана една интересна и доста корисна примена на ЕксИЛИ логичкото коло. Имено, ако едната променлива се земе како контролна, тогаш со нејзино менување може да се избира дали на излезот од колото ќе се добие директен облик на податочната променлива A (кога B=1), или нејзина комплементарна вредност \bar{A} , (кога B=0). Кажаното е илустрирано и со временските дијаграми на влезовите и излезот од колото за различни логички вредности на влезните променливи A и B.



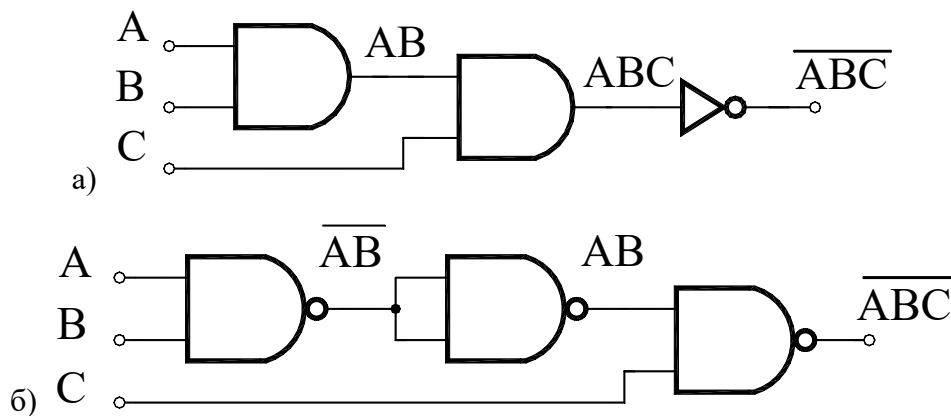
Сл. 3-18. Анализа на ЕксИЛИ логичко коло

Наведената особина на ЕксИЛИ колото може да се примени за изведба на ЕксНИЛИ логичкото коло со две ЕксИЛИ кола според сл. 3-19. За домашна работа изврши анализа на дадената логичка шема, а потоа примени ги теоремите и законите на Буловата алгебра за да покажеш дека сл. 3-19 навистина реализира ЕксНИЛИ коло.

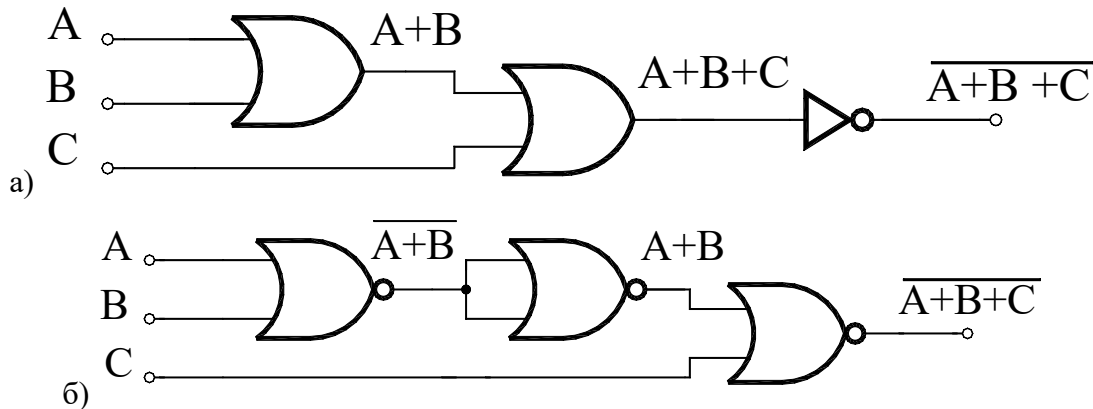


Сл. 3-19. Реализација на ЕксНИЛИ коло со ЕксИЛИ кола

На сл. 3-20 а), б) и сл. 3-21 а) б) е прикажана анализа на уште четири едноставни, но карактеристични примери на логички дијаграми со кои се реализираат НИ и НИЛИ логичките функции зависни од три влезни променливи.



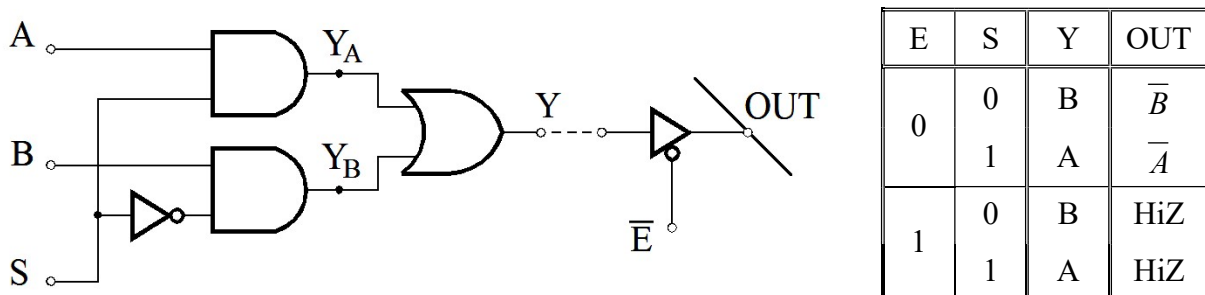
Сл. 3-20. Реализација на НИ логичко коло со три влеза.



Сл. 3-21. Реализација на НИЛИ логичко коло со три влеза

Сликата сл. 3-22 претставува еден пример на анализа на логичка шема со бафер со три состојби. Станува збор за т.н. 2-на-1 мултиплексер или 2-на-1 селектор. Имено, на влезот од колото доаѓаат два еднобитни податоци од различни извори, означени како променливи A и B. Влезната променлива S е контролна променлива со која се врши селекција за тоа кој податок ќе биде проследен на излезот од ИЛИ колото, Y.

Кога на влезот за селекција S се доведе 1 ($S=1$) се „отвора“ горната И порта бидејќи 1-та е неутрален елемент за операцијата И, па на излез од неа Y_A се добива вредноста на битот A, без оглед на тоа каква е неговата вредност: $Y_A = A \cdot 1 = A$. Едновременно, долното И коло на селекциониот влез S преку инверторот прима 0 ($S=0$), па така на неговиот излез Y_B се добива 0 затоа што $Y_B = B \cdot 0 = 0$. Сега на влезот од ИЛИ колото се појавува A со 0, а бидејќи 0-та е неутрален елемент за ИЛИ операцијата на излезот Y од ИЛИ портата се добива A ($Y = A + 0 = A$).



Сл. 3-22. Анализа на логички дијаграм со излезен тристатички бафер-инвертор

Обратно, ако на селекционата линија S се донесе 0 ($S=0$), преку инверторот се отвора долното И коло кое преку својот излез до влезот на ИЛИ колото го праќа битот B ($Y_B = B \cdot 1 = B$). Од друга страна, 0-та на влезот за селекција директно доаѓа до горното И коло заради што на неговиот излез се добива 0 ($Y_A = A \cdot 0 = 0$). На овој начин, како влезови во ИЛИ колото се јавуваат B и 0, и јасно на излезот Y од ИЛИ колото се добива B ($Y = B + 0 = B$). Од анализата може да се пополни таблицата на функционирање на даденото коло.

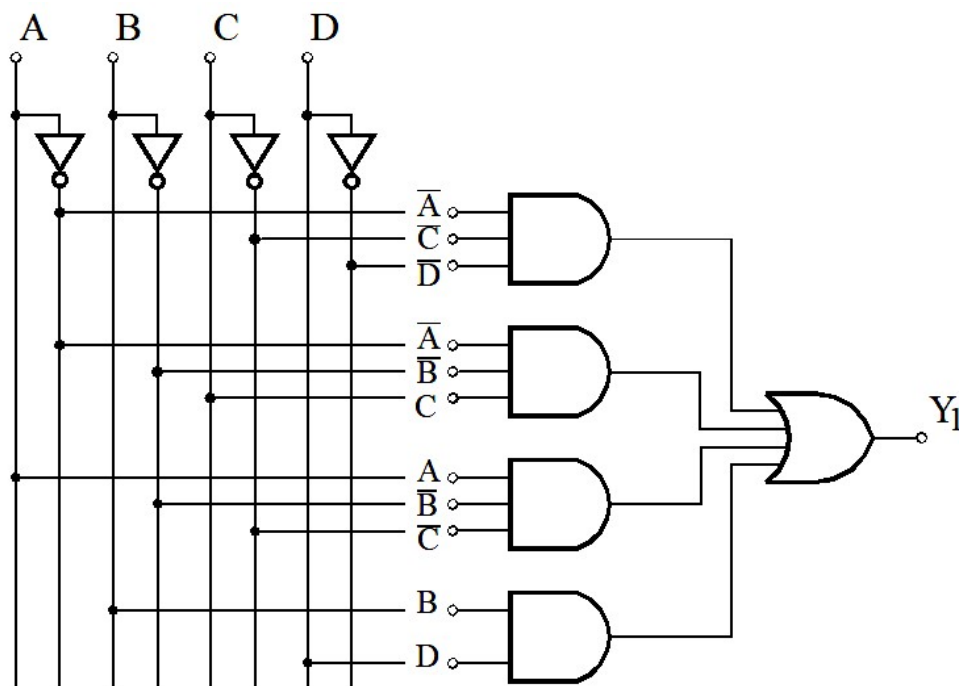
Излезниот бафер е со влез за дозвола на работа E активен на ниско логичко ниво. Ако на овој влез за овозможување на работа се донеси ниско ниво ($\overline{E} = 0$), баферот се отвора и на неговиот излез OUT се појавува податокот присутен на излезот Y ($OUT=Y$). Но, кога на влезот E се појави 1 ($\overline{E} = 1$), излезот OUT оди во трета состојба на висока импеданса ($OUT=HiZ$), низ него не може да протекнува струја и тој се исклучува од линијата на која е поврзан.

3.5. СИНТЕЗА НА ПРЕКИНУВАЧКИ МРЕЖИ

За да се изврши синтеза на некоја прекинувачка мрежа треба да е позната прекинувачката функција со која таа се опишува. Ова значи дека од некоја зададена нормална форма или таблица на вистинитост на логичката функција треба да се добие логичката шема на мрежата што таа функција физички ќе ја реализира. Многу важен критериум при создавањето на мрежата е секако вкупниот број на употребени логички кола. Јасно е дека ќе се стремиме кон тоа прекинувачката мрежа да ја реализираме со што е можно помал број логички кола и со што е можно помал број влезови по логичко коло, така што прва работа што треба да се направи во процесот на синтезата е да се изврши минимизација на зададената прекинувачка функција и таа да се сведе во облик на МДНФ или МКНФ.

Ако некоја логичка функција е претставена во МДНФ облик (минимална сума од производи), тогаш прекинувачката мрежа што неа ја реализира ќе се состои од одреден број на И кола, чии излези ќе се приклучат како влезови во едно ИЛИ коло, од чиј излез ќе се добие бараната функција. Секоја влезна променлива прво се проследува преку И коло, кое претставува прво ниво, а потоа се пренесува преку ИЛИ коло кое претставува второ ниво. Ваквата структура се нарекува *И-ИЛИ логички систем во две нивоа*.

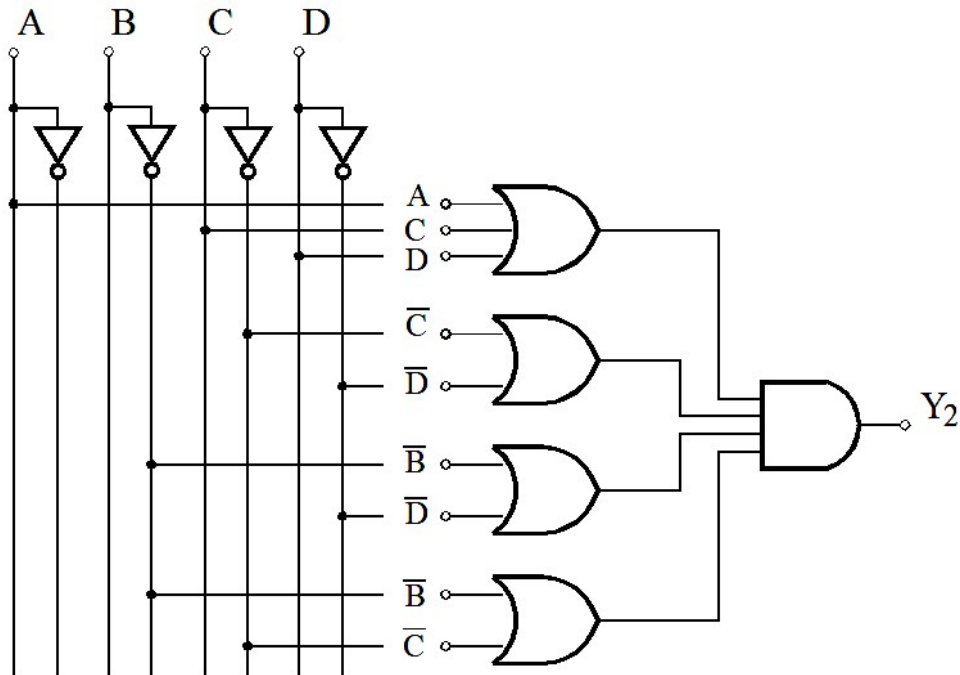
На сл. 3-23 е прикажан еден пример на ваква И-ИЛИ мрежа во две нивоа која ја реализира функцијата $Y_1 = \overline{A} \overline{C} \overline{D} + \overline{A} \overline{B} C + A \overline{B} \overline{C} + B D$.



Сл. 3-23. Синтеза на функција од четири променливи со И-ИЛИ логичка структура во две нивоа

Ако некоја логичка функција е прикажана во МКНФ облик (минимален производ од суми), тогаш повторно ќе се добие логичка структура во две нивоа, но сега таа ќе биде од ИЛИ-И тип, што значи дека влезни кола ќе бидат ИЛИ колата и тие ќе го претставуваат првото ниво, додека второто ниво ќе биде излезното И коло од кое се добива функцијата.

Еден пример на ИЛИ-И мрежа во две нивоа со која се реализира функцијата $Y_2 = (A + C + D)(\bar{C} + \bar{D})(\bar{B} + \bar{D})(\bar{B} + \bar{C})$ е прикажан на сл. 3-24.



Сл. 3-24. Синтеза на функција од четири променливи со ИЛИ-И логичка структура во две нивоа

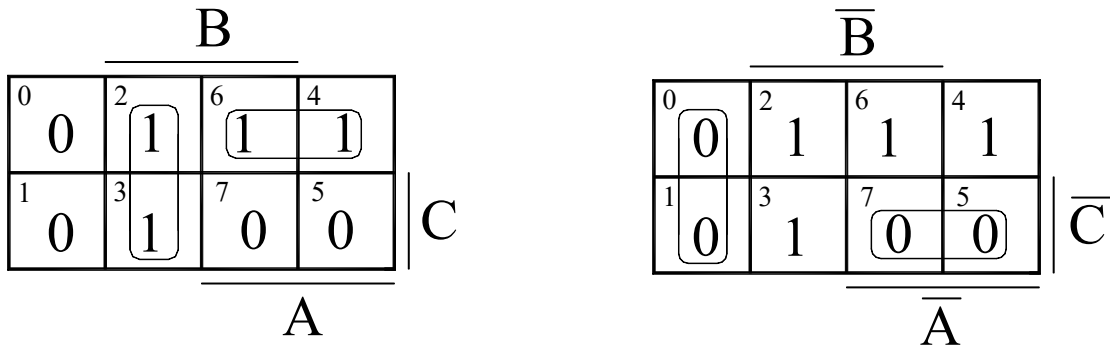
Во претходното излагање веќе кажавме дека секоја прекинувачка функција може да се претстави само со примена на НИ кола, или само со примена на НИЛИ кола. Покрај ова овие две функции се полесни за техничка реализација, така што и од практични причини подобро е да се користат НИ и НИЛИ логички кола. Со примерите што следат ќе објасниме како може да се добие физичка реализација на логичките функции само со примена на НИ кола, или само со примена на НИЛИ кола.

Да ја разгледаме прекинувачката функција Z од три променливи $Y = Y(A, B, C) = \sum m(2, 3, 4, 6) = \prod M(0, 1, 5, 7)$ чија комбинациона таблица е претставена како таб. 3-13, додека нејзините КК во СДНФ и СКНФ облик се прикажани на сл. 3-25 а) и б). По извршената минимизација на функцијата, таа може да се запиши во МДНФ облик како $Y = \bar{A}B + A\bar{C}$, или во МКНФ облик како $Y = (A + B)(\bar{A} + \bar{C})$. Двонивовската И-ИЛИ структура која е прикажана на сл. 3-26 а) ја реализира функцијата во МДНФ облик, додека според МКНФ обликот се добива двонивовската ИЛИ-И мрежа прикажана на сл. 3-26 б).

i	ABC	Y
0	000	0
1	001	0
2	010	1
3	011	1
4	100	1
5	101	0
6	110	1
7	111	0

За да покажеме како се добива реализација само со НИ, и само со НИЛИ порти ќе извршиме двојно комплементирање посебно на МДНФ обликот на функцијата и посебно на нејзиниот МКНФ облик. Со ова практично ништо не сме промениле, но затоа да видиме што ќе се случи ако потоа ја примениме Де Моргановата теорема.

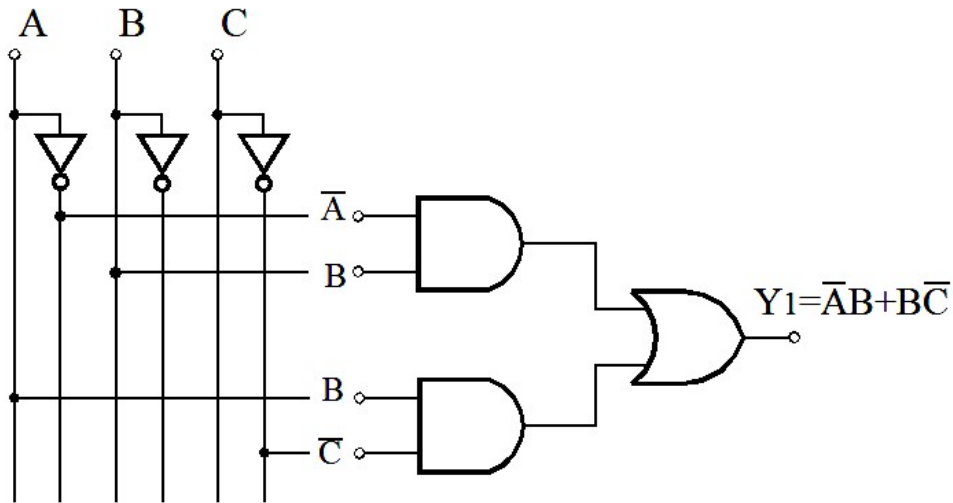
Таб. 3-13. Таблица на вистинитост на функцијата $Y(A, B, C) = \sum m(2, 3, 4, 6) = \prod M(0, 1, 5, 7)$



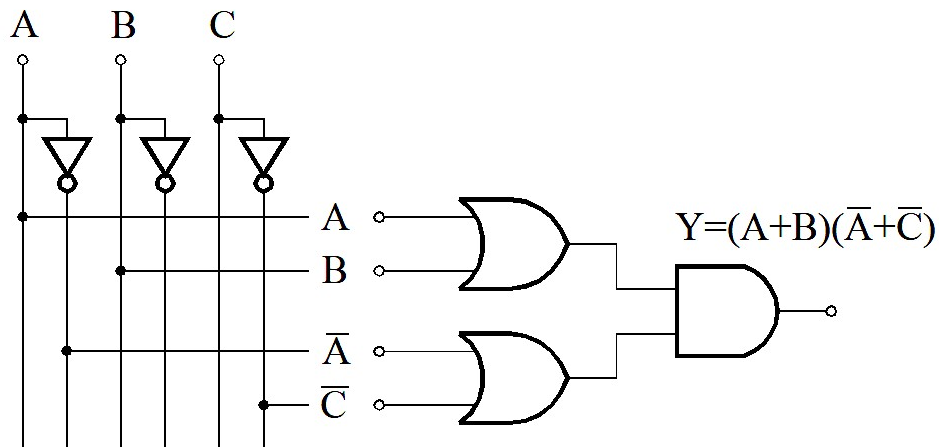
а) минимизација на СДНФ облик

б) минимизација на СКНФ облик

Сл. 3-25. Карноова карта на функцијата $Y(A, B, C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$



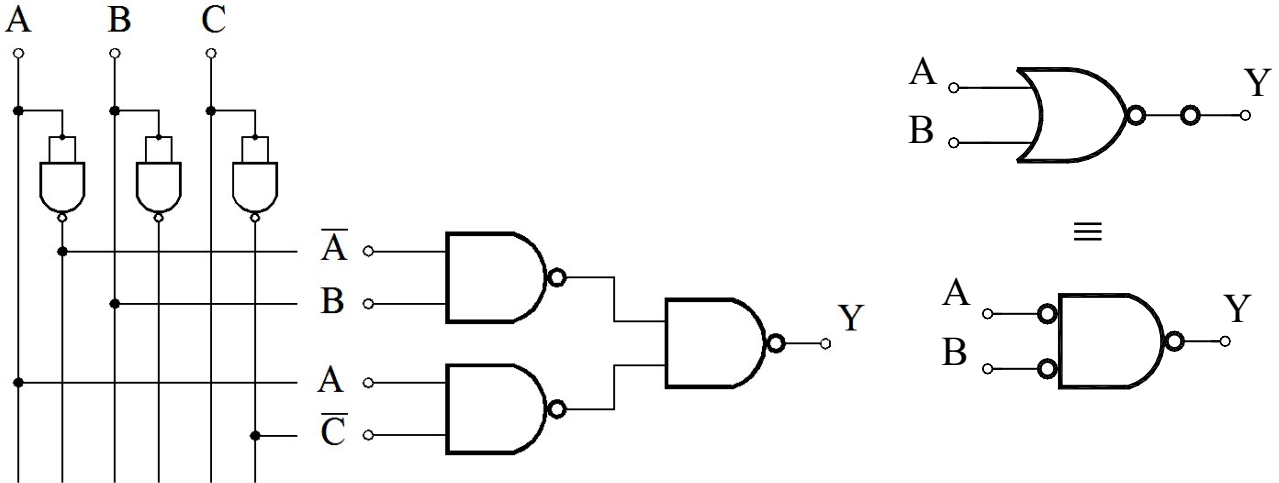
а) реализација со двонивовска И-ИЛИ комбинациона мрежа



б) реализација со двонивовска ИЛИ-И комбинациона мрежа

Сл. 3-26. Синтеза на функцијата $Y(A, B, C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$ две нивоа

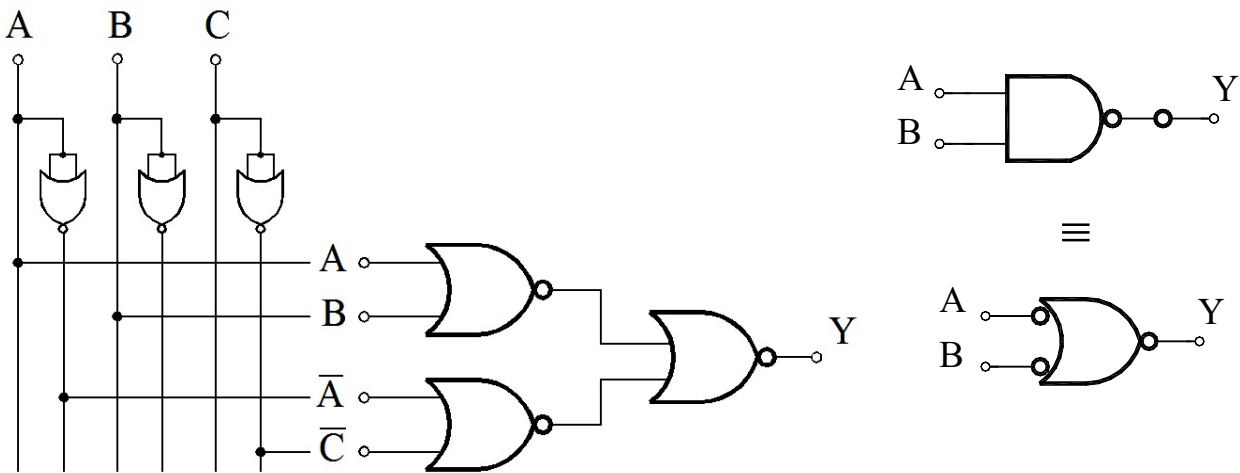
Поаѓајќи од МДНФ се добива $Y = \bar{Y} = \overline{\overline{AB} + \overline{AC}} = \overline{(\overline{AB}) \cdot (\overline{AC})}$. Применувајќи ја трансформацијата од сл. 3-27 добиениот МДНФ облик на функцијата може да се реализира само со користење на НИ кола како што е прикажано на сл. 3-28. Лесно се забележува дека конфигурацијата на оваа мрежа е иста со таа што е прикажана на сл. 3-26 а), само што секое логичко коло се заменува со НИ коло.



Сл. 3-28. Синтеза на функцијата $Y = \sum m(2,3,4,6)$ ($=\prod M(0,1,5,7)$)

Сл. 3-27.

Слично, ако се тргне од МКНФ обликот на функцијата се добива: $Y = \bar{Y} = \overline{(A+B) \cdot (\bar{A} + \bar{C})} = \overline{(A+B)} + \overline{(\bar{A} + \bar{C})}$. Оваа форма на функцијата е реализирана само со примена на НИЛИ врати како што може да се види од сл. 3-30, при што е употребена трансформацијата од сл. 3-29. И во овој случај е очигледно дека последната добиена конфигурација дадена на сл. 3-30 се разликува од логичката шема на сл. 3-26 б) само по тоа што сите логички кола од претходната шема се заменети со НИЛИ порти во новата.



Сл. 3-30. Синтеза на функцијата $Y = \prod M(0,1,5,7)$ ($=\sum m(2,3,4,6)$)

Сл. 3-29

Од сликите може да се забележи дека согласно равенката $\bar{\bar{A}} = \bar{A} \cdot \bar{A}$ инверторите на сл. 3-28 се реализирани како двовлезни НИ кола чии влезови се поврзани во еден. Слично, имајќи ја во вид равенката $\bar{\bar{A}} = \bar{A} + \bar{A}$ на сл. 3-30 инверторите се заменети со НИЛИ кола со два влеза, чии влезови се исто така поврзани во еден.

Од изложеното може да се изведе генерален заклучок дека *за да се добие мрежа, составена само од НИ кола*, треба да се почне така што дадената функција треба да се изрази во МДНФ. Потоа за оваа форма на функцијата треба да се нацрта соодветна И-ИЛИ конфигурација на логичка мрежа во две нивоа, и на крај сите логички кола во неа да се заменат со НИ кола.

Слично на претходно наведеното, *за да се добие НИЛИ конфигурација на логичка мрежа* потребно е на почетокот функцијата да се претстави во облик на МКНФ. Понатаму се црта соодветната дво-нивовска ИЛИ-И мрежа, и на крај сите логички кола во неа се заменуваат со НИЛИ кола.

3.6. ПРОЕКТИРАЊЕ НА ПРЕКИНУВАЧКИ МРЕЖИ

Проблемот на проектирање (развој, дизајнирање) на прекинувачка мрежа е доста комплексна работа затоа што бара солидно познање на сè она што до сега го обработивме. Токму заради тоа оваа проблематика во себе вклучува етапна работа.

Кога се почнува со дизајнирање на прекинувачките мрежи најнапред треба поставениот технички проблем текстуално да се формулира со концизни реченици. Потоа техничките величини треба да се означат со соодветни имиња кои ќе ги претставуваат влезовите (независно променливите) во мрежата и излезите (функциите, зависно променливите) од неа. Следниот чекор е дефинирање на логичките состојби (вредностите) на секоја излезна променлива за секоја влезна комбинација. Врз основа на ова се составува комбинационата табела и од неа се изведува аналитичкиот облик на прекинувачката функција. Со погоден метод се врши минимизација на добиената функција сè додека не се дојде до облик кој е погоден за техничка реализација. Конечната форма на функцијата зависи од типот на логичките кола кои ни стојат на располагање и бројот на влезови по логичко коло. Според последната минимизирана форма на функцијата на крајот се преминува на нејзина синтеза со цртање на соодветна логичка шема што ја претставува бараната прекинувачка мрежа. Целата оваа постапка најдобро ќе ја разбереме ако разгледаме два примери за проектирање на прекинувачки мрежи.

„X-фактор“ Првиот пример ќе биде поедноставена симулација на реален и практичен проблем. Станува збор за „X-фактор“ – забавна емисија во некоја ТВ куќа избира најталентиран млад пејач во Републиката. Изборот за тоа кој од кандидатите ќе учествува на финалната вечер треба да го направи тричлена жири комисија од музички стручни лица, така што секој член гласа со притискање на тастер. Ако кандидатот добие најмалку два гласа од комисијата треба да светне зелена светилка што ќе покаже дека тој оди во следниот круг, додека ако добие само еден, или ниту еден глас, ќе треба да се вклучи црвена светилка која покажува дека кандидатот не покажал задоволителен квалитет и тој отпаѓа.

Проблемот е јасно и разбирливо поставен такашто и нема потреба од негова текстуална формулација во скратена форма. Понатаму, како технички влезни големини, ќе означиме три прекинувачи со буквите A , B , C како независно променливи. Бидејќи секој од нив може да биде вклучен или исклучен, ќе земеме дека кога тастерот е притиснат тоа е состојба на “вклучен прекинувач” на што одговара 1, додека кога тастерот не е притиснат тоа е состојба на “исклучен прекинувач” за што ќе земеме дека и соодветствува 0.

Како излезни функции, т.е. зависни променливи ќе ги земеме двете светла: зеленото SZ и црвеното SC . Како индикација на секоја од функциите ќе биде состојбата на секоја од светилките: кога некоја од светилките “свети” тогаш нејзината вредност е 1, а кога таа “не свети”, тогаш нејзиното логичко ниво е 0.

Заклучокот би бил дека сме добиле две функции од по три променливи за што е потребно нивно претставување со соодветна комбинациона таблица, како онаа што е прикажана со таб. 3-14. Заради трите влезни променливи – прекинувачите, постојат вкупно $2^3=8$ можни комбинации на нивните состојби и секоја од нив се внесува во по една редица од таблицата. Логиката според која се пополнува колоната на функциите за секоја од редиците, т.е. за секоја комбинација од различните состојби на трите тастери, е следна:

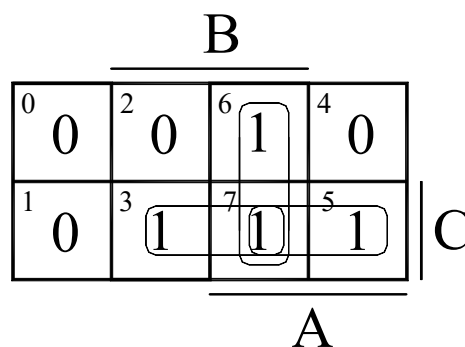
- ↪ Ако сите прекинувачи се исклучени: $A=B=C=0$ светилката SZ не треба да свети, додека светилката SC ќе свети. Според тоа во нултата редица ќе внесеме $SZ=0$ и $SC=1$;
- ↪ Кога ќе се вклучи само еден прекинувач: $A=1$ и $B=C=0$ или $B=1$ и $A=C=0$ или $A=B=0$ и $C=1$ светилката SZ треба исто како претходно да не свети, а светилката SC да свети. Бидејќи овие влезни комбинации се во првата, втората и четвртата редица на тие позиции за како логички вредности на функциите ќе запишеме $SZ=0$ и $SC=1$;
- ↪ Кога ќе се притиснати сите прекинувачи $A=B=C=1$ состојбата на излезите треба да се промени: зелената светилката SZ треба да светне, додека црвената треба да не свети, така што во седмата редица $SZ=1$ и $SC=0$;
- ↪ Ако било кои два прекинувачи се вклучени, а еден е исклучен: $A=B=1$ и $C=0$ или $A=C=1$ и $B=0$ или $B=C=1$ и $A=0$, тогаш светилката SZ исто така треба да светне, додека SC треба обврзно да не свети, што значи дека во третата, петтата и шесттата редица повторно ќе запишеме $SZ=1$ и $SC=0$;

Од добиената табела на вистинитост таб. 3-14 се заклучува дека светлата се меѓусебно комплементарни ($SC = \overline{SZ}$), што ни покажува дека е сосема доволно да ја решиме едната функција бидејќи другата ќе ја добиеме со комплементирање на првата.

За да ја одредиме минималната форма на функциите, продолжуваме со минимизација на една од нив, како што е на пр. на онаа за активирање на зеленото светло SZ применувајќи ја КК од сл. 3-31.

i	ABC	SZ	SC
0	000	0	1
1	001	0	1
2	010	0	1
3	011	1	0
4	100	0	1
5	101	1	0
6	110	1	0
7	111	1	0

Таб. 3-14. Таблица на вистинитост



Сл. 3-31. Минимизација со карноова карта

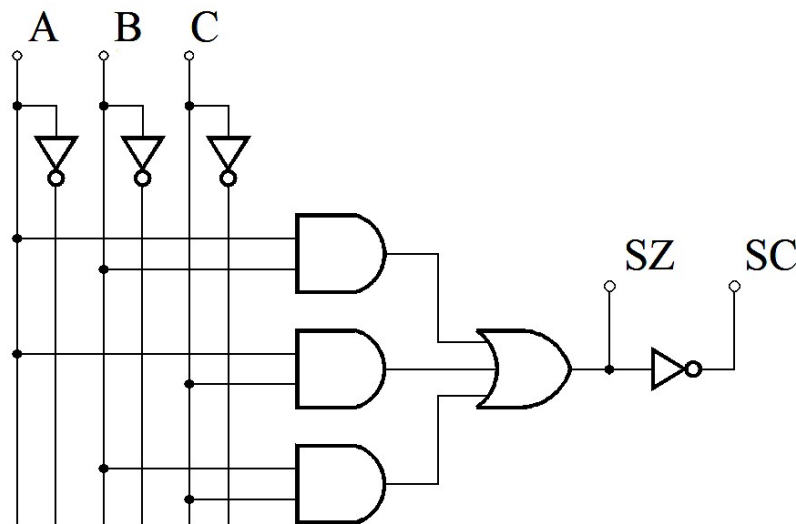
Таблица на вистинитост и Карноова карта на „X-фактор“

Со решавање на КК од сл. 3-31 го добиваме МДНФ обликот на оваа логичка функција опишан со следниве логички равенки:

$$SZ = A \cdot B + A \cdot C + B \cdot C$$

$$SC = \overline{SZ}$$

Според ова, конечно можеме да ја нацртаме и комбинационата мрежа на сл. 3-32 како одговор на поставениот проблем.



Сл. 3-32. „X-фактор“ – Логички шема на извршената синтеза.

На крај може да констатираме дека при процесот на проектирање на прекинувачки мрежи ќе треба последователно да ги извршиме следниве чекори:

1. Анализа на поставениот проблем, т.е. дефинирање на променливите и нивните логички состојби, односно добивање на прекинувачка функција;
2. Минимизација на прекинувачката функција во најпогодна форма за нејзина реализација;
3. Синтеза на прекинувачката мрежа, односно добивање нејзина логичка блок-шема (логички дијаграм).

Логички компаратор Во продолжение ќе проектираме уште една поедноставна логичка мрежа, која дополнително ќе ја осветли оваа постапката. Имено, треба да се дизајнира комбинациона мрежа која ќе работи како компаратор на два цели бинарно кодирани броеви. Имено, на нејзиниот влез ќе доаѓаат два двобитни броеви $x = X_1X_0$ и $z = Z_1Z_0$, кои треба меѓусебно да се споредат. Битови со поголема тежина $2^1=2$ се битовите X_1 и Z_1 , додека битовите X_0 и Z_0 имаат помала тежина $2^0=1$. На излезот од мрежата треба да има три еднобитни променливи Y_1 , Y_2 и Y_3 кои треба да сигнализираат за тоа каков е односот помеѓу броевите на следниот начин:

- ако $X > Z$ тогаш само излезот Y_1 се поставува на 1,
- ако $X < Z$ тогаш 1 се јавува на излезот Y_2 , и
- ако $X = Z$ тогаш 1 оди на излезот Y_3 .

За да ја решиме задачата најнапред треба да ја формираме таблицата на вистинитост за дадениот проблем која ќе содржи 4 колони за влезните променливи X_1 со X_0 за првиот број, односно Z_1 со Z_0 за вториот, потоа уште 3 други колони за излезните променливи Y_1, Y_2, Y_3 и вкупно 16 редици затоа што на влезот се појавуваат 4 променливи, а знаеме дека $2^4=16$.

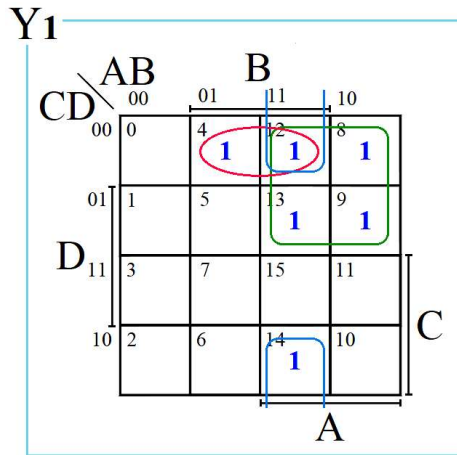
i	X_1X_0	Z_1Z_0	X_{DEC}	Z_{DEC}	$X-?-Z$	$Y1$	$Y2$	$Y3$
0	00	00	0	0	$X=Z$	0	0	1
1	00	01	0	1	$X<Z$	0	1	0
2	00	10	0	2	$X<Z$	0	1	0
3	00	11	0	3	$X<Z$	0	1	0
4	01	00	1	0	$X>Z$	1	0	0
5	01	01	1	1	$X=Z$	0	0	1
6	01	10	1	2	$X<Z$	0	1	0
7	01	11	1	3	$X<Z$	0	1	0
8	10	00	2	0	$X>Z$	1	0	0
9	10	01	2	1	$X>Z$	1	0	0
10	10	10	2	2	$X=Z$	0	0	1
11	10	11	2	3	$X<Z$	0	1	0
12	11	00	3	0	$X>Z$	1	0	0
13	11	01	3	1	$X>Z$	1	0	0
14	11	10	3	2	$X>Z$	1	0	0
15	11	11	3	3	$X=Z$	0	0	1

Таб. 3-15. Таблица на вистинитост за логичкиот компаратор

Најнапред редоследно според индексите ги внесуваме сите 16 влезни комбинации од 4 променливи почнувајќи од 0000, 0001, итн. ... се' до 1111. Потоа ќе продолжиме со пополнување на битовите за секоја редица во таблицата и тоа за секој од трите излези. При ова ќе имаме во вид дека првите два бита X_1 и X_0 го претставуваат првиот број кодиран во бинарен облик, додека другите два бита Z_1 и Z_0 го прикажуваат вториот број. Во врска со тоа, во таблицата ќе внесеме уште три колони во кои ќе ги запишеме декадните вредности на двата броеви X_{DEC} и Z_{DEC} , како и колоната за тоа каков е доносот помеѓу нив. Споредувајќи ги декадните вредности, редица по редица, ќе можеме лесно да ги пополниме вредностите за излезните променливи. Така на пр. во првата редица се споредува 0 со 0, во втората 0 со 1, во третата 0 со 2, итн. за сите редици до крај кога во последната редица се споредуваат 3 со 3. На овој начин, веднаш се воочува дали броевите се меѓусебно различни, потоа кој е поголем, кој е помал, или дали тие се еднакви. Соодветно на споредувањата ги пополнуваме вредностите за излезните функции Y_1, Y_2 и Y_3 . Резултат од оваа анализа е пополнетата таб. 3-15.

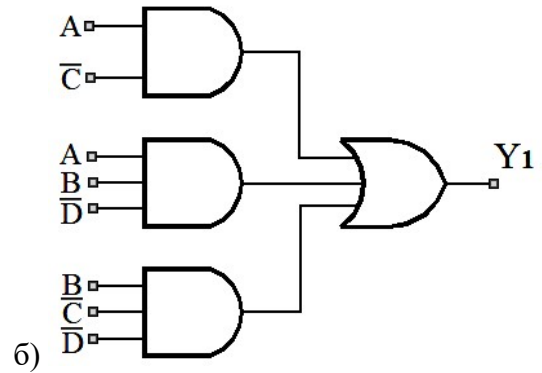
Врз основа на оваа таблица продолжуваме со креирање и минимизирање на Карноовите карти за секоја логичка функција посебно. Нивниот изглед е прикажан на сл. 3-33 а), сл. 3-34 а) и сл. 3-35 а), при што влезните променливи X_1, X_0 и Z_1, Z_0 се заменети со променливите A, B и C, D , затоа што на нив сме некако повеќе навикнати. Сега поединечно ги минимизираме Карноовите карти на секоја функција посебно со што ги добиваме минималните форми на излезните функции Y_1, Y_2 и Y_3 .

По извршената минимизација може да се премине на синтеза на излезните функции и да се нацртаат нивните логички шеми кои се презентирани на сл. 3-33 б), сл. 3-34 б) и сл. 3-35 б).

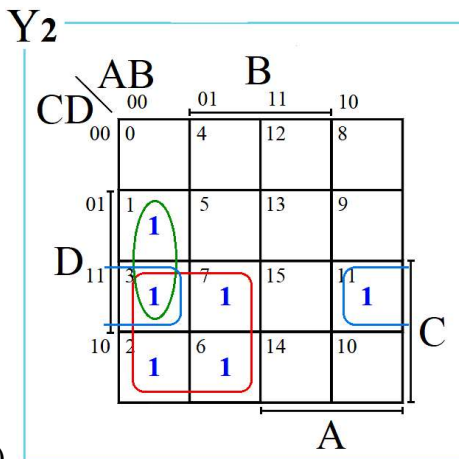


Сл. 3-33 а)

$$Y_1 = \overline{A}\overline{C} + ABD + BCD$$

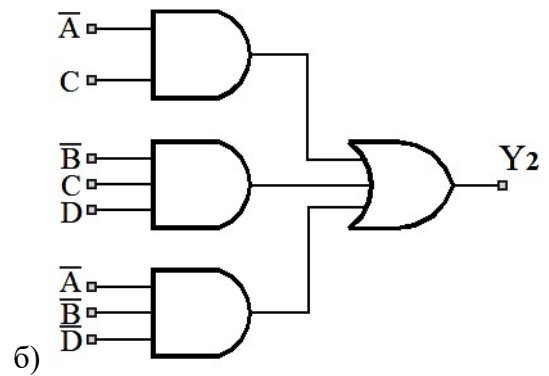


б)

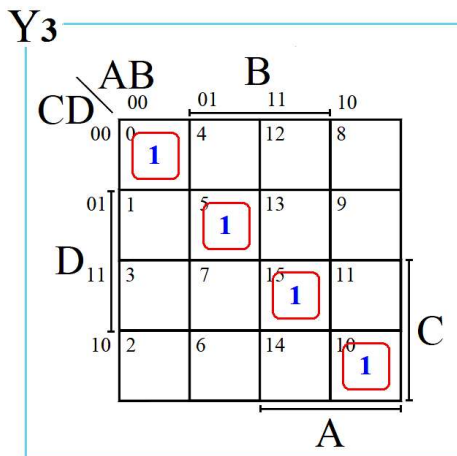


Сл. 3-34 а)

$$Y_2 = \overline{A}\overline{C} + \overline{A}BD + \overline{A}\overline{B}D$$

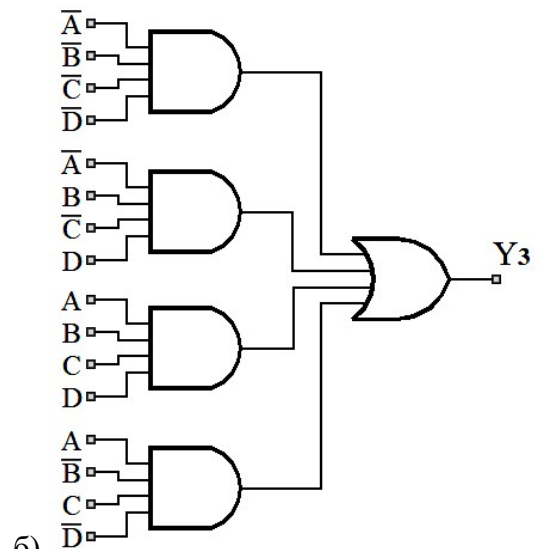


б)



Сл. 3-35 а)

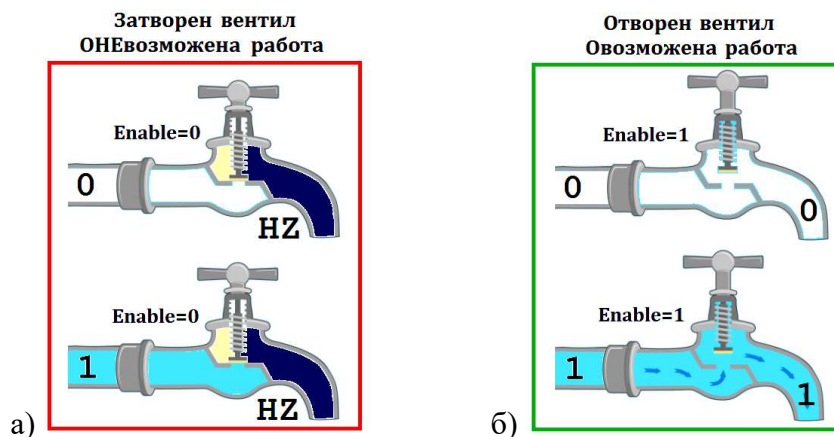
$$Y_3 = \overline{A}BCD + \overline{A}\overline{B}CD + ABCD + \overline{A}\overline{B}C\overline{D}$$



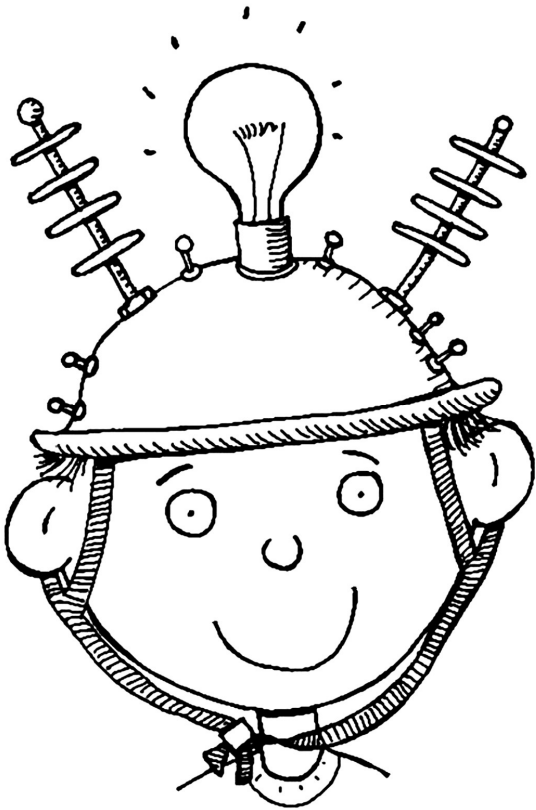
б)

ПРАШАЊА ЗА ПОВТОРУВАЊЕ

- 3-1. Што претставува и од кои компоненти е составна било која логичка мрежа?
- 3-2. Која е разликата помеѓу комбинациона и секвенцијална прекинувачка мрежа?
- 3-3. Наброј ги основните логички кола?
- 3-4. Нацртај ги логичките симболи на следниве логички кола: (а) И коло со три влеза; (б) Инвертор; (в) НИ коло со два влеза; (г) НИЛИ коло со три влеза; (д) ЕКСИЛИ коло со два влеза; (ѓ) ЕКСНИЛИ коло со два влеза; (е) Баферско коло; (з) Бафер со три состојби; (ж) Бафер-инвертор со три состојби; (з) Билатерална (трансмисиона) порта.
- 3-5. Напиши ги логичките равенки за следниве логички кола: (а) И коло со три влеза; (б) Инвертор; (в) НИ коло со два влеза; (г) НИЛИ коло со три влеза; (д) ЕКСИЛИ коло со два влеза; (ѓ) ЕКСНИЛИ коло со два влеза; (е) Баферско коло; (з) Бафер со три состојби; (ж) Бафер-инвертор со три состојби; (з) Билатерална (трансмисиона) порта.
- 3-6. Нацртај ги таблиците на вистинитост на следниве логички кола: (а) И коло со три влеза; (б) Инвертор; (в) НИ коло со два влеза; (г) НИЛИ коло со три влеза; (д) ЕКСИЛИ коло со два влеза; (ѓ) ЕКСНИЛИ коло со два влеза; (е) Баферско коло; (з) Бафер со три состојби; (ж) Бафер-инвертор со три состојби; (з) Билатерална (трансмисиона) порта.
- 3-7. Која е разликата помеѓу Бафер со три состојби и билатерална (трансмисиона) порта?
- 3-8. Како се изведува анализата на секоја логичка мрежа?
- 3-9. Што значи да се изврши синтеза на некоја логичка функција?
- 3-10. Како го разбираш проблемот на проектирање на логичка мрежа?
- 3-11. Кои се чекорите од постапката кои проектантот на логичката мрежа треба редоследно да ги изврши?
- 3-12. На сликата е прикажан пресек на славина во двете состојби во кои таа може да се најде: а) со отворен, б) со затворен вентил. И во двете состојби еднаш има вода, а другиот пат нема вода. Што се случува на излезот од славината? Дали можеш да направиш аналогија на оваа механичка компонента со некое логичко коло? Образложи го твојот одговор.



Слики за прашање 3-12.



4.

ДИГИТАЛНИ ИНТЕГРИРАНИ КОЛА

По изучувањето на овој модул ќе се запознаете со

- ⊕ прекинувачките карактеристики на електронските елементи
- ⊕ фамилиите на дигитални интегрирани кола и нивната класификација
- ⊕ карактеристиките на дигиталните интегрирани кола во TTL и CMOS техника, а исто така
- ⊕ ќе знаете да поврзвате различни електронски елементи на дигиталните интегрирани кола од TTL и CMOS фамилиите и
- ⊕ ќе умеете да анализирате и реализирате поедноставни логички шеми со дигиталните интегрирани кола од TTL и CMOS фамилиите

4.1. ВОВЕД

Електронските уреди, кои се користат за реализација на дигитални кола, вклучуваат активни полупроводнички елементи како што се биполарните и униполарните транзистори, но покрај нив се користат и пасивни елементи како на пр. разните видови на диоди и отпорници.

Бидејќи дигиталните кола можат да се најдат во една од две стационарни состојби, за да се воспостави било која од овие две стабилни состојби, колото мора да има некој елемент, чија преносна карактеристика е нелинеарна. Ваква карактеристика имаат претходно наведените полупроводнички елементи. Во дигиталните кола, овие компоненти се користат во прекинувачки режим, кога преминуваат од една во друга стабилна состојба. Во таков режим тие скоковито ја менуваат својата состојба од проведување во непроведување, или обратно. Меѓутоа, за да дојде до израз нелинеарната област во карактеристиката на елементот, тој треба да биде побуден со сигнал кој има голема амплитуда, така што дигиталните кола работат во режим на големи сигнали. Во врска со ова, како сигнал со голема амплитуда треба да се разбере сигнал со стабилно ниво, чија вредност е еднаква со нивото на напојувањето на колото, а тоа е еднонасочен напонски извор во опсегот од +5V до +12V, или во пошироки граници од +3V до +15V.

Префрлувањето од едната во другата стационарна состојба се врши автоматски или под дејство на некој управувачки влезен сигнал. При префрлувањето колото се наоѓа во нестабилна состојба, која трае многу кусо време. Во овој преоден период, употребените елементи работат во линеарен режим, но тоа е многу краток временски интервал. Во продолжение ќе ги анализираме прекинувачките својства на оние полупроводнички елементи и компоненти кои најчесто се користат за реализација на дигиталните кола со посебно нагласување на нивното однесување кога се користат како прекинувачи.

4.2. ПОЛУПРОВОДНИЧКИТЕ ЕЛЕМЕНТИ КАКО ПРЕКИНУВАЧИ

Пред да преминеме на разгледувањето на полупроводничките елементи како прекинувачи, најнапред да се потсетиме, во најкратки црти, за улогата и својствата на идеалниот механички прекинувач (анг. switch) чија симболичка ознака е прикажана на сл. 4-1. Имено, секој прекинувач има задача да вклучи или исклучи некој дел од електричното коло, а тоа е најчесто некој потрошувач приклучен на даден извор за напојување според сл. 4-2. Идеалниот прекинувач се карактеризира со две стационарни (стабилни) состојби:

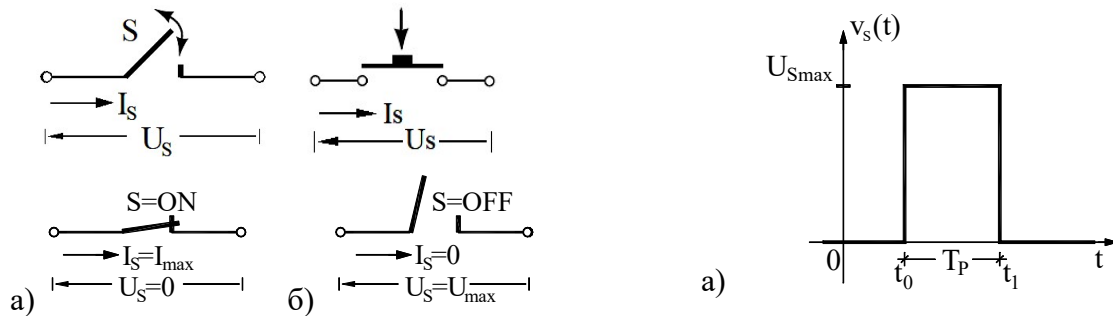
1. Кога прекинувачот S е вклучен (анг. ON) неговата отпорност R_S е бесконечно мала ($R_S \rightarrow 0$), така што на неговите краеве напонот е минимален и еднаков на нула ($U_S \rightarrow 0$), а низ него тече максимална струја ($I_S = +V_{CC}/R_L$);

2. Кога прекинувачот S е исклучен (анг. OFF) неговата отпорност е бесконечно голема ($R_S \rightarrow \infty$) така што низ него не тече струја – таа е нула ($I_S = 0$), а напонот на неговите краеве е максимален ($U_S = +V_{CC}$).

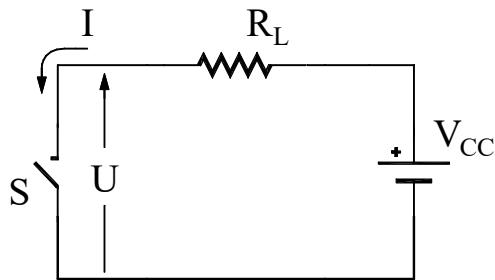
Идеалниот прекинувач во било која од двете стационарни состојби не троши никаква моќност т.е. дисипацијата му е нула, бидејќи или струјата, или напонот се занемарливо мали. Имено, $P[W] = U_S [V] \cdot I_S [A] = 0 \cdot I_S = 0 W$, или $P = U_S \cdot 0 = 0 W$.

Во однос на брзината на работа, идеалниот прекинувач се смета за елемент кој моментално се вклучува или исклучува, така што неговото време на промена на состојбите е еднакво на нула. Да претпоставиме дека идеалниот прекинувач до моментот t_0 прво бил затворен, потоа во тој момент се отвора и по време T_P во моментот $t_1 = (t_0 + T_P)$ прекинувачот повторно се затвора. Брановиот облик на напонот на неговите краеве и струјата што тече низ него, се прикажани на сл. 4-3 а) и б).

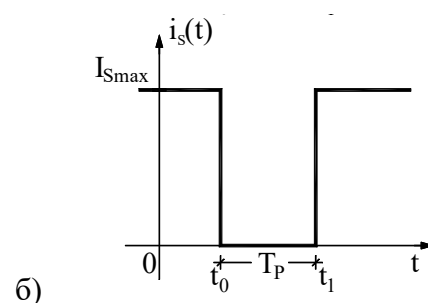
Од сликите јасно се гледа дека генерираните напонски и струјни импулси се правоаголни. Реализацијата на ваков прекинувач е многу посакувана во практичната работа, меѓутоа вакви идеални карактеристики е невозможно да се добијат. Токму заради наведеното, во практиката механичките прекинувачи се заменуваат со полупроводнички елементи кои играат улога на електронски прекинувачи. Нивната брзина на работа е многу поголема од онаа на механичките, а покрај тоа изведбата им е поефтина, зафаќаат помал простор, значително се посигурни во работата и полесни за одржување.



Сл. 4-1. Симбол на идеален прекинувач и тастер со негова а) вклучена и б) исклучена состојба



Сл. 4-2. Основно прекинувачко коло



Сл. 4-3. Бранови облици а) на напонот и б) на струјата кај идеален прекинувач

Во практиката покрај прекинувачот често се користи и тастер (анг. push button) чиј симбол е прикажан на сл. 4-1. Кога тастерот е отпуштен, тој работи како исклучен прекинувач. Со притискање на него се затвора струјното коло, но оваа состојба ќе трае одреден временски период, на пр. T_p , само ако за тоа време се држи притиснат. Имено, ако се отпушти, тој вреднаш се враќа во првобитната положба. Оваа наизглед мала разлика има суштинско значење во дигиталните кола кога тие треба да се побудат со две различни нивоа, од кои едното е високо, а другото е ниско.

4.2.1. ДИОДИ

Диодата е наједноставниот пасивен прекинувачки елемент, бидејќи нема својство на засилување. Таа е многу употребувана при градба на ограничувачки и компараторски кола, амплитудни селектори, основни логички кола, фиксатори на еднонасочно напонско ниво и други прекинувачки мрежи.

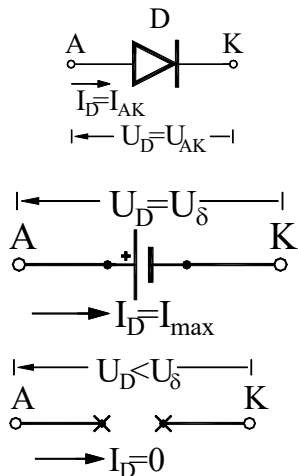
Симболот на обичната диода е прикажан на сл. 4-4, од која се гледа дека е усвоено струјата да биде позитивна кога таа протекува од анодата (А) кон катодата (К) ($I=I_{AK}$), додека напонот на нејзините краеве (U_{AK}) е позитивен ако потенцијалот на анодата (V_A) е повисок во однос на катодата (V_K), така што струјата и напонот имаат усогласени референтни насоки.

Кај диодата се разликуваат две стабилни (стационарни, статички) состојби. Во едната состојба диодата проведува, додека втората е состојба на непроведување. Во зависност од напонот на поларизација (U_{AK}), кој се доведува на нејзините краеве, диодата ќе се наоѓа во едната или во другата состојба.

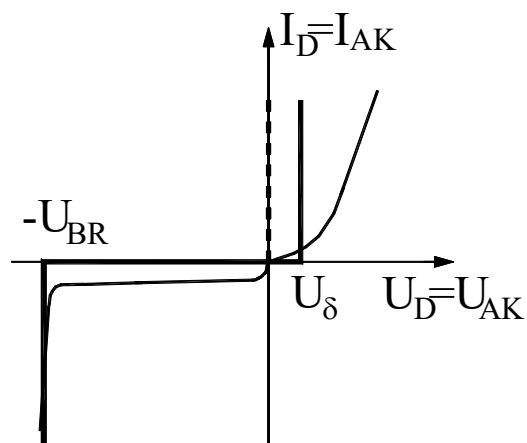
Кога станува збор за силициумска диода, која е директно (пропусно) поларизирана, низ неа протекува струја со релативно голема јачина, при што напонот на нејзините краеве изнесува околу $0.7V$. Оваа вредност е карактеристична за однесувањето на диодата и вообичаено се означува со U_{δ} . Имено, во околината на оваа напонска точка, на многу мали промени на напонот на директна поларизација одговараат релативно големи промени на струјата низ диодата. Тоа значи дека кога диодата преведува, напонот на нејзините краеве е речиси константен и фиксиран на вредноста U_{δ} ($U_{AK}=U_{\delta}$). Во оваа состојба отпорноста на диодата е занемарливо мала ($R_{Ddir} \approx 0$) и таа игра улога на затворен прекинувач. Струјата што тече низ неа е ограничена од отпорноста на надворешните елементи во колото.

Утврдено е дека директната струја на диодата драстично се намалува ако напонот на директна поларизација опадне и за само 100 mV во однос на $U_{\delta}=0,7\text{ V}$. Во врска со ова, може да се земе дека за напони $U_{AK} < U_{\delta}$ низ диодата не тече струја. Од овие причини напонот $U_{\delta} \approx 0.7V$ може да се усвои како напон на праг на преведување. Ова значи дека ако напонот $U_{AK} < U_{\delta}$, диодата е инверзно поларизирана (непроводна, блокирана, закочена) и таа ќе се однесува како отворен прекинувач. Значи, може да се заклучи дека во непроводна состојба отпорноста на диодата е бесконечно голема $R_D=R_{Dinv} \rightarrow \infty$, струјата низ неа е бесконечно мала $I_D \rightarrow 0$, напонот U_{AK} е помал од U_{δ} и е одреден од другите елементи во колото.

Линеаризираната апроксимација на струјно-напонската карактеристика на диодата илустрирана е на сл. 4-5 со полна линија, додека со тенка линија нацртана е реалната струјно-напонска карактеристика, кај која струјата зависи експоненцијално од напонот.



Сл. 4-4. Символичка ознака на диода и нејзини еквивалентни шеми

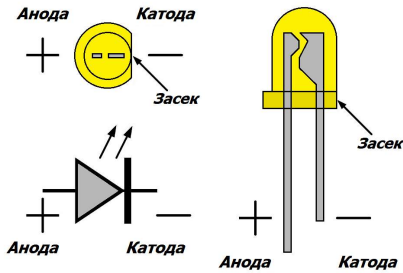


Сл. 4-5. Струјно – напонска карактеристика на диода

Овде треба да истакнеме дека ако напонот на инверзна поларизација се зголемува, постои опасност низ диодата да протече струја со голема јачина во насока од катодата кон анодата што може лесно да предизвика нејзино оштетување. Напонот за кој доаѓа до пробивање на диодата се вика инверзен напон на пробив и на сл. 4-5 е означен со U_{BR} .

Кај стандардните диоди, чијшто PN спој е базиран на силициум (Si), изгубената енергија од процесот на рекомбинација во најголем дел се претвора во топлина и притоа се емитува премал број на фотони заради што ваквите прекинувачки диоди не можат да емитуваат видлива светлина.

Светлечка (LED) диода. Станува збор за посебен тип на диода, која многу често се употребува во дигиталните кола и тоа најчесто како индикаторски елемент за визуелна сигнализација. Имено, кога низ светлечката диода (анг. Light Emitting Diode – LED) протекнува струја, електроните од повисокото енергетско ниво се рекомбинираат со празнините од пониското енергетско ниво, при што електроните губат дел од својата енергија, која ослободува поголемо количество на фотони што емитираат видлива светлина во различна боја. За производство на светлечки (LED) диоди се користат материјали добиени со спојување на галиум (Ga), арсен (As), фосфор (P) и азот (N), на кои внимателно им се додаваат контролирани количини од индиум (In), алуминиум (Al) или магнезиум (Mg).

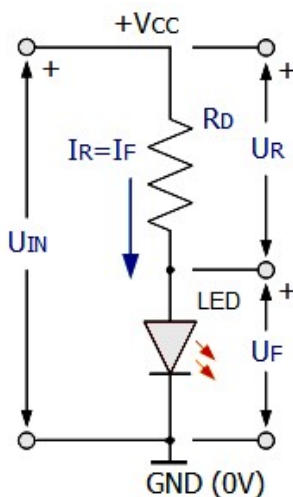


Сл. 4-6 Симболичка ознака и реален изглед на светлечка (LED) диода

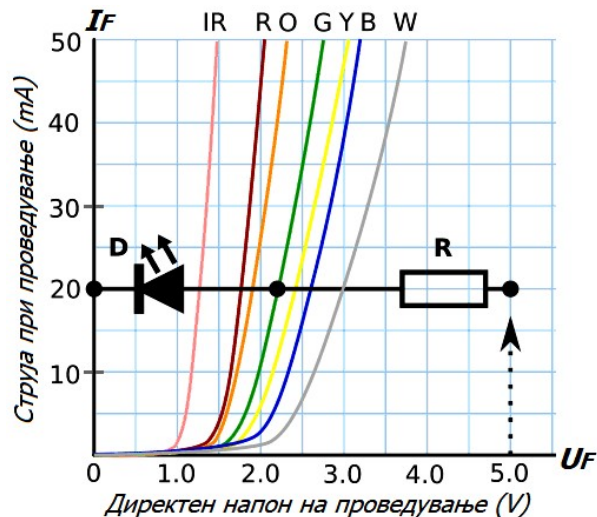
Бојата и јачината на светлината зависат од тоа кои материјали се комбинираат во процесот на фабрикација, при што најчесто се произведуваат светлечки диоди кои испуштаат црвена, портокалова, жолта, зелена, сина и бела светлина, како и светлечки диоди кои емитираат инфрацрвени и ултравиолетови зраци.

Симболичката ознака и реалниот изглед на светлечките (LED) диоди се претставени на сл. 4-6.

За разлика од силициумските диоди, чиј што напон на праг на проведување U_{δ} е околу 0.7V, LED диодите проведуваат при повисоки вредности. Така на пр. типични вредности за прагот на проведување е од 1,5 до 1,7 V за инфрацрвените LED диоди, 3.3 V или повеќе за сините и ултравиолетовите. Вообичаени вредности на U_{δ} за жолтите, портокаловите, црвените и зелените LED диоди се околу 2 V, додека за белите LED диоди граничниот напон за проведување е околу 3.6 V.



Сл. 4-7 а) Поврзување на светлечка (LED) диода

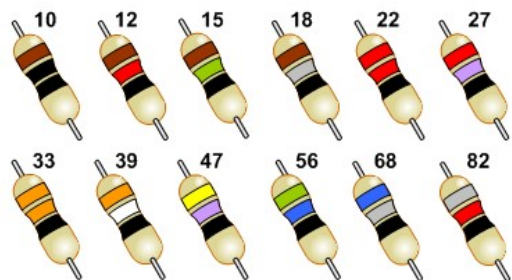


Сл. 4-7 б) Струјно-напонски (I-U) карактеристики на светлечка (LED) диода

Било која LED диода емитира светлина само кога е проводна, што се случува при нејзина директна поларизација кога напонот U_{AK} ќе го достигне нивото U_{δ} . Во овој случај напонот на диодата U_{AK} е непроменлив ($U_{AK}=U_{\delta}$) и низ неа протекнува директна струја I_F од A кон K, која треба да се ограничи со надворешен отпорник R_D . Овој отпорник се поврзува во серија со диодата според сл. 4-7 а). При ова, треба да се има предвид

конкретната струјно-напонска (I-U) карактеристика на применетата LED диода прикажана на сл. 4-7 б), од која е видно дека јачината на струјата низ диодата треба да биде во границите помеѓу 10 и 30 mA, при што оптимална вредност е околу 20 mA. Имајќи ги во вид сл. 4-7 а) б) може да се заклучи дека за одредување на вредноста на ограничувачкиот отпорник R_D треба да се применува следната равенка (4-1).

$$R_D = \frac{+V_{CC} - U_F}{I_F} \quad (4-1)$$



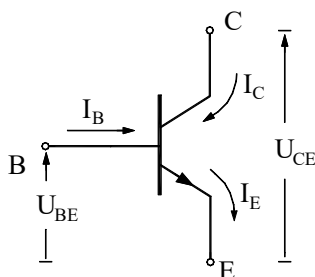
Сл. 4-8 Ознаки на стандардните E12 вредности на отпорници

Во равенката (4-1) $+V_{CC}$ е напонот на напојување, U_F е напонот на прагот на проведување на диодата, а I_F е струјата низ диодата за која типично се зема јачина од 20 mA. Имајќи ги во вид стандардните E12 вредности на отпорниците според сл. 4-8, без бојата на мултипликаторот, како R_D ќе се прифати првата поголема вредност од онаа што е добиена со дадената равенка.

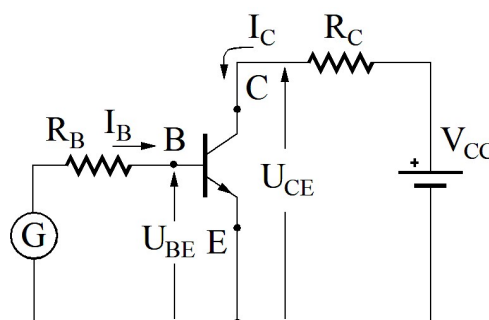
4.2.2. БИПОЛАРНИ ТРАНЗИСТОРИ

Биполарниот транзистор е многу значаен прекинувачки елемент кој се употребува за градба на современите импулсни кола, бидејќи се карактеризира со голема брзина на работа и големо засилување. Струите кои што низ него протекуваат се составени од различен еден тип на носители, заради што и се нарекуваат биполарни транзистори. Прекинувачките својства на ови транзистори ќе ги објасниме за силициумски NPN транзистор, чиј симбол е прикажан на сл. 4-9.

Кога транзисторот се употребува како прекинувач, тој речиси секогаш се користи во спој со заземјен емитер, како што е прикажано на сл. 4-10. Даденото поврзување обезбедува две стационарни состојби за спојот колектор – емитер и при тоа во едната состојба напонот е мал, а излезната струја е голема, додека во другата состојба ситуацијата е спротивна: напонот е голем, а излезната струја е мала. Стабилните состојби зависат од подрачјето на работа во кое е поларизиран транзисторот.



Сл. 4-9. Симбол на NPN транзистор



Сл. 4-10. Транзистор како прекинувач

Освен тоа што транзисторот работи со електронски брзини и неговиот одзив е многу побрз во однос на механичкиот прекинувач S од сл. 4-2, транзисторот има иста улога како и механичкиот прекинувач, а тоа е да го вклучи или исклучи потрошувачот R_L на напојувањето $+V_{CC}$. Споредувајќи ги сликите сл. 4-2 и сл. 4-10 се гледа дека на напонот U на прекинувачот му соодветствува напонот колектор-емитер U_{CE} , додека на струјата I низ прекинувачот одговара колекторската струја на транзисторот I_C .

Подрачје на закочување (блокирање, непроведување). Првата стационарна состојба е закочување на транзисторот кога и двата PN споеви се инверзно поларизирани, така што сите струи низ транзисторот, вклучувајќи ја и колекторската, се занемарливо мали. Напонот U_{CE} е максимален и приближно еднаков на напојувањето $+V_{CC}$. Според ова, лесно се заклучува дека транзисторот се однесува како отворен прекинувач.

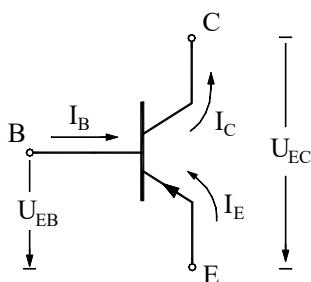
Ова ќе биде исполнето ако напонот база-емитер U_{BE} е помал од прагот на проведување на транзисторот, кој вообичаено се означува со U_γ и за силициум изнесува околу 0.7 V ($U_{BE} \leq U_\gamma$). Во овој случај транзисторот е непроводен и идеално земено сите негови струи се еднакви на нула: $I_B \approx 0$, $I_C \approx 0$ и $I_E \approx 0$.

Активно подрачје на работа. Во активното подрачје на работа емитерскиот спој е директно поларизиран, а колекторскиот инверзно. При ова колекторската струја, која во конфигурацијата од сл. 4-10 а) е излезна струја, има доста голем интензитет и зависи линеарно од промената на базната, т.е. од влезната струја. Таа зависност е според равенката $I_C = h_{FE} \cdot I_B$ каде h_{FE} е статички коефициент на струјно засилување, чија вредност е многу поголема од 1 ($h_{FE} \gg 1$). Ваквата поларизација може да се смета дека одговара на затворен прекинувач, меѓутоа заради инверзната поларизација на спојот база-колектор, излезната отпорност на транзисторот е голема. Тоа е непожелно во прекинувачката работа бидејќи доаѓа до значителна и несакана дисипација на моќност. Во активното подрачје на работа транзисторот се однесува како елемент во линеарен режим на работа кој покажува особини на засилување и како таков поларизиран наоѓа голема примена во засилувачките кола кога побудниот сигнал има мала амплитуда.

Подрачје на заситување (сатурација). Втората стационарна состојба ќе се случи тогаш кога напонот U_{CE} ќе има минимална вредност, а колекторската струја I_C е максимална, така што транзисторот ќе се однесува како затворен прекинувач. Ова може да се исполни ако транзисторот биде поларизиран во заситување, кога и двата PN споеви се директно поларизирани.

Во подрачјето на сатурација напоните U_{BE} и U_{CE} се фиксираат на мали вредности: $U_{BE} = U_{BES} \approx 0.75\text{ V}$, додека $U_{CE} = U_{CES} \approx 0.2\text{ V}$. Подрачјето на заситување настапува тогаш кога колекторската струја го достигне својот максимум, таа се заситува ($I_C = I_{CS}$) и не може повеќе да го следи зголемувањето на базната струја ($I_C < h_{FE} I_B$).

Кога транзисторот се користи во прекинувачки режим, тој вообичаено преминува од заситување во закочување или обратно, што одговара на состојба на вклучен, односно исклучен прекинувач. Улогата на активниот регион е значајна само во засилувачките кола, додека во прекинувачки режим на работа тоа е една преодна состојба која треба да трае што е можно пократко, бидејќи преку неа доаѓа до промена на стационарните состојби.



Сл. 4-11. Символ на PNP транзистор

Биполарен транзистор од PNP тип (сл. 4-11.)

Овие транзистори можат да се најдат во истите подрачја на работа како и транзисторите од NPN тип. Разликата е во поларизацијата која се остварува со негативно напојување доведено на неговиот колектор. Покрај тоа, напонот на прагот на проведување U_γ исто така треба да биде негативен заради што и насоките на течење на струите кога PNP транзисторот проведува се спротивни во однос на NPN транзисторот.

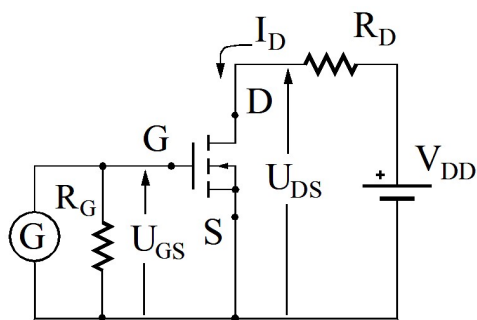
4.2.3. УНИПОЛАРНИ ТРАНЗИСТОРИ

За униполарните транзистори, FET-от и MOSFET-от, карактеристично е тоа што струјата, која тече во нив е составена само од еден тип на носители, од каде го добиле и своето име. При изработката на FET-от се извлекуваат три електроди, и тоа гејт (управувачка електрода), сорс (довод, извор) и дрејн (одвод). Од MOSFET-от се извлекува уште еден извод кој се вика база (супстрат).

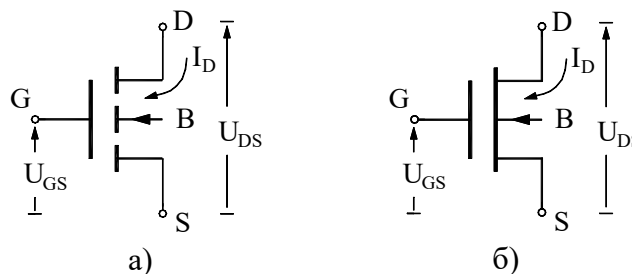
FET. Кај FET-от гејтот се изведува како инверзно поларизиран PN спој. Слично како кај диодата и биполарниот транзистор и кај FET-от се дефинира праг на проводност кој се вика напон на допир и се означува со U_p . Ова е карактеристична вредност на напонот меѓу гејт и сорс U_{GS} , која ја дава произведувачот на транзисторот. FET-от има еден недостаток заради кој не се користи како прекинувачки елемент. Имено, напонот на прагот на проводност U_p има спротивен поларитет од напојувањето и затоа прекинувачките степени со FET не можат директно да се надоврзат еден на друг. Заради тоа, во практиката како прекинувачки елементи се применуваат униполарни MOSFET транзистори, чија што анализа на нивната работа ќе ја изведеме во продолжение и тоа за N-канален MOSFET.

MOSFET. MOSFET-ите се изработуваат со вграден (формиран) и со индуциран канал. Симболичката ознака на N-каналниот MOSFET со индуциран канал е прикажана на сл. 4-12 а), додека на оној со вграден канал на сл. 4-12 б). Слично на FET-от, и кај MOSFET-от се дефинира напон на праг на проводност кој се означува со U_T , а бидејќи претставува карактеристична вредност на напонот U_{GS} тој се означува со U_{GST} . Напонот U_{GST} кај MOSFET-от со вграден канал има спротивен поларитет од напојувањето $+V_{DD}$, но кај MOSFET-от со индуциран канал поларитетот на прагот U_{GST} и напојувањето е ист.

Бидејќи струјата на дрејнот I_D кај N – каналните MOSFET транзистори се создава само од електрони, нивната поларизација се остварува со приклучување на дрејнот на позитивно напојување $+V_{DD}$. Токму прекинувачките карактеристики кај MOSFET-от се однесуваат на зависноста на струјата на дрејнот I_D од напонот помеѓу дрејнот и сорсот U_{DS} , така што основната прекинувачка конфигурација е спојот со заземјен сорс, како што е дадено на сл. 4-13. Во прекинувачките кола MOSFET-ите директно се поврзуваат еден со друг заради што основна потреба е влезните и излезните напони да имаат ист поларитет, па вообичаено во нив се користат MOSFET-и со индуциран канал.



Сл. 4-13. MOSFET како прекинувач во спој со заземјен сорс

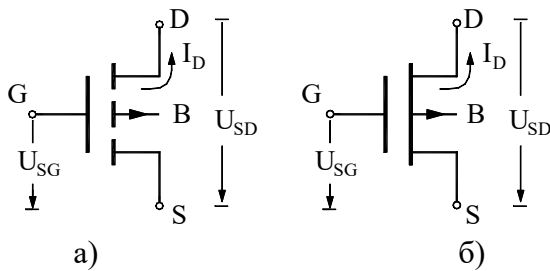


Сл. 4-12. а) N - MOSFET со индуциран канал б) N - MOSFET со вграден канал

Кај MOSFET-от на исклучен прекинувач одговара т.н. подрачје на запирање што се случува кога напонот U_{GS} е помал од U_{GST} ($U_{GS} < U_{GST}$). Со оваа поларизација струјата на дрејнот е занемарлива и таа не протекува ($I_D = 0$), додека напонот меѓу дрејнот и сорсот U_{DS} е максимален ($U_{DS} \approx +V_{DD}$).

Од друга страна, на состојба на затворен прекинувач соодветствува поларизацијата во омското или триодното подрачје на работа за кое што треба напонот U_{GS} да го достигне напонот на прагот на проведување U_{GST} ($U_{GS} = U_{GST}$). Во омското подрачје отпорноста помеѓу дрејнот и сорсот е занемарливо мала и обично се движи во границите од неколку 10-тина до 100-тина оми, така што струјата во дрејнот I_D е максимална, а напонот дрејн-сорс е минимален, приближно нула ($U_{DS} \approx 0$).

При префрлувањето од едната во другата состојба MOSFET-от минува преку подрачјето на константни струи како еден преоден процес. Станува збор за линеарен режим на работа за кој MOSFET-от е провиден и покажува својство на засилување. MOSFET-от се поларизира во подрачјето на константни струи само во засилувачките кола за кои побудниот сигнал има мала амплитуда. Прекинувачките кола со MOSFET-и се дизајнираат така што преодниот процес трае најкус временски период.



Сл. 4-14.

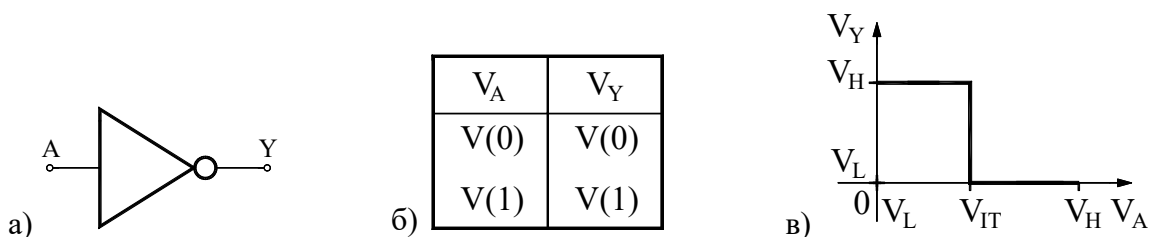
- а) P канален MOSFET со индуциран канал
б) P канален MOSFET со вграден канал.

P-канален MOSFET: За P-MOSFET-от важи сè што наведовме за N-каналниот, со забелешка дека вредностите на прагот на проведување U_{GST} и напојувањето имаат спротивен поларитет, со што се менува и насоката на течење на струјата во дрејнот. Симболот на P-канален MOSFET со индуциран канал е прикажан на сл. 4-14 а), додека со формиран канал на сл. 4-14 б).

MOSFET-ите се многу погодни за изработка на интегрирани кола, бидејќи се едноставни за производство и со нив може да се постигне многу поголема густина на пакување. Во поглед на брзината на работа MOSFET-от заостанува зад биполарниот транзистор заради зголемените отпорности но, од друга страна, ја намалува непотребната потрошувачка на моќност (дисипацијата).

4.3. ИНВЕРТОРСКО КОЛО - ИНВЕРТОР

Кога се анализира принципот на работа на дигиталните кола неодминливо треба да се посвети внимание на улогата на транзисторите како основни полупроводнички елементи кои функционираат во прекинувачки – нелинеарен режим на работа. Овде свое место заземаат биполарните транзистори од NPN и PNP тип, како и N-каналните и P-каналните MOSFET-и. Во врска со тоа, ќе потенцираме дека базични транзисторски кола во импулсната и дигиталната електроника се инверторите, кои најчесто играат улога на електронски прекинувачи, заради што во продолжение ќе ја анализираме нивната работа.



Сл. 4-15. Симбол, функционална таблица и преносна (В/И) карактеристика на инвертор.

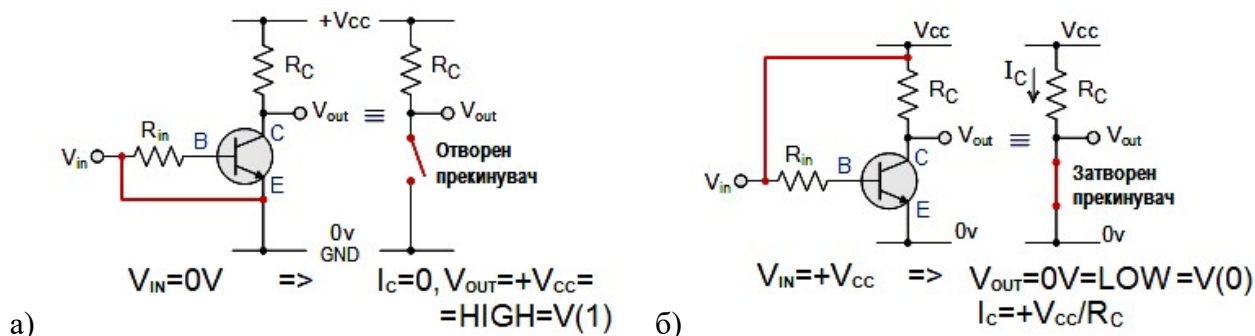
На влезот од инверторот можат да се појават две различни нивоа: високо или ниско. Високото ниво се означува со V_{HIGH} , V_H , или $V(1)$, додека ниското напонско ниво се означува со V_{LOW} , V_L , или $V(0)$.

Високото ниво најчесто е еднакво со напојувањето на колото, $+V_{CC}$ или $+V_{DD}$, а од друга страна, ниското или нултото ниво од $0V$ е потенцијалот на заземјувањето GND , на „масата“ кое се означува и со V_{SS} .

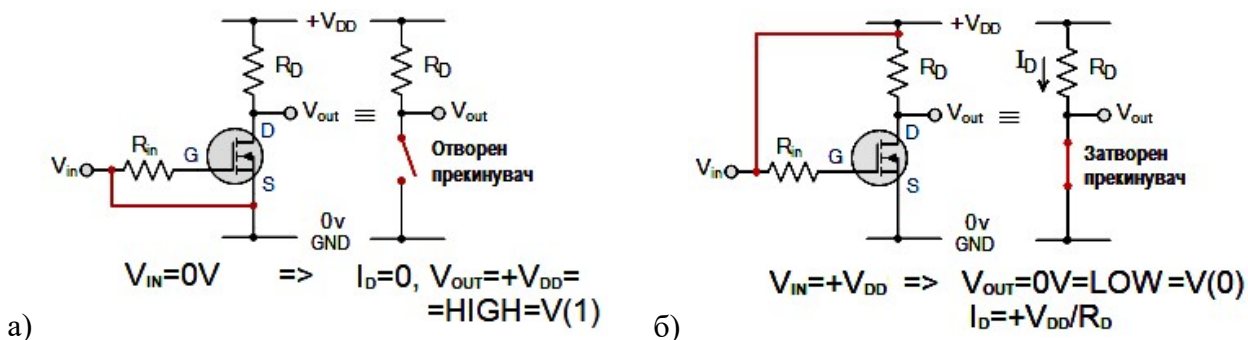
Задачата на инверторот е многу едноставна: ако на неговиот влез се доведе ниско напонско ниво $V_I=V_{LOW}$, на неговиот излез треба да се појави високо ниво $V_O=V_{HIGH}$ и обратно: ако инверторот се побуди со високо ниво $V_I=V_{HIGH}$, на излезот треба да се појави ниско $V_O=V_{LOW}$.

На сл. 4-15 а), б) и в) редоследно се прикажани симболот на инверторското коло, неговата таблица на функционирање и идеализираната преносна карактеристика. Од сл. 4-15 в) се гледа принципот на работа на идеалниот инвертор: за влезни напони од $V_L=0V$ до одреден напонски праг V_{IT} (анг. threshold voltage) на излез се добива високо напонско ниво $V_H = +V_{CC}$, додека влезните напони над напонот на прагот V_{IT} па се' до $V_H = +V_{CC}$, на излез предизвикуваат појава на ниско ниво $V_L=0V$.

Во дигиталната електроника суштинска улога имаат инверторите базирани на биполарните и MOSFET транзисторите. На следните слики се прикажани наједноставни изведби на инвертор со биполарен NPN транзистор, сл. 4-16 а) б) и N-канален MOSFET сл. 4-17 а) б) кои функционираат во прекинувачки режим на работа.



Сл. 4-16. Биполарен NPN транзистор како прекинувач: а) исклучен б) вклучен.



Сл. 4-17. Униполарен N-канален MOSFET транзистор како прекинувач: а) исклучен б) вклучен.

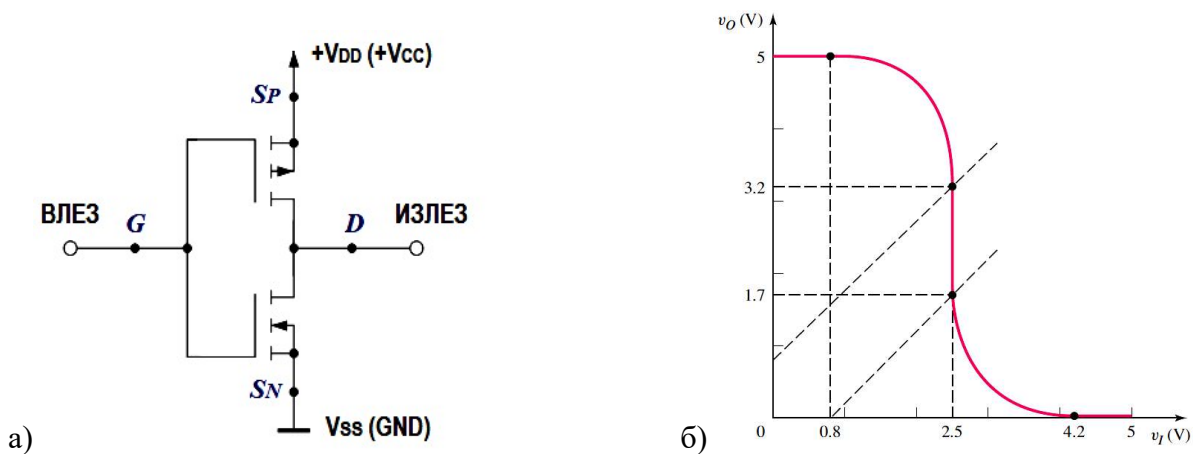
1) Кога влезниот напон е низок $V_{IN}=V_{LOW}=0V$, транзисторите се исклучени заради што излезните струи на споевите колектор-емитер, односно дрејн-сорс не протекуваат ($I_C=0$, $I_D=0$), па на излезот се добива високо напонско ниво еднакво со напојувањето $V_O=V_{HIGH}=+V_{CC}$, односно $V_O=V_{HIGH}=+V_{DD}$;

2) Кога влезниот напон е висок $V_{IN}=+V_{CC}$, односно $V_{IN}=+V_{DD}$, транзисторите се максимално проводни во заситување, односно во триодното подрачје. Така, бидејќи отпорноста помеѓу колекторот и емитерот, односно помеѓу дрејнот и сорсот е минимална, на излезот се добива ниско ниво, $V_O=V_{LOW}=0V$ при што излезните струи колектор-емитер I_C , односно дрејн-сорс I_D се максимални: $I_C=+V_{CC}/R_C$ и $I_D=+V_{DD}/R_D$.

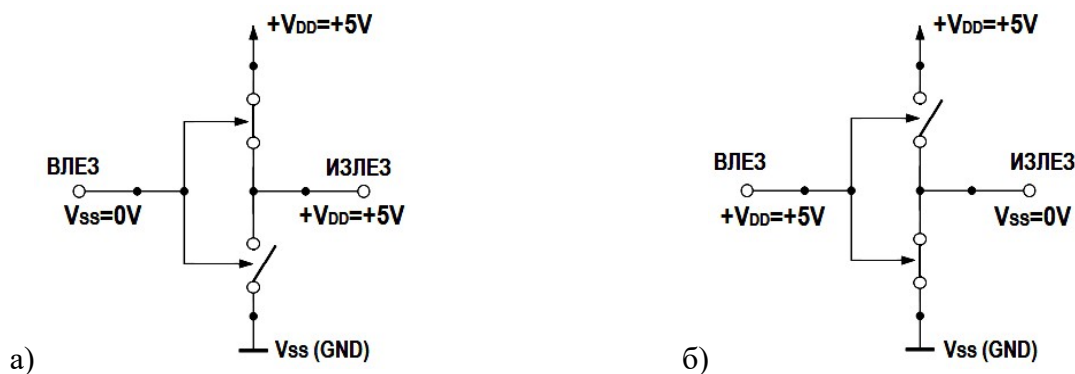
Вака реализираните инвертори имаат доста недостатоци, заради што во практиката за изработка на дигиталните интегрирани кола како основно инверторско коло се применува т.н. CMOS инвертор со два комплементарни MOSFET-и: еден N-канален и еден P-канален. Наједноставната реализација на инверторот во комплементарна техника е прикажан на сликата сл. 4-18 а) заедно со својата преносна влезно/излезна напонска карактеристика дадена на сл. 4-18 б). За дадените сл. 4-18 а) б) се претпоставени еднакви вредности на напонот на проведување на MOSFET-ите $V_{TN} = -V_{TP} = 0.8\text{ V}$, при што е земен извор за напојување од $+5\text{V}$, иако тој може да биде во опсегот од $+3\text{V}$ до $+15\text{V}$. Бидејќи горниот MOSFET е P-канален, а долниот N-канален, принципот на работа е следен:

1) Кога влезниот напон е низок 0V , горниот P-канален MOSFET е проводен, додека долниот N-канален е блокиран, па на излезот се добива високо ниво на напојување;

2) Кога влезниот напон е висок $+V_{DD}$, однесувањето на транзисторите е спротивно: сега горниот P-канален MOSFET е закочен, додека долниот N-канален MOSFET проведува, па на излезот се добива ниско ниво од 0V .



Сл. 4-18. CMOS инвертор: а) електрична шема б) преносна (В/И) напонска карактеристика.



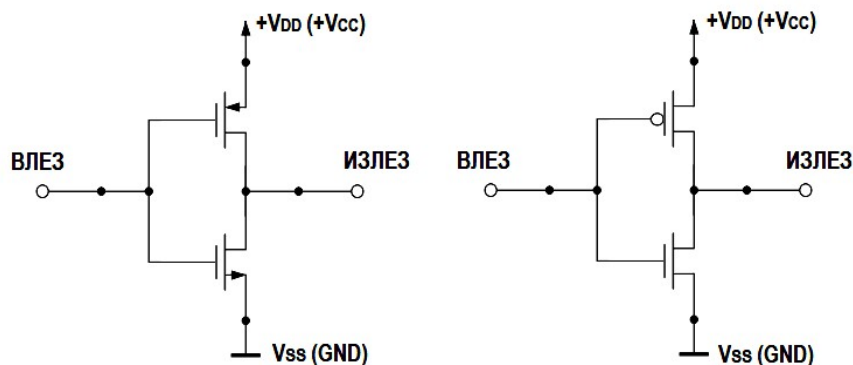
Сл. 4-19. CMOS инвертор како напонски контролиран прекинувач: а) исклучен б) вклучен.

Овој начин на функционирање поедноставно може сликовито да се објасни и разбере ако ги имаме во вид сл. 4-19 а) и б) на кои MOSFET-ите се прикажани како механички прекинувачи, кои се контролираат преку вредноста на влезниот напон:

1) кога на влезот се доведе ниско напонско ниво $V_{IN} = V_{LOW} = 0\text{V}$ се исклучува долниот прекинувач, но се вклучува горниот прекинувач, така што излезот се поврзува со напојувањето и со тоа се подигнува на високо ниво: $V_O = V_{HIGH} = +V_{DD}$;

2) кога напонот на влезот е висок $V_{IN} = +V_{DD}$ се отвора горниот прекинувач, додека се затвора долниот прекинувач, па излезот се поврзува на „маса“, спуштајќи се на ниско ниво $V_O = V_{LOW} = 0\text{V}$.

CMOS инверторот на сл. 4-20 е прикажан на два различни начини со поедноставени симболички ознаки за MOSFET транзисторите, кои почесто се користат во дигиталната електроника наместо стандардните симболи, кои беа применети на сл. 4-18.



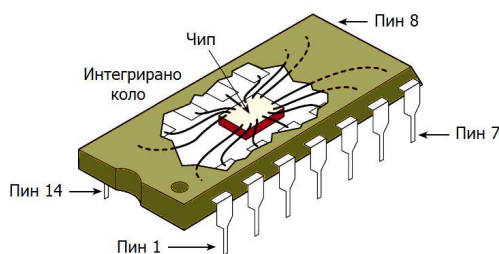
Сл. 4-20. Шема на CMOS инвертор со поедноставени симболички ознаки на MOSFET-ите

4.4. ВОВЕД ВО ДИГИТАЛНИ ИНТЕГРИРАНИ КОЛА

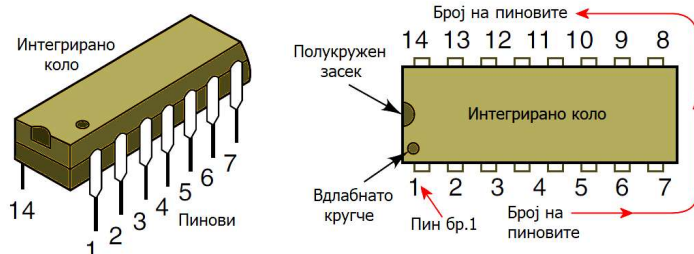
Интегрираните кола, најчесто монолитни, генерално се класифицираат во две категории: (а) линеарни интегрирани кола (ЛИК) и (б) дигитални интегрирани кола (ДИК). Линеарните интегрирани кола (ЛИК) обработуваат континуирани електрични сигнали и се користат за реализација на засилувачи, хармониски осцилатори, потоа регулатори, ограничувачи и компаратори на напон, како и многу други аналогни електронски кола чии елементи се поларизираат во линеарен режим на работа. Од друга страна, дигиталните интегрирани кола (ДИК) обработуваат дигитални сигнали со две напонски нивоа: високо V_H и ниско V_L , кои ги претставуваат битовите, односно логичките состојби 1 и 0.

Стандардните логички функции ги анализираваме од математички аспект, но и од аспект на теоријата на логички кола при што видовме дека сите тие се реализираат со примена на соодветни логички кола или, како што уште се викаат, логички порти. Секое логичко коло има еден излез, кој одговара на функцијата која тоа коло ја извршува, и повеќе влезови преку кои се доведуваат променливите од кои зависи функцијата на излезот.

За да се користат во практиката, логичките кола, како и сите други посложени логички комбинациски и секвенцијални мрежи, се произведуваат во форма на дигитални интегрирани кола (ДИК). Срцето на ИК е чипот којшто се наоѓа во внатрешноста на ИК.



Сл. 4-21 Чип во ДИК



Сл. 4-22 ДИК – различни погледи од горе

Чипот претставува минијатурно електронско коло, кое извршува одредена логичка функција бидејќи тој реализира поголем број логички кола.

Чипот е составен од голем број на елементи како што се биполарните и/или униполарните – MOSFET транзисторите, потоа диоди и отпорници со екстремно мала – микронска и нано-големина кои се интегрирани како елементи на соодветна силициумска подлога – супстрат (сл. 4-21).

Во процесот на фабрикување на секое ИК, различните компоненти меѓусебно се поврзуваат со многу тенки проводници на исто така многу мало парче полупроводник од силициум, според однапред зададена електрична шема, формирајќи го на тој начин електронското коло кое се нарекува чип. Чипот најчесто се вметнува и се заштитува со пластично или керамичко куќиште, а врските се залемуваат на надворешните пинови за да формираат ИК (интегрирано коло). Оваа постапка резултира со зголемување на сигурноста и намалување на тежината и на големината на ИК. На сл. 4-22 е претставено ИК пакувано во 14-пинско дворедно DIP (DIL) куќиште.

Во овој модул ќе се фокусираме на најважните базични карактеристики со кои се опишува внатрешната структура и ќе извршиме анализа на функционирањето на оние фамилии на ДИК (ФДИК) коишто најчесто се сретнуваат во практиката.

Многу е важно да знаеме и да запамтиме дека различните фамилии логички кола најмногу се разликуваат во типот на употребените основни електронски елементи – транзисторите, што се користат за изведбата на нивните логички кола во внатрешноста на чипот. Од една страна TTL/ECL фамилиите користат биполарни транзистори како основни градбени елементи за реализација на внатрешните електронски кола, додека од друга страна PMOS, NMOS и CMOS фамилиите користат униполарни MOSFET транзистори како нивни базични елементи. Во оваа модуларна целина, ќе ги презентираме најважните карактеристики на секоја од овие фамилии на ДИК, како и на нивните под/суб – фамилии.

4.5. КЛАСИФИКАЦИЈА НА ДИК

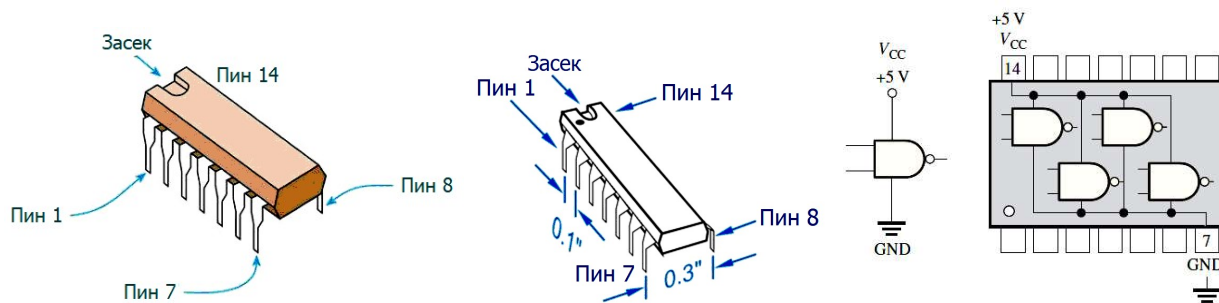
Дигиталните ИК-а најчесто се категоризираат според комплексноста на електронските кола, кои се вградени во чипот на ДИК, што се мери со бројот на еквивалентни логички кола (порти) реализирани на супстратот од силициум. Нивоата на комплексност, според кои се класифицираат ЛОК, се нарекуваат степени на интеграција. Степенот на интеграција го прикажува бројот на логички кола кои се содржат во еден чип.

Секое ДИК содржи одреден број на логички кола, кој може да биде голем, многу голем или екстремно голем, што зависи од степенот на интеграција на ДИК за кое станува збор. Така на пр. мал степен на интеграција (анг. small-scale integration, SSI) се однесува на ДИК-а кои содржат до 10 логички кола (порти) во еден чип. Интеграцијата со среден обем (анг. medium-scale integration, MSI) вклучува од 10 до 100 порти по чип, додека интеграцијата од големи размери (анг. large-scale integration, LSI) се однесува на чипови кои во својот состав содржат 100 до 10.000 логички кола. ИК-а со многу голем степен на интеграција (анг. very large-scale integration, VLSI) содржат од 10.000 до 100.000 порти во еден чип. Уште поголема густина на пакување имаат ИК-а со ултра голем степен на интеграција (анг. ultra large-scale integration, ULSI) кои содржат од 100.000 до 1.000.000 логички кола во еден чип, а после нив доаѓаат чиповите со гига степен на интеграција (анг. Giga scale integration, GSI) кои содржат над 1.000.000 логички кола во своето ИК.

Последниве години, како мерка за технолошкиот напредок во литографскиот процес на производство компаниите кои произведуваат полупроводнички компоненти наведуваат две карактеристики, а тоа е должината или ширината на гејтот на транзисторот со којшто се реализираат ЛОК во внатрешноста на чипот на ДИК (што се мери во nm), како и густината на транзисторите во чипот што се искажува со број на транзистори на единица површина што се мери во милиони транзистори на mm² (MTr/mm²).

Во реалниот свет се произведуваат различни фамилии на логички кола кои според процесот на производство главно се класифицирани во две категории и тоа: (а) биполарни ДИК, кои во својот состав се базираат на биполарните транзистори и (б) ДИК чии основни составни елементи се униполарните – MOSFET транзисторите.

ДИК комерцијално се достапни во голем број на најразноводни куќишта од кои за изработка на практичните вежби, кога се изучува оваа проблематика, најмногу се користат ИК пакувани во двoredни DIP (DIL) куќишта (анг. Dual-in-Line Package), како на сл. 4-23.



Сл. 4-23 14-пински двoredни DIP (DIL) куќишта на ДИК (поглед од горе)

Според внатрешната конструкција и процесот на изработка на дигиталните интегрирани кола, тие можат да се поделат во неколку различни фамилии, кои се познати по своите кратенки и тоа: RTL (отпорничко-транзисторска логика, англ. Resistor-Transistor Logic), DTL (диодно-транзисторска логика, англ. Diode-Transistor Logic), TTL (транзисторско-транзисторска логика, англ. Transistor-Transistor Logic), ECL (логика со споени емитери, англ. Emitter-Coupled Logic), I²L (интегрирана логика со вбризување, англ. Integrated-Injection Logic), MOS logic (логика со N- или P-MOSFET транзистори, англ. Metal-Oxide-Semiconductor Field-Effect Transistor), или пократко силициумски транзистор со метален оксид (англ. Metal-Oxide-Silicon transistor, MOS transistor), како и комплементарна MOSFET логика или логика со комплементарни MOSFET транзистори (англ. CMOS logic, Complementary MOS).

Во практиката многу често како синоним за фамилиите на дигитални интегрирани кола (ФДИК) се користи и поимот фамилии на ЛОК (ФЛОК), бидејќи основна градбена компонента на секоја посебна фамилија е одредено универзално ЛОК од НИЛИИ или НИИ тип, со чие поврзување и фабрикување се добиваат најразлични ДИК, кои извршуваат секакви, па дури и најсложени логички функции.

Во продолжение фокусот ќе го ставиме врз CMOS фамилијата и нејзините различни варијанти и серии затоа што тие имаат најголема примена во практиката. Трите фамилии на ЛОК: RTL, DTL и најпрвите – стандардните TTL нема да ги анализираме бидејќи тие имаат само историско значење, и воопшто не се користат во дизајнирањето на поновите дигитални системи. Покрај нив, нема да ги анализираме ниту компонентите кои припаѓаат на I²L интегрираната логика со вбризување, ECL логиката со споени емитери, ниту пак NMOS или PMOS дигиталните кола затоа што имаат многу помала практична примена.

Во современите дигитални системи најчесто се сретнуваат ДИК со повисоки степени на интеграција како што се MSI чиповите, а посебно LSI, VLSI, ULSI и GSI компонентите. Ваквите ДИК извршуваат функции за кои би биле потребни неколку печатени плочки преполнети со SSI интегрирани кола со мал степен на интеграција. Сепак, во литературата каде се изучуваат основите на дигиталната електроника и дигиталните системи се SSI чиповите, кои во себе содржат мал број на логички кола, најмногу до 10, кои се користат како базични компоненти за понатамошно проширување и продлабочување на знаењата за покомплексните ДИК-а. Имено, анализата на принципот на работа на фундаменталните градбени блокови на дигиталните системи во средните стручни училишта, како и на сродните факултети, се врши со примена на практични вежби во кои SSI чиповите се користат како основни електронски компоненти. Со нив средношколците и студентите се фокусираат на дизајнирање, изработка и тестирање на помали проекти со примена на експериментална прото-плочка (англ. breadboard). Се разбира и за откривање на дефекти доколку тие се појават за време на нивното функционирање.

4.6. ГЛАВНИ КАРАКТЕРИСТИКИ НА ФАМИЛИИТЕ НА ДИК

Со широко распространетата употреба на дигиталните интегрирани кола (ДИК) се јавува неопходна потреба за запознавање и разбирање на електричните карактеристики на најчесто користените фамилии на ДИК (ФДИК), како и на логичките кола кои влегуваат во нивен состав.

Различните ФДИК обично се оценуваат со споредување на дефинирани стандардни параметри и својства кои се однесуваат на основното логичко коло за секоја фамилија посебно. Во продолжение ќе наброиме најважните параметри карактеристични за ФДИК:

1. Извор на напојување (анг. Power supply requirement);
2. Струјни и напонски параметри (анг. Current and voltage parameters).
3. Отпорност на шумови (анг. Noise immunity);
4. Влезно приклучување (анг. Fan in);
5. Излезно приклучување (анг. Fan out);
6. Време на доцнење (каснење, пропагација, пренесување) (анг. Propagation delay);
7. Моќност на дисипација (загуби). (анг. Power dissipation);
8. Температура на работа (работна температура) (анг. Operating temperature);

Наведените параметри на одредена ФЛОК зависат од технологијата во која е изработено нејзиното основно ЛОК, поточно од прекинувачкиот режим на работа на употребените транзистори кои влегуваат во состав на колото. Токму заради постигнување на подобри карактеристики компаниите, кои произведуваат ФДИК, непрекинато вложуваат во развој на нови фамилии на ЛОК, а со цел да ги подобрат нивните перформанси.

Како еден многу важен документ кој содржи конкретни вредности за сите претходно наведени карактеристики за дадено ДИК, ќе го споменеме документот или листот со податоци (анг. datasheet). На крајот од модулот, во посебен прилог е презентиран пример на еден ваков документ на ДИК со ознака 74НС04 кое содржи шест инверторски ЛОК.

4.6.1 Извор на напојување

Напонот на напојување е претставен со еднонасочен извор на константен напон. Поточно, станува збор за неговата вредност и варијациите, кои се дозволени за да може одредена ФДИК нормално да работи. Напојувањето е првиот од значајните параметри за оценување на актуелната ФДИК.

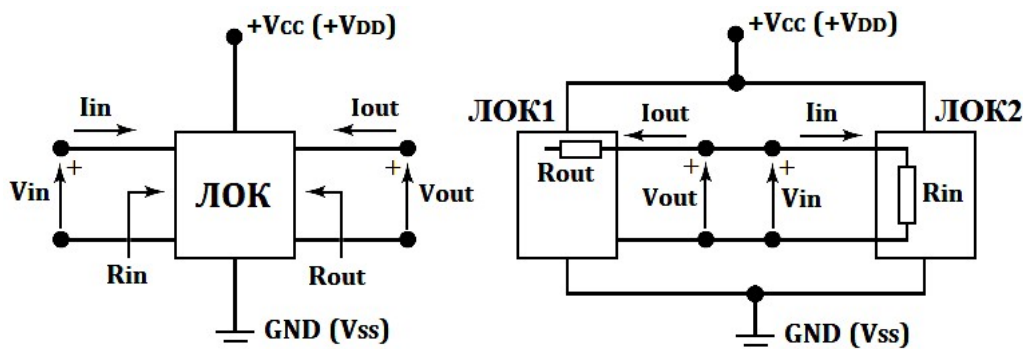
Во практиката се произведуваат најразлични ФДИК, со различни барања во однос на нивниот напон на напојување кој може да се движи во границите од +3V до +15V, или да има фиксни нивоа од +5 V, односно +3.3 V. Дизајнерот на логичката шема треба да ги има во вид спецификациите наведени од производителот на ДИК за таа фамилија во документот со податоци како би можел да избере најсоодветен извор за напојување.

Дополнително, напојувањето е многу важно заради тоа што, познавајќи го овој параметар може да се заклучи дали постои можност за поврзување на некое ДИК од една фамилија со некое ДИК од друга фамилија.

4.6.2 Струјни и напонски параметри

Производителите на ДИК наведуваат одредени напонски и струјни параметри, кои се однесуваат на влезовите и излезите на ЛОК содржани во нив. Тие се многу важни при изборот на најсоодветна ФДИК заради проектирање на одреден дигитален систем.

Напонските и струјните параметри се однесуваат на влезовите и излезите на ЛОК за секоја ФДИК. За нивно дефинирање ЛОК се анализира како четворопол според сл. 4-24 а). Притоа се разгледува поврзувањето на две ЛОК едно со друго: првото ЛОК се третира како побудно – драјверско коло, додека второто ЛОК претставува негово оптеретување – потрошувачко коло, како што е претставено на сл. 4-24 б).

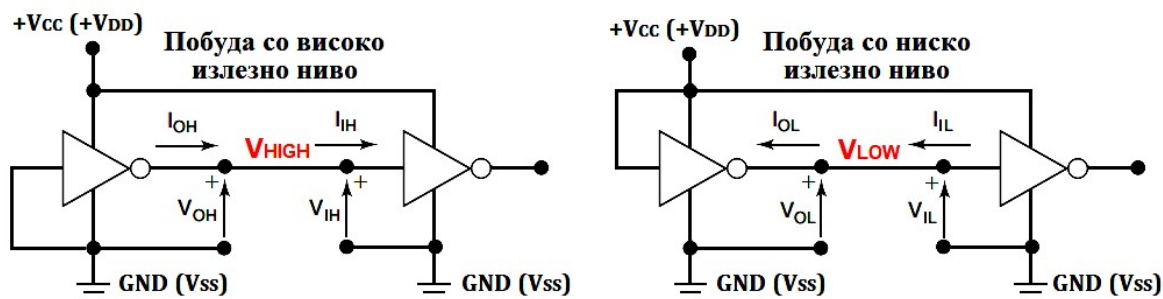


Сл. 4-24 а) ЛОК како четворопол б) Поврзување на две ЛОК-а како четворополи

Пред да ги наброиме и накратко да ги објасниме напонските и струјните параметри, ќе наведеме многу важни карактеристики, кои во принцип, се однесуваат за секое ЛОК. Имено, станува збор за влезната и излезната отпорност на ЛОК при што принципиелно може да се смета дека влезната отпорност на ЛОК е беконечно голема $R_{in} \rightarrow \infty$, заради што влезната струја $I_{in} \rightarrow 0$ е бесконечно мала. Оваа претпоставка важи, без оглед на тоа дали на влезот од ЛОК има високо или ниско напонско ниво; влезот на ЛОК практично воопшто не влечи струја. Покрај тоа, може да се земе дека излезната отпорност на ЛОК е или бесконечно мала $R_{out} \rightarrow 0$ или бесконечно голема $R_{out} \rightarrow \infty$ што зависи од тоа во каква состојба се наоѓа ЛОК, поточно напонот на неговиот излез.

Дизајнерот мора да води сметка за напонските и струјните параметри, бидејќи тие директно влијаат врз нормалната работа на дигиталниот систем. Овие карактеристични параметри се гледаат на сл. 4-25 а) б), а накусо ги објаснуваме во продолжение:

- (1) V_{OH} , $V_{out}(1)$ – високо ниво на излезниот напон. Се работи за минималното напонско ниво кое треба да се појави на излезот од ЛОК за тоа ниво да биде расположиво на приклучените логички кола како високо ниво на логичка 1,
- (2) I_{OH} , $I_{out}(1)$ – излезна струја при високо ниво на излезниот напон. Оваа струја стои на располагање и може да биде повлечена од страна на излезниот приклучок кога на него ќе се појави високо напонско ниво кое одговара на логичка 1,



Сл. 4-25 а) Струјни параметри на ДИК

б) Напонски параметри на ДИК

- (3) V_{IH} , $V_{in}(1)$ – високо ниво на влезниот напон. Ова е минималното напонско ниво потребно да се појави на влезот на основното ЛОК за тоа ниво да биде препознаено како високо ниво на логичка 1,

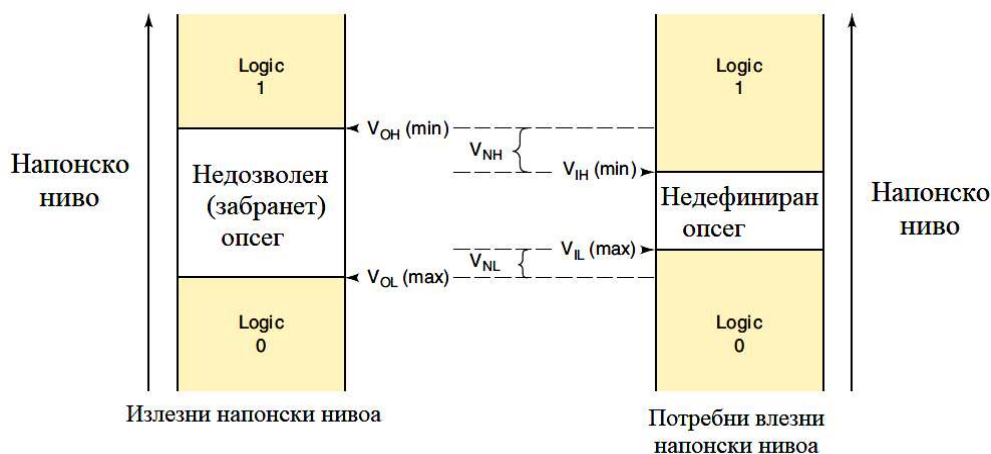
- (4) I_{IH} , $I_{in}(1)$ – влезна струја при високо ниво на влезниот напон. Се мисли на струјата која што тече во влезниот приклучок кога на него ќе се донесе високо напонско ниво што одговара на логичка 1,
- (5) V_{OL} , $V_{out}(0)$ – ниско ниво на излезниот напон. Се работи за максималното напонско ниво кое може да се појави на излезот од основното ЛОК за да може приклучените ЛОК тоа ниво да го препознаат како ниско ниво на логичка 0,
- (6) I_{OL} , $I_{out}(0)$ – излезна струја при ниско ниво на излезниот напон. Тоа е струјата што стои на располагање и која може да биде повлечена од страна на излезниот приклучок кога на него ќе се појави ниско напонско ниво, кое соодветствува на логичка 0.
- (7) V_{IL} , $V_{in}(0)$ – ниско ниво на влезниот напон. Станува збор за максималното напонско ниво кое може да се појави на влезот на ЛОК за истото биде препознаено како логичка 0,
- (8) I_{IL} , $I_{in}(0)$ – влезна струја при ниско ниво на влезниот напон. Зборуваме за струјата која тече во влезниот приклучок кога на него ќе се донесе ниско напонско ниво кое соодветствува на логичка 0,

4.6.3 Отпорност на шумови

Поимот шум (анг. noise) означува некој непожелен напонски сигнал со мало ниво, кој се појавува во облик на пикови или шилци (анг. spikes, transients), напонски флукутации (анг. glitches), или нагли скоковити напонски промени. Шумот е секогаш присутен во природата, а посебно во електричните уреди каде се јавуваат електро-магнетни зрачења.

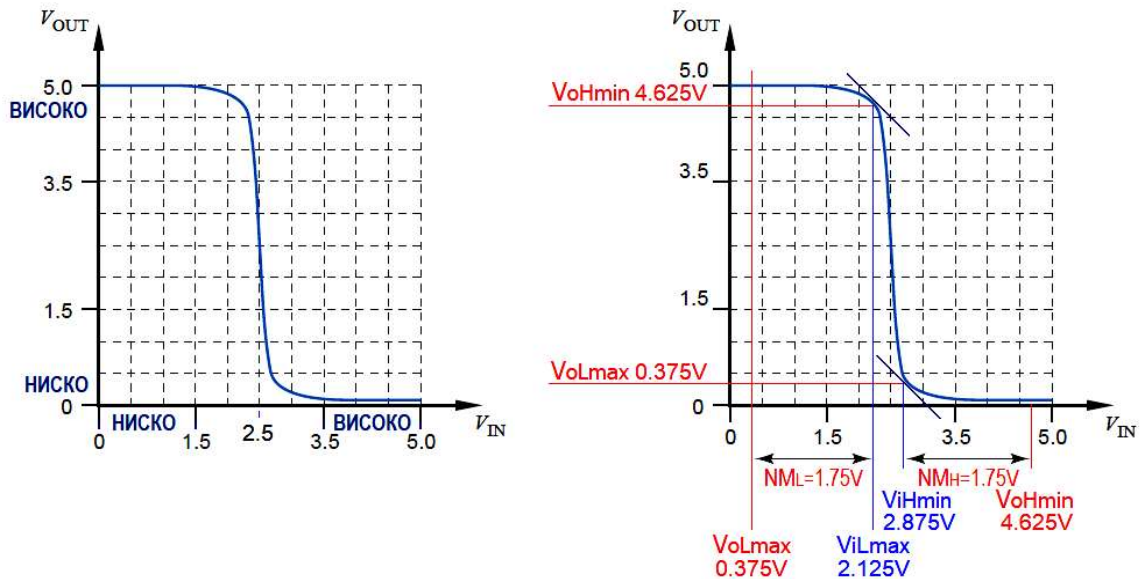
Во одредени услови присуството на шумот може да биде преголемо и со тоа да предизвика промена на влезното, или излезното напонско ниво, а со тоа и непосакувана промена на логичкото ниво, што понатаму доведува до неправилно однесување и небезбедна работа на ДИК.

Отпорноста на пречки (шумови) (анг. Noise immunity) се одредува преку т.н. маргина на пречки (анг. noise margin). Маргината (опсегот) на пречки е границата на напонското ниво коешто може да се појави на влезот од ЛОК без да се влоши неговото логичко функционирање. Разликата помеѓу влезното логичко напонско ниво и дозволениот праг на отстапување на излезниот напон претставува маргина на шум (сл. 4-26).



сл. 4-26 Дозволен и забранети напонски нивоа – маргина на шум

Маргината на шум произлегува од влезно/излезната (В/И) преносна карактеристика (анг. input-output transfer characteristics) на ЛОК. На сл. 4-27 е прикажан еден пример кој се однесува на CMOS инвертор напојуван со еденонасочен напонски извор од +5V.

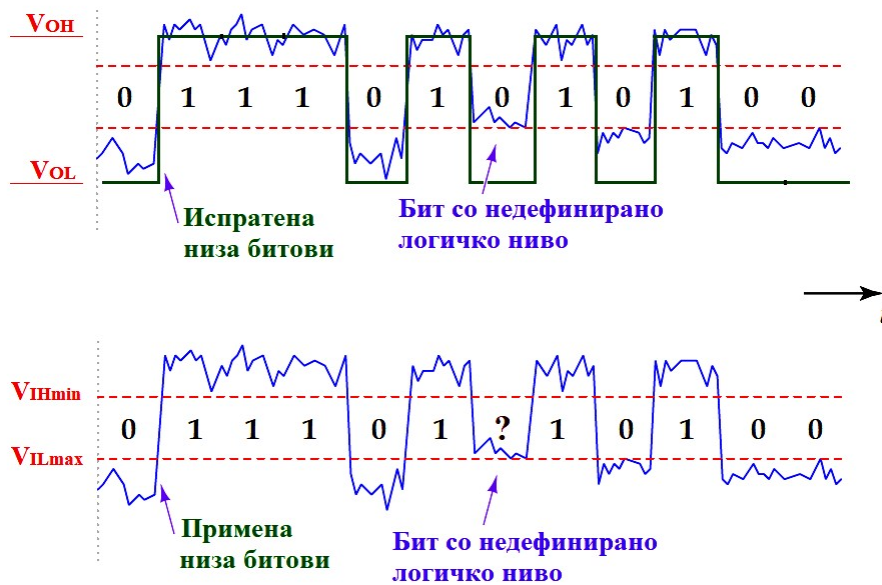


сл. 4-27 Маргини на шум во В/И преносната карактеристика на CMOS инвертор

Сликите сл. 4-26 и сл. 4-27 се однесуваат на типично основно ЛОК кое го фабрикувал некој производител на ДИК. Од сликите е видно дека, било кое влезно напонско ниво поголемо од V_{IHmin} се препознава како високо напонско ниво на логичка 1. Што се однесува до ниското напонско ниво присутно на влезот, тоа не смее да го надмине нивото V_{ILmax} , за да биде препознаено како ниско напонско ниво на логичка 0.

Од друга страна, високото напонско ниво кое ја презентира логичката 1 на излезот од колото мора секогаш да биде поголемо од V_{OHmin} , додека излезното напонско ниво кое е претставник на логичката 0-а мора да биде секогаш помало од V_{OLmax} .

Од кажаното може да се заклучи дека произлегуваат два типа на маргини на шум: маргина на шум на логичка 0 или маргина на шум на ниско ниво V_{NL} или $NM0$, како и маргина на шум на логичка 1 или маргина на шум на високо ниво V_{NH} или $NM1$.



сл. 4-28 Временски облици на а) испратен и б) примен дигитален сигнал со шум

Наведените маргини на пречки V_{NL} и V_{NH} се пресметуваат со следниве равенки:

$$V_{NL} = V_{ILmax} - V_{OLmax} \quad (4-2)$$

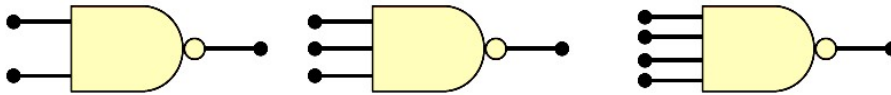
$$V_{NH} = V_{OHmin} - V_{IHmin} \quad (4-3)$$

Маргините на шум зависат од параметрите на ЛОК, како и од процесот на фабрикување на самата фамилија на ДИК. Овие фактори влијаат врз напонското ниво на логичкиот сигнал и можат да доведат до непредвидена промена на посакуваното напонско ниво предизвикувајќи несигурна работа, како што може да се види на сл. 4-28 а) б). На сл. 4-28 а) е прикажан испратен дигитален сигнал, додека на сл. 4-28 б) е прикажан сигналот добиен на приемната страна. Очигледна е настанатата грешка во средниот бит кој е испратен како логичка 0, врз кој влијаел шумот. Имено, испратеното ниско ниво на тој бит се зголемило над вредноста V_{ILmax} заради што на приемната страна ќе биде добиено невалидно напонско ниво, а со тоа и сигнализација за грешка.

4.6.4. Влезно приклучување

Максималниот број на влезови, поточно на истородни ЛОК (оптеретувања, англ. loads) коишто можат да бидат приклучени на влезот од основното логичко коло без притоа да се наруши неговото нормално функционирање се дефинира како фактор на влезно приклучување или фан-ин фактор (англ. Fan in).

Овој параметар ги детерминира функционалните можности на влезот од логичкото коло. Така на пр. ако на влезот од дадено ЛОК можат да се приклучат 10 излези од други ЛОК, а без притоа да се деградира неговата правилна работа, се заклучува дека бројот на влезни приклучоци е 10.



Сл. 4-29 а) б) в) Фактор на влезно приклучување – Фан-ин

За НИ ЛОК чиј симбол е прикажан на сл. 4-29 а) фан-ин факторот е 2, за ЛОК од сл. 4-29 б) фан-ин факторот е 3, додека ЛОК дадено на сл. 4-29 в) има фан-ин фактор 4.

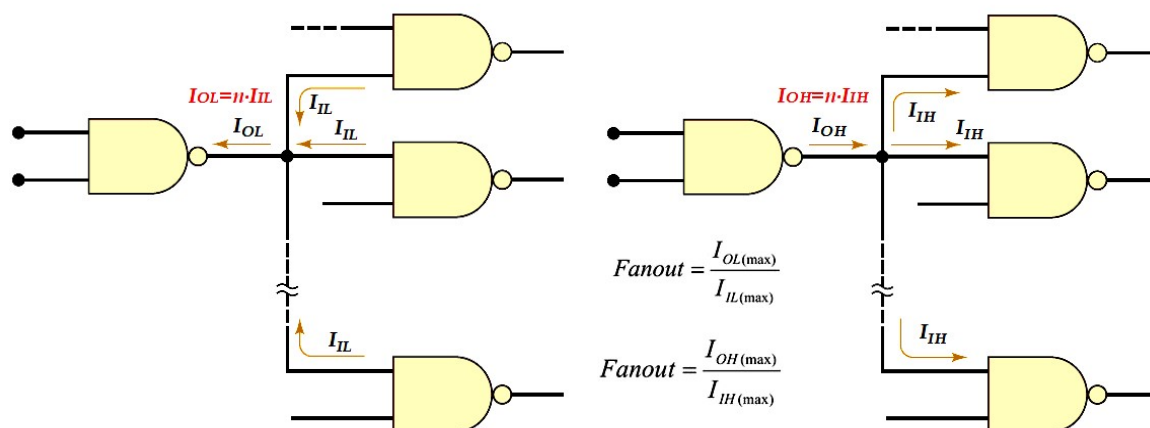
4.6.5. Излезно приклучување

Факторот на излезно приклучување или фан-аут факторот (англ. Fan out) се однесува на максималниот број на стандардни истородни ЛОК, кои како оптеретувања (англ. loads) на излезот може да ги побудува основното ЛОК на дадена ФЛОК како драјвер, но без притоа да се влоши или деградира неговото нормално функционирање.

Како стандардно оптеретување се дефинира влезниот приклучок на ЛОК од истата фамилија на ДИК земајќи ја во вид струјата којашто ја влечи тоа ЛОК. Вообичаено е едно ЛОК да побудува неколку други ЛОК при што вкупната излезна струја преставува збир од влезните струи на секое од побудените ЛОК. Излезната струја мора да биде обезбедена од страна на побудувачкото ЛОК според сл. 4-30 а) б). Со други зборови кажано, побудувачкото коло мора да биде способно да ја даде, односно да ја прими, потребната излезна струја како збир на струите од сите приклучени ЛОК, поврзани на неговиот излез според равенката (4-5), но притоа да го одржува излезниот напон на потребното логичко ниво.

$$Fanout = \frac{I_{OL(max)}}{I_{IL(max)}} \quad Fanout = \frac{I_{OH(max)}}{I_{IH(max)}} \quad (4-4)$$

Бројот на излезни приклучоци зависи од излезната импеданса (отпорност) на побудувачкото ЛОК и од влезната импеданса на ЛОК, кои се побудени од него и се поврзани на неговиот излез. За да биде што поголем максималниот број на излезни приклучоци, како барање кое се поставува и кое треба да биде исполнето е излезната отпорност на драјверското ЛОК да е многу мала, додека влезната импеданса на оптеретувачкото коло да е многу голема. Со вакви вредности на излезната и на влезната отпорност драјверското коло ќе може да се оптовари со поголем број истородни ЛОК-а.



Сл. 4-30 Фактор на излезно приклучување – Фан-аут

Фан-ин и фан-аут факторите играат исклучително важна улога при меѓусебното поврзување на логичките кола кога треба практично да се реализираат логичките шеми. Имено, треба да се внимава дека бројот на влезни приклучоци не може да се зголеми, односно на еден влез не може да се поврзат повеќе излези од ЛОК. Од друга страна, на еден излез од ЛОК вообичаено се поврзуваат повеќе влезови од други ЛОК, но притоа никако не смее да се надмине фан-аут факторот.

4.6.6 Време на доцнење

За логичките кола, кои ги анализиравме во претходните тематски целини, претпоставуваме дека се со идеални карактеристики во поглед на брзината на работа, т.е. дека излезните логички нивоа се менуваат моментално т.е. едновремено со промената на логичките нивоа на побудните влезни сигнали без никакво задоцнување (сл. 4-31 а). За разлика од нив, во реалните ДИК логичкиот сигнал се појавува на излезот од ЛОК со одредено доцнење во однос на влезниот сигнал бидејќи поминува низ ЛОК (сл. 4-31 б).

Времето на доцнење (пропагација) t_p , се дефинира како време кое е потребно да помине за излезот од логичкото коло да се промени во однос на моментот кога се променило логичкото ниво на влезовите, кои ја предизвикуваат таа промена на излезот. Тоа е време потребно за пренесување т.е. преминување на влезниот сигнал, од влезот до излезот. Имајќи предвид дека станува збор за временски фактор, може интуитивно да се заклучи дека станува збор за параметар кој има одлучувачка улога во брзината на работа на основното инвертирачко ЛОК за дадена ФДИК. Заради ова, времето на доцнење t_p всушност ја покажува брзината на работа и на целата фамилија на ДИК. Имено, пократкото време на каснење значи побрз одговор на излезот во однос на влезната побуда.

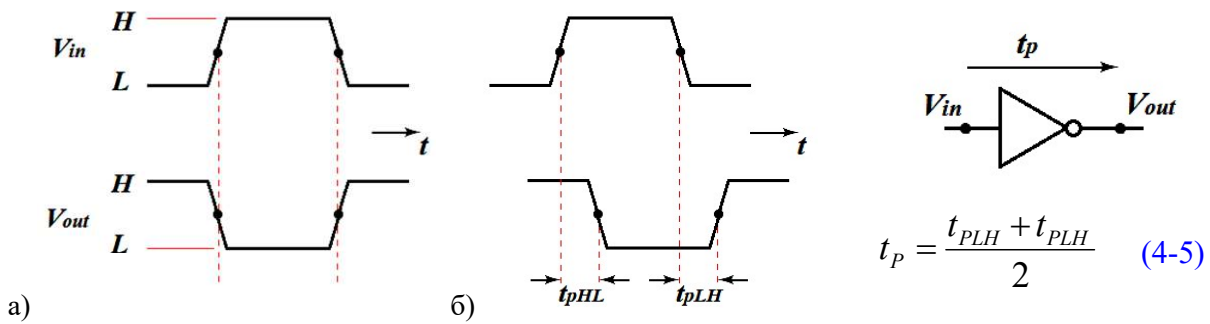
Во однос на ваквото каснење на сигналите се дефинираат две времиња на доцнење кои се означуваат со t_{pLH} и t_{pHL} и кои се прикажани на следната сл. 4-31 б), при што

- ↳ t_{pLH} е времето на доцнење кое е потребно за сигналот да се смени од ниско напонско ниво (анг. LOW, V_{LOW}) кое одговара на логичка 0, на високо напонско ниво (анг. HIGH, V_{HIGH}) кое соодветствува на логичка 1,

↪ t_{pHL} е времето на каснење кое треба да помине за сигналот да падне од високо напонско ниво (анг. HIGH, V_{HIGH}) на логичка 1, на ниско напонско ниво (анг. LOW, V_{LOW}) кое одговара на логичка 0.

Времињата на доцнење може да се видат на временските дијаграми каде се цртаат брановите форми на напонските нивоа на влезниот и излезниот напон. Секое од овие времиња се мери почнувајќи од моментот кога влезниот побуден сигнал почнал да се менува и достигнал 50% од своето ниво, па сè до моментот кога излезниот сигнал исто така достигнал 50% од промената на неговото ниво.

Генерално земено, двете времиња на доцнење, t_{pLH} и t_{pHL} меѓусебно се разликуваат и не се меѓусебно еднакви. Уште повеќе, тие варираат и во зависност од оптеретувањето на колото. Заради тие причини, се дефинира средната вредност на овие две времиња на каснење. Тоа е средното време на доцнење t_p кое, како параметар се користи за да се спореди и рангира логичкото коло од една фамилија на ЛОК во однос на друга фамилија.

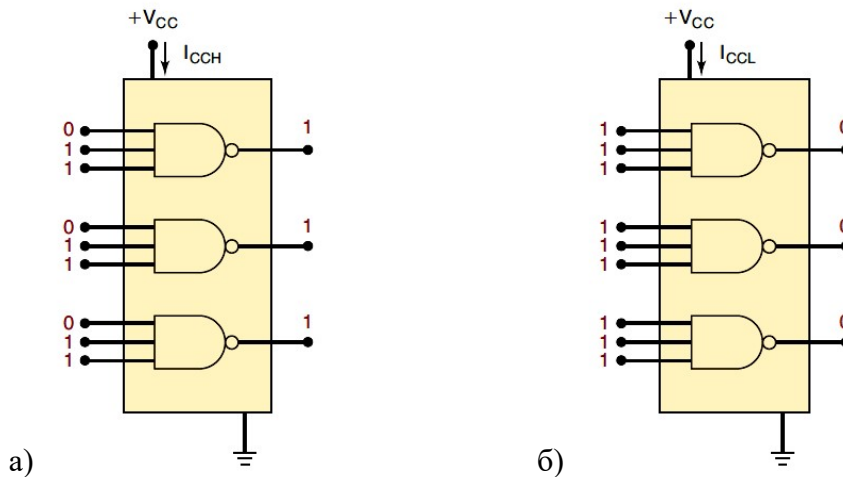


Сл. 4-31 Време на доцнење t_p : а) идеален случај б) реален случај

4.6.7. Моќност на загуби

Моќноста на дисипација или моќноста на загуби P_D , е мерка за моќта која е потрошена од страна на логичките кола за тие да одговорат на побудата, присутна на сите нивни влезови. Средната моќност, или еднонасочната моќност на загуби P_D е производ од приклучениот напон на напојување и од средната вредност на струјата што ја дава тој извор при високи, односно при ниски излезни нивоа. Имено, во процесот на работа транзисторите, со кои се реализирани ЛОК во внатрешноста на ДИК, влечат различна струја, која им е потребна за нивно правилно функционирање при висок, односно низок излез (сл. 4-32).

$$P_D = \frac{(I_{CCH}V_{CC} + I_{CCL}V_{CC})}{2} \tag{4-6}$$



Сл. 4-32 Моќност на загуби P_D при а) високо б) ниско излезно напонско ниво

4.6.8. Работна температура

ЛОК во било кое ДИК во основа се изведени со транзистори како базични градбени полупроводнички елементи кои што се сензитивни на температура по самата своја природа. Работната температура на ДИК вообичаено може да варира во границите од 0°C до + 70°C за комерцијални и индустриски апликации, односно од -55°C до +125°C за воени намени и за електронски склопови и уреди кои се користат за истражувања на морските и океанските длабочини, како и за истражувања на вселената.

Во врска со се' она што до сега го изложивме, во посебен прилог е претставен пример на еден документ со податоци (анг. datasheet) за ДИК 74НС04 кое содржи шест инвертори. Анализирајќи го него подетално ќе се запознаеме со конкретните вредности на внатрешните критични параметри и карактеристики на 74НС серијата на ДИК. Со тоа индиректно ќе осознаеме и како да ги анализираме суштинските параметри и карактеристики на внатрешните ЛОК за било која друга суб-фамилија или серија на ДИК.

Разбирањето на однесувањето на влезните и излезните приклучоци кај основното ЛОК за одредена фамилија на ДИК, поточно на ограничувањата наметнати од вредностите на карактеристичните параметри за таа фамилија, е многу важно заради правилното проектирање на секој дигитален систем, колку и да е тој мал по бројот на ДИК кои ги содржи. Откако ќе ги разбереме истите, ќе бидеме многу подобро подготвени да направиме анализа, тестирање, откривање на дефекти, како и синтеза, дизајн и проектирање на поедноставни дигитални мрежи што ќе содржат различни ДИК.

4.7. TTL И CMOS ФАМИЛИИ НА ДИК

Фамилија на логички кола (ФЛОК) или поточно кажано фамилија на дигитални интегрирани кола (ФДИК) претставува множество од различни ДИК-а. Во практиката најчесто се сретнуваат ДИК од TTL и CMOS фамилијата на ЛОК, со забелешка дека последниве години многу повеќе се во употреба CMOS ДИК. Овие две фамилии се класифицираат во поголем број на т.н. под-фамилии или серии на ЛОК. Поединечните серии на ДИК имаат исти карактеристики во поглед на параметрите на ЛОК: вредноста на напојувањето, влезните и излезните максимални вредности на напоните и струите, дисипираната снага – потрошувачката на моќност, како и во поглед на времето на доцнење потребно за пренос на сигналите од влезовите до излезите на ЛОК кои влегуваат во составот на ДИК, т.е. брзината на работа. Секоја серија посебно своите ДИК-а ги базира на единствено основно логичко коло од НИ или НИЛИ тип, со чие поврзување се добиваат и најсложените логички функционални компоненти и ДИК во таа суб-фамилија.

Заради нивно лесно распознавање, секое ДИК на горната површина се означува според стандардизиран код – комбинација од букви и цифри според сл. 4-33. Така на пр. ДИК-а кои се дел од стандардната TTL серија за комерцијална и индустриска употреба започнуваат со идентификациска ознака – код на производителот (анг. IC Manufacturer/Company Prefix) на кој се надоврзува бројот 74, после којшто следуваат букви со кои се препознаваат различните суб-фамилии, а после нив доаѓаат уште две или три цифри.



сл. 4-33 Стандардизиран код - конвенција за означување на ДИК

Како пример на кодови за неколку од попознатите компании кои произведуваат ДИК-а ќе ги истакнеме: SN и MC на Texas Instruments, SN, MC и NEP на Motorola, CD на Harris, ST и NL на ON Semiconductor, HEF на Philips, HD на Hitachi, NXP на Nexperia, SE на Signetics, SD на SGS Thomson, TA и TC на Toshiba, uA на Fairchild. Како пример за видот на куќиштето ќе ги наведеме буквите N или P кои означуваат дворедно пластично DIP куќиште, додека за дворедно ќерамичко куќиште се користи буквата J.

Бројот 74 и буквите после него се заеднички за секое ДИК од таа фамилија, но следните две или три цифри се користат за да означат посебна внатрешна логичка структура и различна логичка функција на нумерираното ДИК, па заради тоа општа ознака за TTL фамилијата е 74xx или 7400. Така на пр. 74x02 е ДИК кое содржи четири НИЛИ ЛОК, секое со по два влеза, потоа 74x08 е ДИК кое содржи четири И ЛОК, секое со по два влеза, итн. и многу, многу други ДИК на оваа фамилија. Симболот “x” кој е ставен после 74-ката може да биде заменет со две-три букви кои ја означуваат серијата на која му припаѓа тоа ДИК, како што се на пр. ознаките за TTL под-фамилиите LS, AS, ALS или кодовите 74НС, 74НСТ, 74АНС, 74АНСТ и др. за CMOS суб-фамилиите.

Таб. 4-1 Класификација на фамилиите на логички кола со нивните под-фамилии (серии)

Логички фамилии	
Биполарни (TTL)	Комплементарни MOSFET (CMOS)
Стандардна TTL серија (74) (анг. Standard TTL), напојување од 5V	Стандардна CMOS серија (4000) (анг. Standard CMOS), напојување од 3V – до 15V.
TTL серија со мала потрошувачка (74L) (анг. Low-Power TTL)	Стандардна CMOS серија со баферувани излези (4000B) (анг. Standard CMOS with buffered outputs)
Шоткиева TTL серија (74S) (анг. Schottky TTL)	CMOS серија со голема брзина (74НС) (анг. High-Speed CMOS), напојување од 2V – до 6V
Шоткиева TTL серија со мала потрошувачка (74LS) (анг. Low-Power Schottky TTL)	CMOS серија со голема брзина компатибилна со TTL серијата (74НСТ) (анг. High-Speed CMOS compatible TTL), напојување од 5V
Напредна Шоткиева TTL серија (74AS) (анг. Advanced Schottky TTL)	Напредна CMOS серија (74АС) (анг. Advanced CMOS)
Напредна Шоткиева TTL серија со мала потрошувачка (74ALS) (анг. Advanced Low-Power Schottky TTL)	Напредна CMOS серија компатибилна со TTL серијата (74АСТ) (анг. Advanced CMOS compatible TTL)
	Напредна CMOS серија со голема брзина (74АНС) (анг. Advanced High-Speed CMOS)
	Напредна CMOS серија со голема брзина компатибилна со TTL серијата (74АНСТ) (анг. Advanced High-Speed CMOS compatible TTL)

4.7.1. TTL фамилија на ДИК (TTL логички кола)

Во состав на TTL фамилијата на логички кола влегуваат неколку под-фамилии или серии. Главните разлики помеѓу постоечките TTL суб-фамилии или серии се однесуваат на нивните електрични карактеристики коишто претходно ги наброивме: максимално и минимално дозволените нивоа на напони и јачини на струи, потоа моќноста на загуби (дисипација), како и времето на пропација (доцнење), односно брзината на работа, и сл.

Во таб. 4-2 се наведени имињата на секоја TTL серија заедно со ознаката на префиксот која се користи за да се идентификуваат различните ДИК како посебни компоненти кои припаѓаат на таа серија.

Таб. 4-2 Различни TTL серии и нивни основни карактеристики

Параметар со рејтинг на перформансите	TTL					
	74	74S	74LS	74AS	74ALS	74F
Време на доцнење (ns)	9	3	9.5	1.7	4	3
Мокност на загуби (дисипација) (mW)	10	20	2	8	1.2	6
Максимална фреквенција (MHz)	35	125	45	200	70	100
Фан-аут фактор (n)	10	20	20	40	20	33

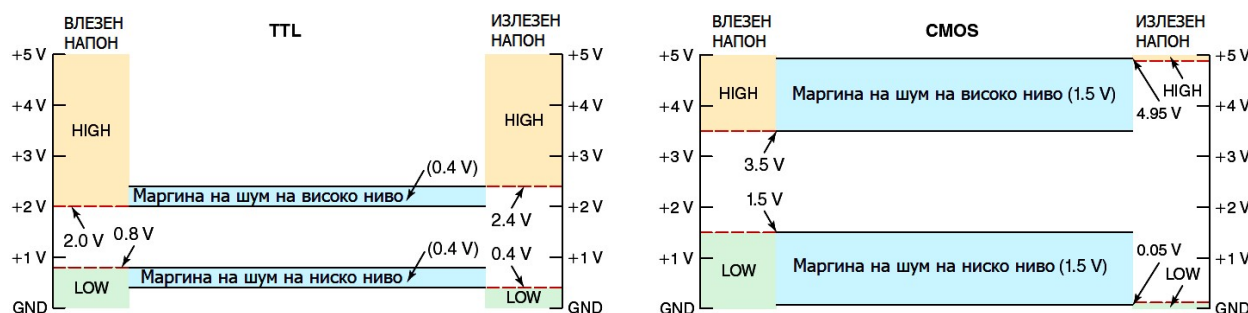
Многу битно е да знаеме дека за секое посебно ДИК од било која под-фамилија бројот и типот на логичките кола во ДИК, како и распоредот на влезовите и излезите на секое логичко коло по пинови е идентичен. Разликата е во нивните карактеристики. Поконкретно, сите чипови со овие броеви, со единствена разлика во средните букви кои треба да се запишат на местото од знакот “х“, не се разликуваат едни од други во распоредот на пиновите или во операциите што ги вршат имплементираните логички кола во внатрешноста на чипот. Како еден пример ќе го наведеме ДИК со општа ознака 74х04, кој се состои од шест исти инвертори во еден чип, а може да биде произведен во различна под-фамилија: 7404, 74S04, 74LS04, 74AS04 и 74ALS04.

Сериите на ДИК од фамилијата TTL, кои се користат во воената индустрија започнуваат со бројот 54 наместо со 74. После овој број следуваат истите букви и цифри како кај комерцијалните ДИК. Секое ДИК од фамилијата 54 е целосно пин и електрички компатибилно со стандардните ДИК од серијата 74, која ја носи истата ознака, со единствена разлика во можноста за правилна работа на пониски и повисоки температури, што е одлика и предност на под-фамилиите 54хх во однос на суб-фамилиите 74хх.

4.7.2. CMOS фамилија на ДИК (CMOS логички кола)

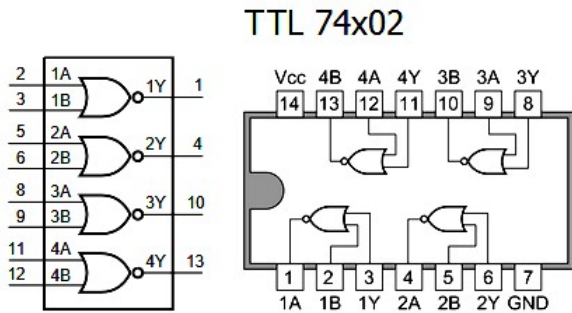
Најголем број од произведените ДИК се во CMOS техника и јасно, припаѓаат на CMOS фамилијата. CMOS ДИК се категоризираат во повеќе серии, од кои најстара е под-фамилијата со ознака 40хх или 4000, чии ДИК може да се напојуваат со еднонасочен извор во границите од 3V до 15V. Ова значи дека 40хх CMOS серијата НЕ е напонски компатибилна со TTL суб-фамилиите, за чие напојување е потребен стабилизирани напонски извор од 5 V.

Како генерална карактеристика на поновите CMOS фамилии на ДИК е напојувањето од +5V, но и во тој случај CMOS и TTL ДИК НЕ се напонски компатибилни, што е видно од сл. 4-34.

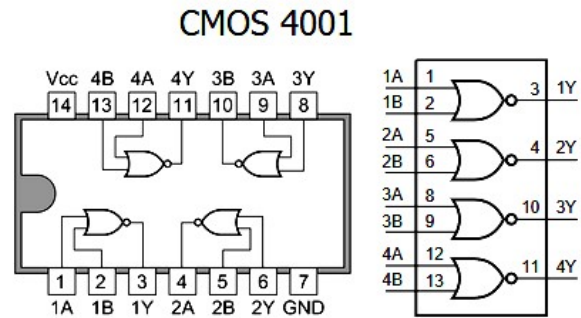


Сл. 4-34 Споредбени напонски профили и маргини на шум на TTL и CMOS сериите ДИК

Во 40xx серијата се реализирани истите логички кола и компоненти со најразлични функции како и TTL фамилијата, но 40xx CMOS фамилијата НЕ е ни пин-компатибилна со TTL ДИК. Така на пр. четирикратното НИЛИ ДИК 4001 содржи четири НИЛИ логички кола со по два влеза, што е како логичка структура, исто како и TTL чипот 74x02, што значи дека тие се логички компатибилни, меѓутоа влезовите и излезите на логичките кола кај CMOS ДИК 4001 го немаат истиот распоред и број на пиновите со соодветните влезови и излези на логичките кола како што е кај TTL ДИК 74x02. На сл. 4-35 и сл. 4-36 се прикажани логичките симболи и пин-конфигурациите на TTL ИК 74x02 и CMOS ИК 4001.



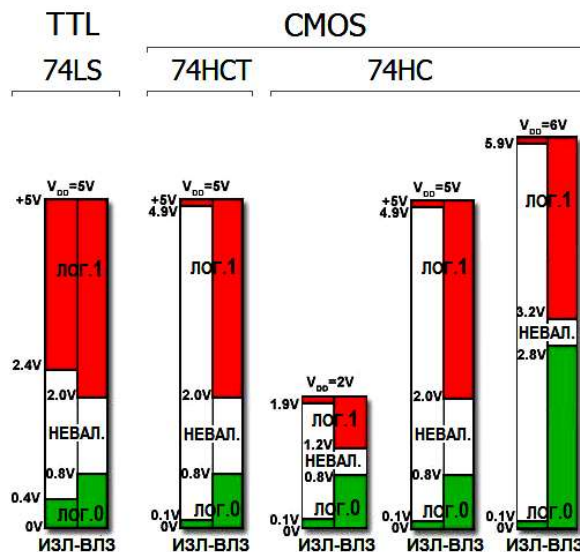
Сл. 4-35 а) Логички симбол б) Пин-конфигурација на TTL ДИК 74x02



Сл. 4-36 а) Логички симбол б) Пин-конфигурација на CMOS ДИК 4001

Сериите 74С, 74НС, 74НСТ, 74АС и 74АСТ се посовремени CMOS серии на логички кола. Првите три серии на CMOS ДИК се пин-компатибилни – со иста нумерација на пиновите со соодветните ДИК од фамилијата TTL. Така на пр. 74С02, 74НС02 и 74НСТ02 имаат ист распоред на пиновите како 7402, 74S02 или 74LS02, итн.

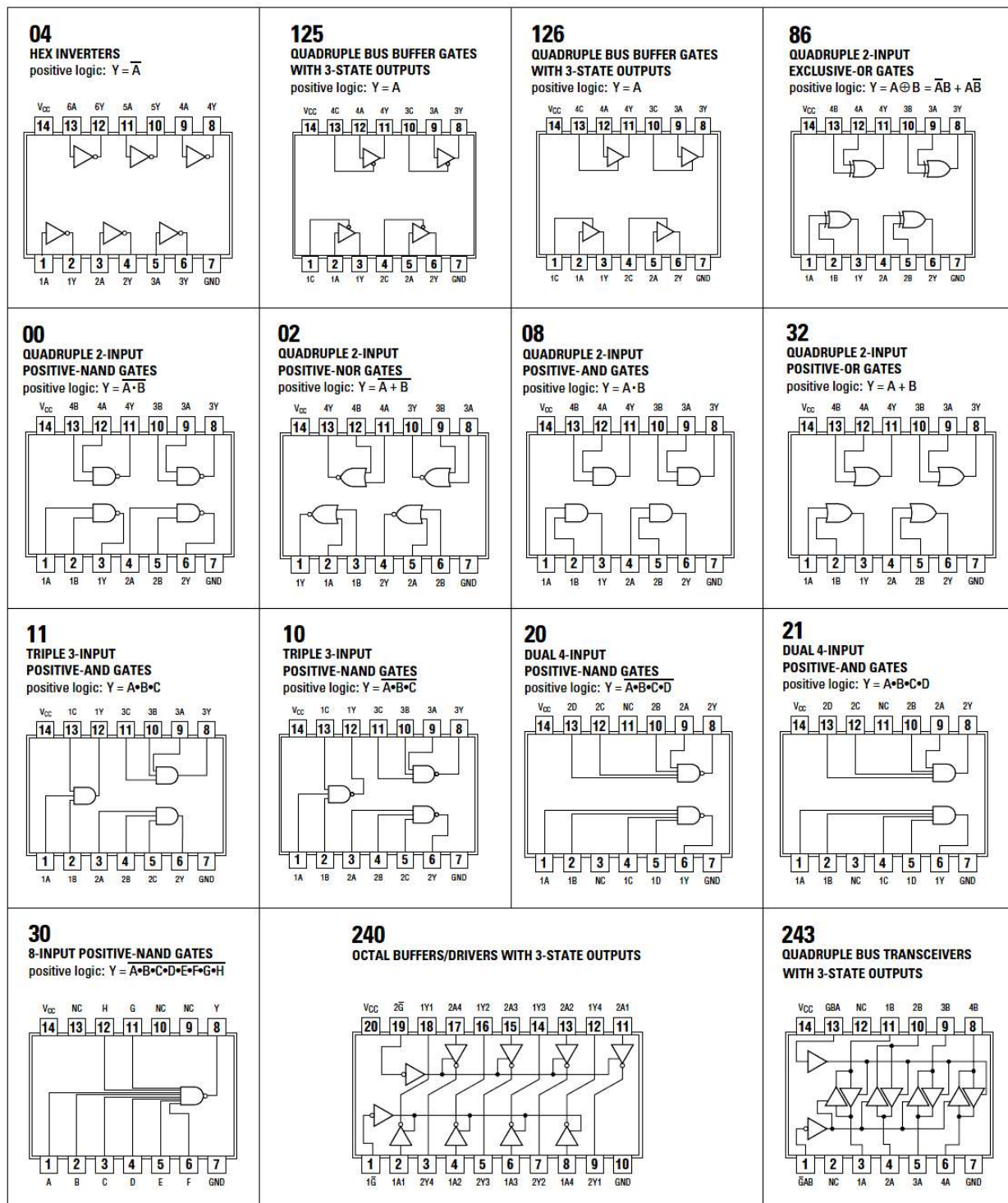
Сериите 74НС и 74НСТ работат со поголема брзина од 74С компонентите. Серијата 74НСТ е дизајнирана да биде електрички компатибилна со TTL ДИК, што значи, интегрираното коло 74НСТ може да се поврзе директно со TTL колата без потреба од интерфејсни кола за прилагодување на напоните на логичките нивоа. Од друга страна, 74НС интегрираните кола може да се напојуваат со извори во опсегот од 2 V до 6 V, што значи дека оваа серија е дизајнирана за да може нормално да работи и за напони кои се помали, но и поголеми од 5 V. Се разбира дека 74НС интегрираните кола може директно да се поврзат со TTL и 74НСТ ДИК ако сите се поврзат на фиксно напојување од 5 V. Наведеното може да се забележи од сл. 4-37.



Сл. 4-37 Напонски профили и маргини на шум на TTL 74LS и CMOS 74НС и 74НСТ сериите ДИК

Сериите 74АС и 74АСТ се ИК со понапредни перформанси, но ниту едно од нив не е пин-компатибилно со ДИК од TTL серијата, со забелешка дека ДИК од серијата 74АСТ се електрички компатибилни со TTL логиката, т.е. TTL ФДИК.

На сл. 4-38 се прикажани ДИК со кои се реализираат основните логички функции: НЕ (Комплементирање), И, ИЛИ, НИ, НИЛИ, ЕксиЛИ, ЕксНИЛИ, како и еднонасочни и двонасочни баферски кола со три состојби.



сл. 4-38 Конфигурација на пиновите на стандардните ДИК од серијата 74хх

Пред да завршime, ќе потенцираме дека се' повеќе во употреба се современите серии на ЛОК кои работат на извор на напојување од 3.3 V со ознаки 74LVхх и 74ALVхх.

За крај, во последните три табели таб. 4-3, таб. 4-4 и таб. 4-5, компаративно се презентирани најважните карактеристики на TTL и CMOS под-фамилиите на ЛОК. Станува збор за напонските и струјните параметри, потоа фан-аут факторот, моќноста на дисипација, времето на доцнење и максималната работна фреквенција,

Таб. 4-3 Различни CMOS и TTL серии на ДИК и нивни споредбени напонски карактеристики

Параметар (V)	CMOS							TTL		
	4000B	74 HC	74 HCT	74 AC	74 ACT	74 AHC	74 AHCT	74	74LS/74AS	74 ALS
$V_{IH}(\min)$	3.50	3.50	2.00	3.50	2.00	3.85	2.00	2.00	2.00	2.00
$V_{IL}(\max)$	1.50	1.00	0.80	1.50	0.80	1.65	0.80	0.80	0.80	0.80
$V_{OH}(\min)$	4.95	4.90	4.90	4.90	4.90	4.40	3.15	2.40	2.70	2.50
$V_{OL}(\max)$	0.05	0.10	0.10	0.10	0.10	0.44	0.10	0.40	0.50	0.50
$V_{NH}(NM_H)$	1.45	1.40	2.90	1.40	2.90	0.55	1.15	0.40	0.70	0.70
$V_{NL}(NM_L)$	1.45	0.90	0.70	1.40	0.70	1.21	0.70	0.40	0.30	0.40

Таб. 4-4 Различни CMOS и TTL серии на ДИК и нивни споредбени струјни карактеристики

Параметар	CMOS				TTL					
	4000B	74HC/74HCT	74AC/74ACT	74AHC/74AHCT	74	74S	74LS	74 AS	74 ALS	74F
$I_{IH}(\max)$	1 μ A	1 μ A	1 μ A	1 μ A	40 μ A	50 μ A	20 μ A	20 μ A	20 μ A	20 μ A
$I_{IL}(\max)$	-1 μ A	-1 μ A	-1 μ A	-1 μ A	-1.6 mA	-2 mA	-0.4 mA	-0.5 mA	-0.1 mA	-0.6 mA
$I_{OH}(\max)$	-0.4 mA	-4 mA	-24 mA	-8 mA	-0.4 mA	-1 mA	-0.4 mA	-2 mA	-0.4 mA	-1 mA
$I_{OL}(\max)$	0.4 mA	4 mA	24 mA	8 mA	16 mA	20 mA	8 mA	20 mA	8 mA	20 mA

Таб. 4-5 Различни CMOS и TTL серии на ДИК и нивни споредбени разновидни карактеристики

TTL и CMOS Фамилии	Основно ЛОК	Фан-аут	Pd [mW/ЛОК]	Време на доцнење [ns/ЛОК]	Такт [MHz]
74	НИ	10	10	10	35
74H	НИ	10	22	6	50
74L	НИ	20	1	33	3
74LS	НИ	20	2	9.5	45
74S	НИ	10	19	3	125
74AS	НИ	40	10	1.4	175
74ALS	НИ	20	1	4	50
74C	НИЛИ/НИ	50	0.01/1	70	10
74HC	НИЛИ/НИ	20	0.0025/0.6	18	60
74HCT	НИЛИ/НИ	20	0.0025/0.6	18	60
74AC	НИЛИ/НИ	50	0.005/0.75	5.25	100
74ACT	НИЛИ/НИ	50	0.005/0.75	4.75	100

Како еден многу важен фактор со кој се мерат и споредуваат вкупните перформанси на различни фамилии на ДИК, се дефинира производот од брзината на работа, поточно времето на доцнење и моќноста на дисипација кој се означува со *SPP* (анг. Speed Power Product) и се пресметува со равенката 4-7.

$$SPP = t_p \times P_d \quad (4-7)$$

Колку што е вредноста на *SPP* факторот помала, толку е таа фамилија на ДИК подобра. Во практиката, *SPP* факторот е секогаш компромис помеѓу брзината и моќноста на дисипација. Тоа значи дека оние серии на ДИК кои имаат помало време на доцнење, ќе имаат поголема моќност на дисипација, и обратно.

4.8. ПОВРЗУВАЊЕ НА ДИК

Основен мотив и причина за зголеменото користење на ДИК беше достапноста на различните фамилии и нивните под-фамилии на ЛОК. ДИК, во рамките на една фамилија на ЛОК, се дизајнирани така што лесно можат да се поврзат едни со други. Така на пр., во TTL фамилијата на логички кола може да се поврзе еден излез директно на влезот на неколку други TTL влезови без потреба од дополнителни елементи, што значи дека тие се меѓусебно компатибилни. Дизајнерот може да биде сигурен дека ДИК-а од иста под-фамилија можат лесно и без проблем да се поврзуваат едни со други. Меѓутоа, поврзувањето на ДИК од различни фамилии и/или суб-фамилии едни со други, не е едноставно бидејќи треба да се постигне електрична компатибилност во поглед на напонските нивоа и јачините на струите помеѓу колата кои се поврзуваат. За таа цел при ваквото поврзување се вклучуваат и други елементи. Тоа се разни отпорници или специјализирани ДИК за таа намена кои претставуваат транслатори на напон (анг. level shifter). Со нив се нагудуваат напонските нивоа и вредностите на струите помеѓу влезовите и излезите на ДИК од различните фамилии, со што ќе можат и едните и другите нормално да работат, а со тоа нормално да функционира и проектираниот дигитален систем во кој се тие вградени. Техничарите и инженерите, кои работат со ДИК-а и ќе се сретнат со ваков проблем, ќе треба да консултираат дополнителна литература за истиот да го решат.

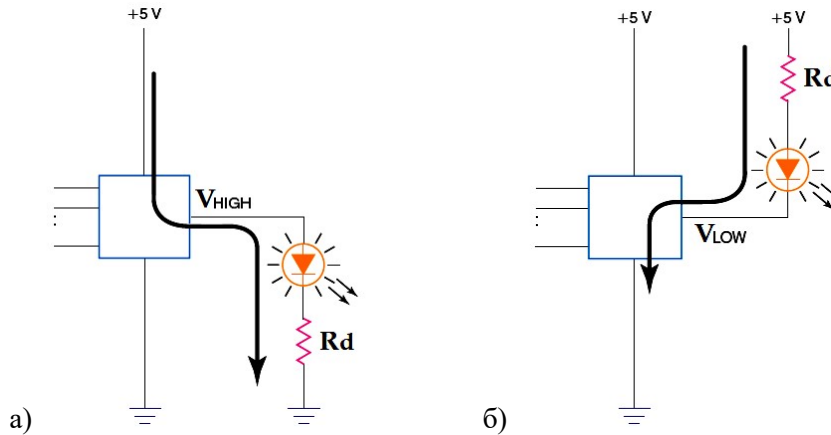
ДИК, како и посложените компоненти што тие ги реализираат, немаат практична вредност ако не се поврзани со надворешни дискретни електронски, електрични и/или електро-механички елементи од реалниот свет. Имајќи го тоа во вид, техничарите треба задолжително да поседуваат основно ниво на познавање за едноставни техники за поврзување со тастери, прекинувачи, светлечки LED – диоди, транзистори, релеа и други. Заради тоа што меѓусебното поврзување на различни фамилии ДИК, или на ДИК со различни влезни или излезни елементи не е баш едноставно, а може да биде и доста комплицирано, како поим се користи терминот интерфејс (анг. interfacing) кој претставува специфичен дизајн на врски и други пасивни или активни електронски елементи со кои меѓусебно се поврзуваат различните ДИК.

Иако не е правило, сепак како стандардизирана вредност за напонот на напојување во примерите и вежбите од поврзување, вообичаено се зема еднонасочен стабилизирани напонски извор со TTL напонско ниво од +5 V. Според ова, високото напонско ниво V_{HIGH} (V_H) како репрезент на логичката 1 ќе биде +5V, додека ниското ниво V_{LOW} (V_L) кој ја претставува логичката 0 ќе биде референтниот потенцијал на „маса“ од 0 V.

4.8.1. Повлекување и давање на струја

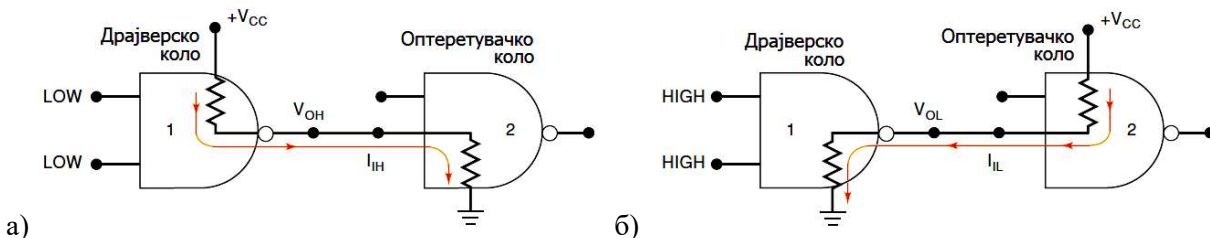
Во техничката литература секојдневно се сретнуваме со поимите повлекување (влечење) на струја (анг. sinking current) и давање (обезбедување) на струја. (анг. sourcing current). Овде ќе презентираме еден многу едноставен пример со кој може да се објаснет овие два поими за нашиот домен на работа. Кажанато е илустрирано со сл. 4-39 а) б), на која е прикажано општо било кое ДИК, кое побудува светлечка – LED диода.

На сл. 4-39 а) на излезот од ДИК е поврзана анодата на LED диодата, а нејзината катода се наоѓа на „маса“, на потенцијал од 0V. Заради ова, кога на излезот од ЛОК ќе се појави висок потенцијал +5V кој е еднаков со напојувањето, LED – диодата ќе биде директно поларизирана и проводна, па таа ќе засвети. Во овој пример ДИК е извор на струја за LED-диодата, која е оптеретување за ЛОК на кое е поврзана и, јасно, тоа ЛОК обезбедува струја за неа. Имено, струјата „извира“ од пинот на ДИК, кој се наоѓа на високо напонско ниво и, протекувајќи низ излезните елементи: LED диодата и отпорникот R_d кој ја ограничува струјата, се спушта на „маса“ кон референтниот потенцијал од 0V.



сл. 4-39 ДИК кое побудува LED диода а) дава струја б) повлекува струја

На сл. 4-39 б) LED-диодата е поврзана обратно од претходниот пример бидејќи на излезот од ДИК е поврзана нејзината катода. Во овој случај диодата ќе биде директно поларизирана доколку излезниот потенцијал е низок и се наоѓа на ниво на референтен потенцијал од 0V (на „маса“), така што и овојпат LED-диодата ќе светне. Имено, сега на анодата е поврзано напојувањето од +5V, додека излезот од ДИК, кој е поврзан на катодата, е на низок потенцијал, што овозможува и при ваквото поврзување диодата да биде проводна. Сега е очигледно дека ДИК повлекува струја затоа што струјата тече од точките со висок потенцијал, а тоа е напојувањето +5V, низ LED-от и ограничувачкиот отпорник R_d , па влегувајќи преку внатрешноста на ДИК се затвора кон земја на 0V. Во овој случај ДИК преку LED-диодата повлекува струја од напојувањето. Во практиката се сретнуваат и други верзии на овие два принципиелни примери на поврзување каде што наместо диодата на излезот од ДИК како оптеретување се поврзува транзистор или некој друг електронски или електро-механички елемент.

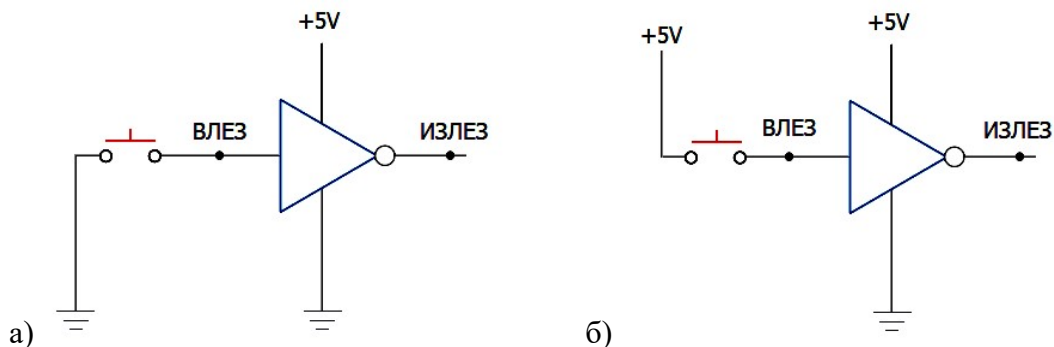


Сл. 4-40 ДИК НИ ЛОК кое побудува ДИК од иста фамилија а) давање б) повлекување струја

Давањето и повлекувањето на струја најчесто се сретнува при поврзувањето на било кое ДИК од некоја фамилија, со некое друго ДИК, кое вообичаено му припаѓа на истата таа фамилија, што може да се види на сл. 4-40 а) б). Првото ДИК е побудно или драјверско коло, додека второто ДИК е оптеретувачко коло.

4.8.2. Поврзување на ДИК со тастери и прекинувачи

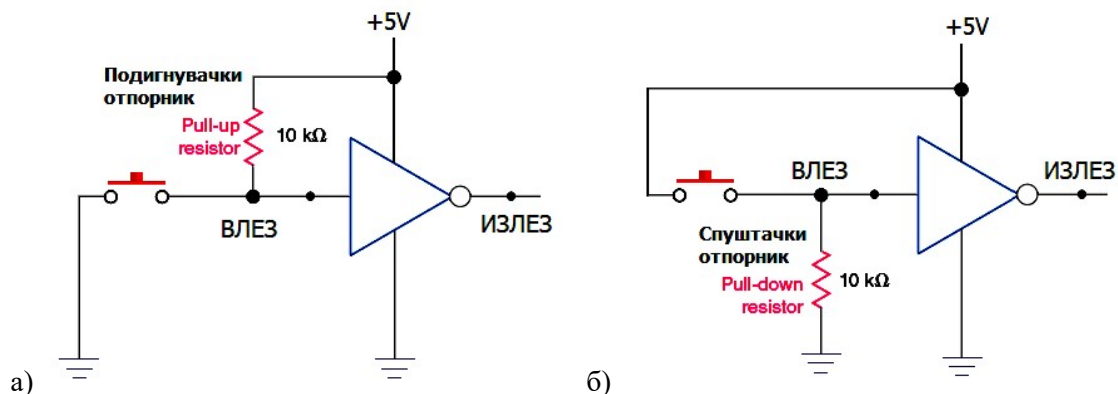
Еден од најчестите начини за **внесување** на бинарни податоци во дигиталните системи е со примена на тастери од некоја тастатура. Во продолжение ќе разгледаме два начини за побудување на TTL или CMOS логичките кола со високи (V_{HIGH} , V_H) или ниски напонски нивоа (V_{LOW} , V_L) – репрезенти на логичката 1-а, односно логичката 0-а.



Сл. 4-41 Неправилно поврзување на влезен тастер на ДИК без отпорници

На сл. 4-41 се прикажани два наједноставни примери за, како што ќе видиме, неправилно поврзување на тастер (анг. push-button switch) на некое ДИК. Со притискање на тастерот на сл. 4-41 а) влезот на инвертирачкото ЛОК ќе се спушти на ниско ниво на маса, на референтен потенцијал од 0V. Со отпуштањето на тастерот на влезот на инверторот се исклучува ниското ниво, но не се доведува високо ниво затоа што влезниот пин не е поврзан на никаков влезен напон. Бидејќи на пинот со отпуштањето на тастерот ќе нема поврзан напонски сигнал, се вели дека тој пин „плива“, „виси“, или „лебди“ (анг. float). Неповрзаните „лебдечки“ пинови може да бидат потенцијален извор на проблеми заради евентуални надворешни електро-магнетни влијанија кои на тој пин можат да предизвикаат случајно, непредвидливо и непосакувано појавување на високо или ниско напонско ниво.

Спротивно од претходниот случај, со активирање на тастерот од сл. 4-41 б) влезот во инверторот ќе се подигне на високо ниво на напојување од +5 V. Со отпуштањето на тастерот на влезот на инверторот се исклучува високото ниво, но не се доведува ниско ниво, бидејќи вака влезниот пин не е поврзан на никаков влезен напон. Очигледно е дека и сега добиваме неповрзан – „лебдечки“ пин со исти последици како на претходниот пример од сл. 4-41 а).



Сл. 4-42 Поврзување на влезен тастер на ДИК со а) подигнувачки б) спуштачки отпорник

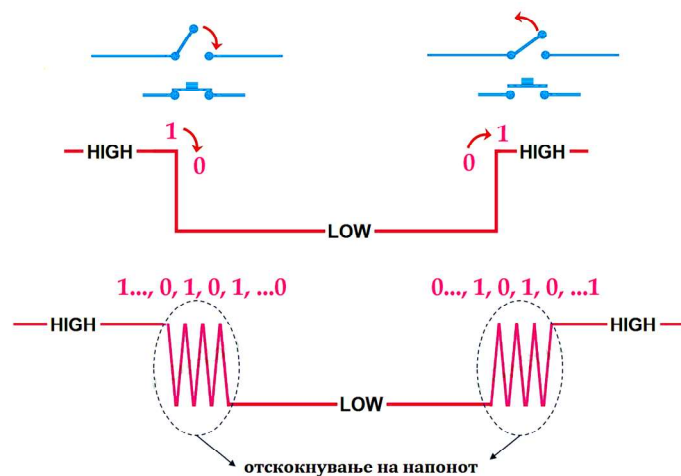
За елиминирање на ваквата непожелна појава од сл. 4-41, која реално може да се појави во практиката, се реализира многу едноставно подобрување прикажано на сл. 4-42. Од сликите се гледа дека на влезниот пин и кај двата примери се додава еден отпорник.

На сл. 4-42 а) отпорникот се поврзува према напојувањето и со него се обезбедува влезен напон еднаков со напојувањето $+5\text{ V}$ што соодветствува на високо ниво на логичка 1-а кога тастерот ќе биде отпуштен и на тој начин нема да може да дојде до непожелна промена на напонот на тој влез кога тастерот не е притиснат. Со ова дополнување кога ќе се отпушти тастерот, влезот од инверторот преку отпорникот ќе биде поврзан на напојувањето и ќе се наоѓа на фиксно високо ниво од $+5\text{ V}$. Токму заради ова, вака поврзаниот отпорник се нарекува подигнувачки отпорник (анг. pull-up resistor). Неговата намена е очигледна: тој треба да го подигне, а со тоа и да го дефинира напонското ниво на влезниот пин да биде еднакво со високото ниво на напојувањето од $+5\text{ V}$ кога тастерот не е притиснат. На сл. 4-42 а) е прикажан тастерски прекинувач којшто е активен на ниско напонско ниво. За вака поврзаниот тастер се користи терминот „активен на ниско“ бидејќи излезниот напон ја менува моменталната состојба само ако на влезот се донесе ниско ниво, т.е. тастерот го активира ДИК само ако преку него на влезот од ЛОК се донесат 0 V .

На 4-42 б) е илустриран влезен прекинувач, кој е активен на високо ниво. И во овој случај влезот од инверторот е поврзан преку отпорник, но сега кон „маса“, така што кога тастерот не е притиснат, влезното ниво е спуштено на ниско референтно ниво од 0 V . Токму заради ова овој отпорник се нарекува спуштачки отпорник (анг. pull-down resistor). Со притискање на тастерот на влезот се воведува високо ниво од $+5\text{ V}$, што предизвикува промена на излезот од колото, па заради тоа, за вака поврзаниот тастер, се вели дека влезот е „активен на високо“ ниво.

Отпорностите на подигнувачкиот и спуштачкиот отпорник вообичаено се движат во границите од неколку ($^n1\sim$) $\text{K}\Omega$, до неколку десетини ($^n10\sim$) $\text{K}\Omega$, при што нивните конкретни вредности зависат од тоа на која под-фамилија му припаѓа употребеното ДИК.

Претходно анализираното механичкото прекинување со тастерот, односно поврзувањето на две точки од колото од високо на ниско ниво, или обратно, доведува до појава на т.н. отскокнување на напонот (анг. bounceing) што се забележува од временските дијаграми дадени на сл. 4-43. На сликата сл. 4-43 а) е прикажан идеален случај кога преминот од едното на другото ниво е скоковит, но моментален. Меѓутоа, реално во практиката, преминот заради механичките контакти се случува со отскокнување на напонот повеќе пати помеѓу ниското ниво V_{LOW} , и високото ниво V_{HIGH} , што предизвикува непосакувана појава на повеќе 1-и, односно 0-и, како и што се гледа на сл. 4-43 б).



Сл. 4-43 Временските дијаграми а) идеален случај б) реален случај

За овој феномен постојат повеќе различни решенија за кои идните техничари, задолжително ќе треба да консултираат стручна литература, која воедно ќе им помогне и за одредување на конкретните вредности на подигнувачките и спуштачките отпорници.

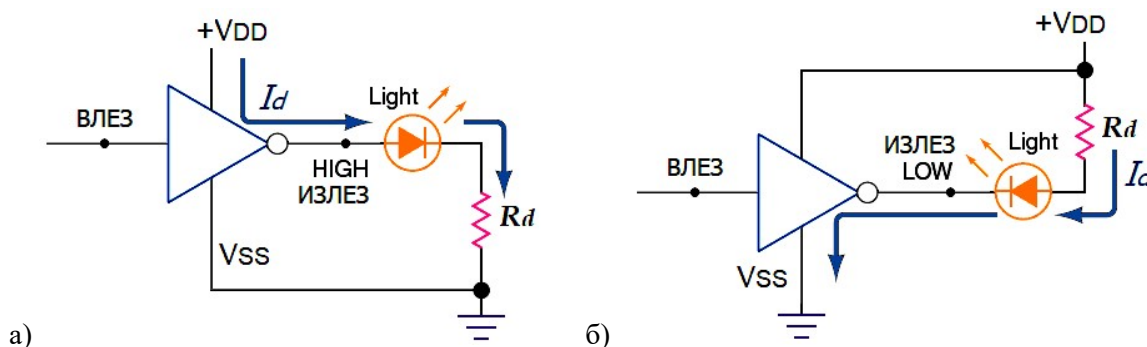
4.8.3. Поврзување на ДИК со светлечки LED диоди

Најголемиот број на практични вежби користат ДИК, на чии влезови и излези од нивните ЛОК треба да се поврзе елемент кој ќе ја покажува нивната логичка состојба. Овој елемент ќе игра улога на „логички индикатор,“ бидејќи ќе треба да овозможи видлива индикација, која се разликува при појавата на ниско напонско ниво во однос на појавата на високо напонско ниво во точките од логичката шема кадешто е поврзан тој индикатор. За ваква намена наједноставно е да се примени светлечка LED диода, бидејќи истата може да се најде во две состојби, кои зависат од нејзината поларизација, поточно од напонот на нејзините краеви.

Да се потсетиме. Ако LED диодата е директно поларизирана, што се случува кога напонот анода катода го достигне напонот на прагот на проведување ($U_{AK}=U_F$), таа е проводна и светнува, додека во обратен случај кога $U_{AK}<U_F$, таа е инверзно поларизирана, не е проводна и не свети. Светлечката LED диода е одлична за оваа употреба и затоа што работи со релативно мали струи од околу 15-тина до 20-тина mA и напони од неколку волти. Под 10 mA диодата ќе тлее, додека струја со јачина поголема од 30 mA може да доведе до трајно оштетување на диодата. Заради ова на секоја LED диода треба сервиски да се поврзе отпорник R_d според сл. 4-7 со претходно пресметана вредност според равенката 4-1, со што струјата низ диодата ќе се ограничи на оптимални и безбедни 15 mA. Ваквата јачина на струјата дава доволно силна и интензивна светлина.

Кај CMOS логичките кола треба да се обрне внимание на напонот на напојување, бидејќи постарите верзии со ознака 40xx може да се напојуваат со напонски извори од 3 V до 15 V. Така, за напојување од +5 V треба да се користат отпорници за ограничување на струјата низ диодата R_d со помали вредности од 330 Ω или 470 Ω , евентуално 270 или 220 Ω , додека за напојувања од 9 V или 12 V волти треба да се поврзат отпорници од 1 K Ω .

И двата примери, илустрирани на сл. 4-44 а) б), се користат за поврзување на ДИК со LED диода. На првата слика е прикажано наједноставно коло кое дава струја (анг. sourcing current), додека на втората слика е дадено коло кое повлекува струја (анг. sinking current). Конкретно, кога излезот од инверторот на даденото ЛОК на 4-44 а) оди на високо ниво $V_{HIGH}=+5V$ кое соодветствува на логичка 1, тогаш LED-диодата е поларизирана директно, бидејќи на тој излез и' е поврзана анодата, додека катодата и' е споена на „маса“, т.е. на ниско референтно ниво на земја од 0V, па низ неа ќе протече струја и таа ќе светне.



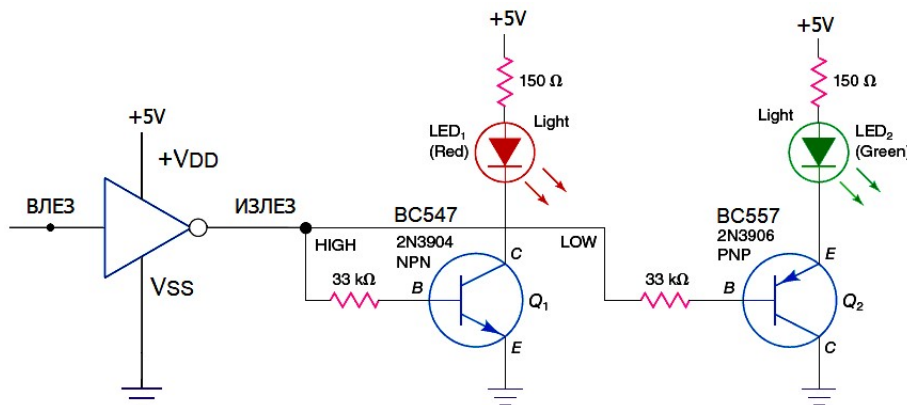
Сл. 4-44 Поврзување со светлечка LED диода кога колото а) дава б) повлекува струја

LED диодата, која е поврзана како светлечки индикатор според 4-44 б), се активира обратно бидејќи ќе светне кога на излезот од инверторот ќе се појави ниско напонско ниво $V_{LOW}=0V$ кое одговара на логичка 0. Имено, сега катодата на диодата и' е споена на излезот од колото, додека анодата и' е поврзана на високото ниво на напојување, па диодата ќе биде директно поларизирана со појавата на ниско ниво на излезот од инверторот, заради што тогаш низ неа ќе протече струја и таа ќе светне.

4.8.4. Поврзување на ДИК со други елементи

Биполарниот транзистор е многу често користен елемент за поврзување на надворешни компоненти на ДИК, било тие да се електронски или електро-механички. Неговата улога е побудувачка, или „драјверска“ како што популарно во жаргон се нарекува, затоа што тој треба да обезбеди доволно струја за компонентите кои, доколку директно се поврзат на излезите од ДИК, би довеле до негово оштетување бидејќи би повлекле поголема струја од дозволената. Транзисторот само го пренесува логичкото ниво од излезниот пин до елементот кој е приклучен на него, но преку колекторот обезбедува поголема излезна струја. Имено, побудувањето на транзисторот оди преку неговата база, која влече многу мала струја, која е доволна за да го проведе, а тоа пак предизвикува протекување на доволно голема излезна струја во колото на колекторот, каде што е поврзан излезниот елемент.

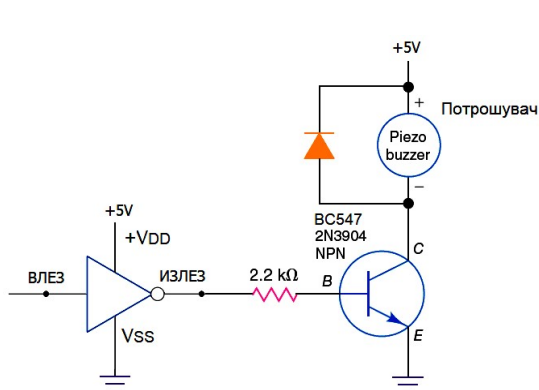
Првиот пример, прикажан на сл. 4-45, е поврзување на две светлечки LED диоди на еден излезен пин од ДИК со два транзистори од спротивен тип: едниот е NPN, вториот е PNP со исти U-I карактеристики. Ваквото коло може да се смета за наједноставна „логичка сонда“ – прирачен инструмент кој покажува дали напонот на излезниот пин од ДИК е низок $V_L=0V$, што укажува на логичка 0, или е висок $V_H=+V_{CC}=+5V$ со што се сигнализира присутност на ниво на логичка 1. Имено, ако на излезот се појави високо ниво, ќе проведе NPN транзисторот и ќе повлече колекторска струја. Со тоа директно ќе се поларизира црвената LED диода, која е поврзана во кругот на колекторот, па таа ќе проведе и ќе засвети. Високото излезно ниво едновременно го држи исклучен PNP транзисторот. Обратно, ако на излезот се појави ниско ниво, ќе се исклучи NPN транзисторот и ќе се изгасне црвената LED диода, но сега ќе проведе PNP транзисторот и ќе протече неговата колекторска струја, со што директно ќе се поларизира зелената LED диода и таа ќе засвети. Индикацијата е воочлива: за високо излезно ниво свети црвената, додека за ниско излезно ниво свети зелената LED диода, а никогаш и двете заедно.



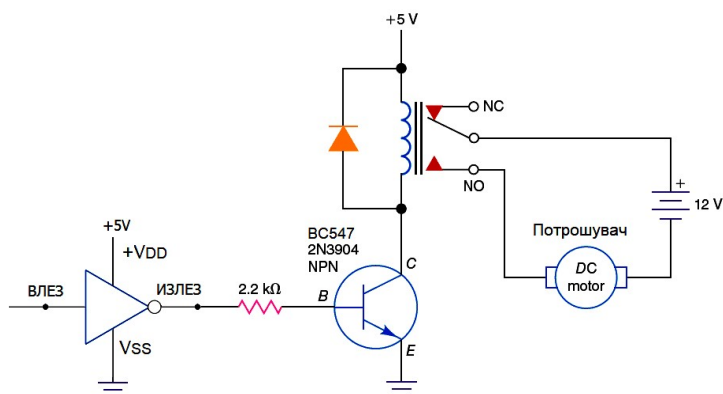
Сл. 4-45 Едноставна логичка сонда

Голем број уреди имаат електромеханички блокови кај кои излезните елементи кои што може да бидат: пиезо звучник, реле, еднонасочен мотор, чекорен мотор, итн., треба да се контролираат и управуваат со излезите од ДИК, кои претходно ја извршиле потребната логичка функција. Струјно-напонските (U-I) карактеристики на овие елементи и компоненти се драстично поразлични од оние на ДИК. Поточно електро-механичките елементи бараат поголемо напојување и поголема струја за нивна нормална и правилна работа. Голем број од нив имаат потреба дури и од специјализирани интерфејсни драјверски кола или компоненти, меѓу кои и такви што ќе обезбедат галванско одвојување на поврзаните надворешни елементи од излезите на ДИК.

Сликите, означени со сл. 4-46 и сл. 4-47 прикажуваат два такви примери повторно со примена на транзистор како драјверски елемент. На сл. 4-46 е прикажано поврзување на пиезо-звучник, додека на сл. 4-47 е поврзано електро-механичко реле, кое овозможува вклучување и исклучување на еднонасочен мотор, кој се напојува од друг помокен напонски извор од +12V што ќе обезбеди поголема струја потребна за нормална работа на моторот. Релеата како компоненти се доста гломазни, покрај тоа и скапи, но сепак во практиката се користат за вакви и слични намени.



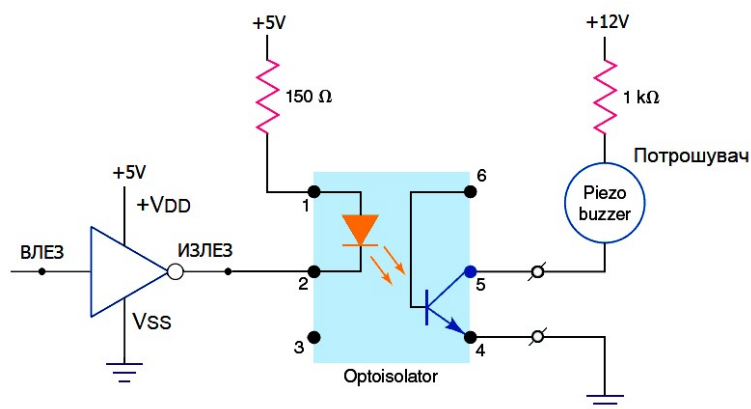
Сл. 4-46 Поврзување на пиезо-звучник



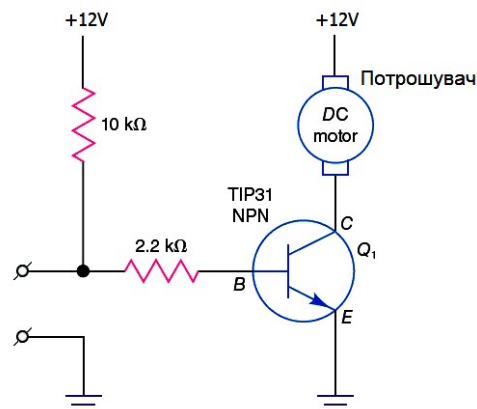
Сл. 4-47 Поврзување на реле

Заради намотките во побудното коло на релето, при вклучувањето и исклучувањето на контактните точки, можат да се појават нежелни напонски пикови како моментални напони со висока амплитуда (анг. spikes), за чие елиминирање во колекторското коло на транзисторот, паралелно со намотката се поврзува заштитна диода.

Една корисна алтернатива на електро-механичките релеа, која исто така често се користи во практиката е примена на оптоизолатор или оптокаплер, како што уште се нарекува (анг. optoisolator или optocoupler). Активирањето на пиезо-звучникот на сл. 4-48, односно на транзисторот, а со тоа и на еднонасочниот мотор на сл. 4-49 се изведува преку оптичка врска во внатрешноста на опто-каплерот.



Сл. 4-48 Поврзување на пиезо-звучник

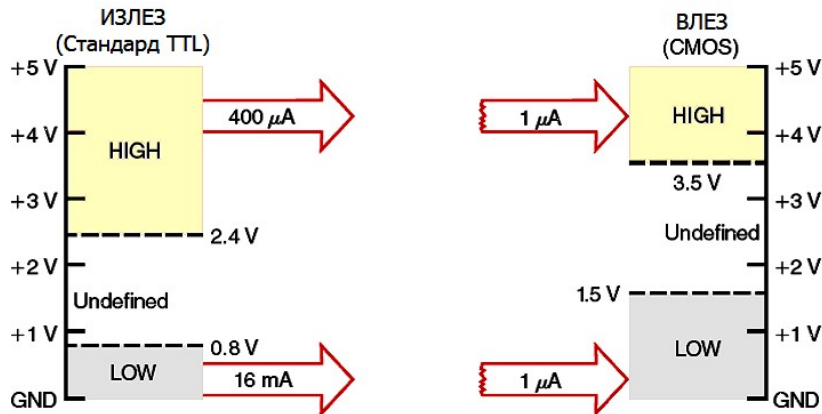


Сл. 4-49 Поврзување на реле

Имено, кога на излезот од ДИК ќе се појави ниско ниво, тоа ја проведува светлечката диода во внатрешноста на оптокаплерот, која засветува и го побудува излезниот фото-транзистор, кој исто така е во внатрешноста на оптокаплерот со што фото-транзисторот проведува и ги активира надворешните елементи: пиезо-звучникот, односно транзисторот.

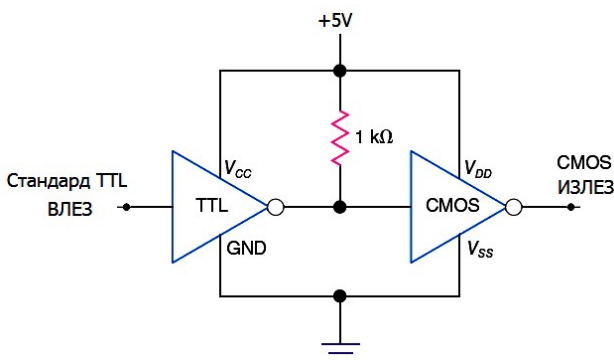
4.8.5. Поврзување на ДИК од различни под-фамилии

Меѓусебното поврзување на ДИК од различни фамилии и/или суб-фамилии не е едноставно приклучување на излезните пинови од едното ДИК со влезните пинови на другото ДИК. Ова е од причини кои претходно ги наведовме, а сега само ќе се потсетиме дека логичките нивоа (напони) на CMOS и TTL фамилиите и нивните под-фамилии се различно дефинирани. Овие разлики се илустрирани преку примерот на напонските и струјните профили за TTL и CMOS ДИК-а прикажани на сл. 4-50.



сл. 4-50 Напонски и струјни профили на CMOS и TTL фамилиите ДИК

Поради разликите во напонските нивоа, CMOS и TTL ДИК-а не можат само едноставно да се поврзат едни со други. Покрај тоа, подеднакво се важни и различните вредности на влезните и излезните струи за CMOS и TTL ДИК. Ако добро ги погледнеме струјно – напонските профили забележуваме дека излезните струјни карактеристики на стандардните TTL ДИК се задоволителни и соодветни за побудување на CMOS влезовите. Меѓутоа, напонските нивоа не им се совпаѓаат. Ниските напонски нивоа на излезите од TTL ДИК се компатибилни бидејќи припаѓаат во поширокиот опсег за влезните нивоа на CMOS ДИК, но постои очигледна разлика за високите напонски нивоа.



сл. 4-51 Поврзување на TTL со CMOS ДИК

Проблемот со напонската некомпатибилност од TTL на CMOS ДИК се решава според сл. 4-51 со поврзување на подигнувачки отпорник од 1 до 2 KΩ. Меѓусебното поврзување на други ДИК од различни суб-фамилии, во принцип, се решава според сл. 4-51 каде се користи подигнувачки отпорник, но со друга вредност за што треба да се консултира дополнителна литература.

Заради поедноставување и поголема сигурност во поврзувањето на ДИК од различни под-фамилии, производителите токму за таа намена на пазарот понудија специјални баферски и други интерфејсни чипови, кои ги нагудуваат напонските нивоа и вредностите на струите помеѓу нивните влезови и излези. Со нивна примена можат и едните и другите нормално да работат, а со тоа и проектираниот дигитален систем во којшто тие се вградени. Едно такво интерфејсно интегрирано коло е 4504B со кое може да се прилагодуваат напонските нивоа помеѓу TTL и CMOS ДИК, но и обратно од CMOS на TTL. Консултирањето на дополнителна стручна литература е обврзно и во овој случај.

ПРАШАЊА ЗА ПОВТОРУВАЊЕ

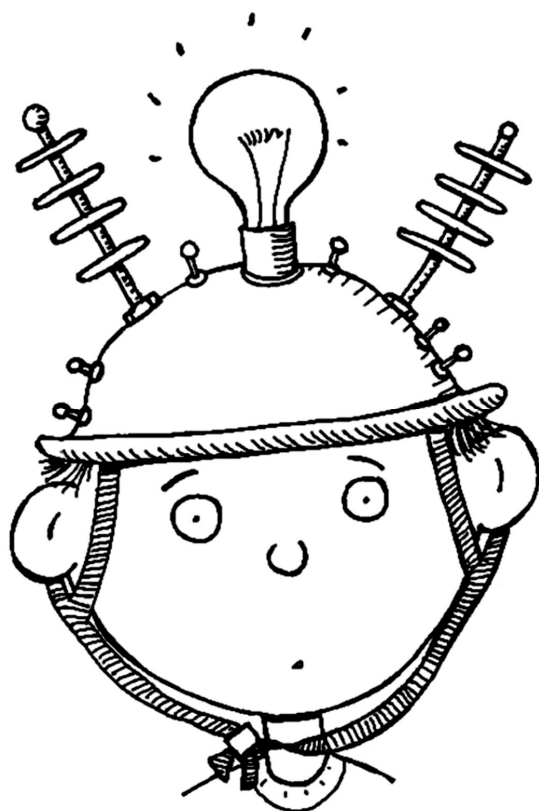
- 4-1. Нацртај симболичка ознака на идеален прекинувач. Во колку стационарни состојби може тој да се најде? Кои се тие? За секоја од нив наведи ги вредностите за напонот и струјата на прекинувачот.
- 4-2. Нацртај симболичка ознака на диода и нејзина идеализирана струјно-напонска карактеристика. а) Кој услов треба да биде исполнет за диодата да биде инверзно (непропусно) поларизирана? Какви се вредностите на нејзиниот напон и струја? б) Кој услов треба да биде исполнет за диодата да биде директно (пропусно) поларизирана? Какви се вредностите на напонот и струјата на неа? Направи аналогија помеѓу поларизацијата на диодата и состојбите на идеалниот прекинувач.
- 4-3. Нацртај симболичка ознака на светлечка (LED) диода. а) Наброј типични вредности за прагот на проведување U_{δ} кај неколку разнобојни диоди? б) Во кои граници треба да се наоѓа јачината на струјата низ диодата кога таа проведува? в) На кој начин се ограничува струјата низ диодата кога таа проведува?
- 4-4. Нацртај симболичка ознака на биполарен NPN транзистор. а) Кои се режимите на работа во кои транзисторот може да биде поларизиран? б) Кои се условите кои треба да бидат исполнети за транзисторот да се најде во секој од нив? Какви се вредностите на напонот и струјата на транзисторот за секое подрачје на работа? в) Направи аналогија помеѓу поларизацијата на транзисторот и состојбите на идеалниот прекинувач. г) Кои се подрачјата на работа што одговараат за негова примена во прекинувачки – нелинеарен режим на работа?
- 4-5. Нацртај симболичка ознака на n-канален MOSFET. а) Кои се режимите на работа во кои транзисторот може да биде поларизиран? б) Кои се условите што треба да бидат исполнети за транзисторот да се најде во секој од нив? Какви се вредностите на напонот и струјата на транзисторот за секое подрачје на работа? в) Направи аналогија помеѓу поларизацијата на транзисторот и состојбите на идеалниот прекинувач. г) Кои се подрачјата на работа што одговараат за негова примена во прекинувачки – нелинеарен режим на работа?
- 4-6. Нацртај симболичка ознака на инвертор. Која е неговата основна задача? Објасни го однесувањето на инверторот користејќи ја неговата функционална таблица и неговата преносна карактеристика.
- 4-7. Претпостави дека два инвертори со идентични преносни карактеристики според сл. 4-15 се поврзани еден по друг, така што излезот на првиот инвертор е влез за вториот. Ако високото ниво на логичка единица $V(1) = V_H = +5\text{ V}$, а ниското ниво на логичка нула $V(0) = V_L = 0\text{ V}$, одговори колкав е излезниот потенцијал по вториот инвертор ако на влезот од првиот се доведува а) ниско ниво $V(0) = V_L = 0\text{ V}$, б) високо ниво $V(1) = V_H = +5\text{ V}$.
- 4-8. Претпостави дека на напојување $+V_{CC} = 5\text{ V}$ се поврзани инверторите од а) сл. 4-16, б) сл. 4-17. Одреди во кое подрачје на работа се поларизирани транзисторите ако на влезот V_{in} се доведе а) ниско напонско ниво од 0 V , б) високо напонско ниво $+V_{CC}$. Колкаво е излезното напонско ниво V_{out} за секој од наведените случаи?
- 4-9. Претпостави дека два CMOS инвертори со идентични преносни карактеристики според сл. 4-18 се поврзани еден по друг, така што излезот на првиот инвертор е влез за вториот. Одреди во кое подрачје на работа се поларизирани NMOS и PMOS транзисторите ако на влезот V_{in} се доведе а) низок напон од 0 V , б) висок напон $+V_{CC}$. Колкав е напонот на излезот од првиот инвертор V_{out1} , а колкав на излезот од вториот V_{out2} , за секоја побуда посебно?

- 4-10. Која е разликата помеѓу чип и интегрирано коло?
- 4-11. Што покажува степенот на интеграција на интегрираните кола? Која е разликата помеѓу интергираните кола од SSI и MSI степенот на интеграција?
- 4-12. Нацртај поглед од горе на 14-пинско дворедно DIP (DIL) куќиште. Означи на кои пинови се поврзува референтниот потенцијал од 0V (“масата“) и напојувањето +V_{cc}?
- 4-13. Дали поимите “фамилија на логички кола“ и “фамилија на дигитални интегрирани кола “ се синоними? Што тие означуваат?
- 4-14. Дали поимите “под-фамилија“, “суб-фамилија“ и “серија“ дигитални интегрирани кола се синоними? Што тие означуваат?
- 4-15. Која е суштинската разлика помеѓу TTL и CMOS фамилиите на дигитални интегрирани кола? Која од нив најмногу се користи во практиката?
- 4-16. Наброј барем три параметри според кои се оценуваат перформансите на различните фамилии на дигиталните интегрирани кола.
- 4-17. Поединечно дефинирај ги и објасни ги следниве параметри:
- 1) Извор на напојување (анг. Power supply requirement);
 - 2) Струјни и напонски параметри (анг. Current and voltage parameters).
 - 3) Отпорност на шумови (анг. Noise immunity);
 - 4) Влезно приклучување (анг. Fan in);
 - 5) Излезно приклучување (анг. Fan out);
 - 6) Време на доцнење (каснење, пропација, пренесување) (анг. Propagation delay);
 - 7) Моќност на дисипација (загуби). (анг. Power dissipation);
 - 8) Температура на работа (работна температура) (анг. Operating temperature);
- 4-18. Со кој фактор се мерат и споредуваат вкупните перформанси на различните фамилии ДИК? Како се дефинира и со која равенка?
- 4-19. Што значи а) логичка б) електрична (напонска и струјна) в) пин компатибилност помеѓу ДИК од различни фамилии?
- 4-20. Што претставува и за што се користи стандардизираниот код за означување на ДИК? Имајќи ја во вид конвенцијата за означување од сл. 4-33, наведи го кодот за ДИК кое содржи четири ЕксНИЛИ според сл. 4-38? Што означуваат следните кодови: а) CD 74HCT08 P б) SGS 74LS04 N в) ST 74HC125 P г) MC 74HC240 N д) MC 54LS243 P?
- 4-21. Која е суштинската разлика помеѓу а) 74LS и 74HC, односно 74HCT под-фамилиите на ЛОК? б) Дали ДИК од серијата 74LS може директно да се поврзуваат со ДИК кои припаѓаат на 74HC, односно 74HCT сериите? Образложи го одговорот.
- 4-22. Во врска со задачата 4-28, објасни ја разликата помеѓу побудувањето на инверторските кола преку прекинувач во однос на побудувањето со тастер?
- 4-23. Објасни го принципот на работа на инверторските кола прикажани на а) сл. 4-46 и б) 4-47 ако на влезот од инверторот се доведе а) високо напонско ниво $V_H = V_{dd} = +5V$, односно б) ниско напонско ниво $V_L = 0 V$.
- 4-24. Објасни го принципот на работа на инверторското коло од а) сл. 4-48 и б) сл. 4-49 ако на влезот се носи а) високо напонско ниво $V_H = V_{dd} = +5V$, односно б) ниско напонско ниво $V_L = 0 V$.
- 4-25. Од што зависи директното поврзување на ДИК од различни под-фамилии на ЛОК? Дали има проблем и кој е тој? Како истиот принципиелно се решава?

ЗАДАЧИ ЗА ДОМАШНА РАБОТА

- 4-1. За колото прикажано на сл. 4-2 претпостави дека отпорникот $R = 470 \Omega$, додека напојувањето $+V_{CC}$ изнесува а) $5 V$ б) $9 V$ и дека на местото од прекинувачот S е приклучена Si диода D а) со анодата, б) со катодата на високиот потенцијал $+V_{CC}$. Прагот на проведување на диодата изнесува $U_{\delta} = 0.7 V$. Одреди ја поларизацијата на диодата, како и фактот дали низ неа ќе протекува струја, кога, и со која јачина?
- 4-2. Имајќи ја во вид сл. 4-7 а) претпостави дека на напојување $+V_{CC}$ од а) $9 V$, б) $5 V$ е приклучена светлечка (LED) диода: а) жолта, со праг на проведување $U_{\delta} = 2.3 V$ б) бела, со праг на проведување $U_{\delta} = 3.6 V$. Пресметај ја вредноста на ограничувачкиот отпорник во секој случај, т.е. за секоја комбинација од напојување и диода, за при тоа струјата низ диодата да биде $20 mA$. Теоретски добиените вредности замени ги со E12 вредности на отпорниците. Дали ќе избереш помала или поголема вредност на реалниот отпорник во однос на пресметаната вредност? Образложи!
- 4-3. Имајќи ја во вид сл. 4-10 претпостави дека отпорникот во базата R_B и колекторскиот отпорник R_C а) 100Ω , б) 180Ω на NPN транзисторот се поврзани на напојување $+V_{CC}$ од а) $5 V$, б) $9 V$, в) $12 V$. Пресметај ја вредноста на базниот отпорник R_B за транзисторот да биде во сатурација ако знаеш дека тоа ќе се случи кога во базата тече струја I_B со јачина која е 10-пати помала од колекторската струја I_C ? Претпостави дека $U_{BES} = 0.75V$ и $U_{CES} = 0.2V$.
- 4-4. Претпостави дека на напојување $+V_{CC}$ од а) $5 V$ а) $9 V$ е приклучен CMOS инверторот од сл. 4-18 за кој што важи $V_{TN} = -V_{TP} = 0.8 V$. Одреди во кое подрачје на работа е поларизиран NMOS и PMOS транзисторот ако на влезот V_{in} се доведе а) низок напон од $0 V$, б) висок напон $+V_{CC}$. Колкав е излезниот напон V_{out} за секој од наведените случаи?
- 4-5. За електричната шема на инверторското коло од сл. 4-42 претпостави дека тоа се напојува со батерија од $9 V$ ($V_{CC} = +9V$) на која е поврзан тастер преку а) подигнувачки б) спуштачки отпорник од $10 K\Omega$. Со тастерот треба да се активира црвена LED диода со праг на проведување $U_{\delta} = 2.3 V$, низ која треба да протекува струја од $15 mA$. Колкава ќе биде вредноста на серискиот отпорник R_D , кој треба да ја ограничи струјата низ диодата и кога LED диодата ќе светне?
- 4-6. Претпостави дека на сл. 4-44 а) и б) е применет ист инвертор од серијата 74HC и дека тој се напојува од извор $V_{DD} = +5V$. Покрај тоа претпостави дека на излезот од инверторот даден на сл. 4-44 преку отпорник $R_D = 180 \Omega$ е а) поврзана зелена, додека на сл. 4-44 б) црвена светлечка LED диода со ист праг на проведување $U_{\delta} = 2.1 V$. Ако на влезот од инверторите доведеме а) високо напонско ниво $V_H = V_{DD} = +5V$, односно б) ниско напонско ниво $V_L = 0 V$, одреди го напонското ниво на нивните излези. Потоа одговори каква е поларизацијата на LED диодата, дали низ неа протекува струја, и ако протекува, со која јачина е, и дали таа свети или не свети?
- 4-7. Имајќи ги во вид примерите на сл. 4-44 а) и б) на влезот од двете инверторски кола поврзи а) подигнувачки б) спуштачки отпорник со вредност $R = 10 K\Omega$ според сл. 4-42 а) б). Потоа за двете положби на тастерот кога тој е а) притиснат б) отпуштен одреди го напонското ниво на излезите од инверторите за секоја од шемите. На крај одговори каква е поларизацијата на LED диодата, дали низ неа протекува струја и ако протекува со која јачина, и дали таа свети или не свети?

- 4-8. (*) Повтори ја задачата 4-7 ако на излезот од инверторите се поврзани и двете LED диоди: а) зелената кон “маса“, б) црвената према напојувањето и тоа секоја со соодветен отпорник за ограничување на струјата.
- 4-9. (**) Повтори ја задачата 4-7 ако инверторското коло го замениш со баферско коло со три состојби чиј влез за дозвола Е (анг. enable) е активен на високо ниво. Претпостави дека на него се носи а) ниско, б) високо напонско ниво.
- 4-10. (***) Повтори ја задачата 4-8 ако инверторското коло го замениш со баферско коло со три состојби чиј влез за дозвола Е се контролира со а) спуштачки отпорник б) подигнувачки отпорник.
- 4-11. Ако на влезот од инверторот на логичката сонда од сл. 4-45 доведеме а) високо напонско ниво $V_H = V_{dd} = +5V$, односно б) ниско напонско ниво $V_L = 0 V$, одреди го напонското ниво на излезот од инверторот. Потоа, одреди го однесувањето на NPN и PNP транзисторите и на LED диодите поврзани во нивните колектори. Кога транзисторите ќе проведуваат, а кога ќе бидат закочени? Кога диодите ќе светат, а кога нема да светат? Колкави се вредностите на колекторските струи ако е познато дека $U_{\delta} = 2.3 V$, $U_{BES} = -U_{BES} = 0.75V$ и $U_{CES} = -U_{CES} = 0.2V$.
- 4-12. (*) Повтори ја задачата 4-10, имајќи ја во вид сл. 4-42 а) и б). Имено, на влезот од инверторското коло поврзи тастер преку а) подигнувачки б) спуштачки отпорник со вредност $R=10 K\Omega$.
- 4-13. (*) Ако на влезот од инверторите на а) сл. 4-46 и б) 4-47 доведеме а) висок напон $V_H = V_{dd} = +5V$, односно б) низок напон $V_L = 0 V$, одреди го излезниот напон и за двете електрични шеми. Како се поларизирани транзисторите? Кога тие ќе проведуваат, а кога нема да проведуваат? Кога пиезо звучничето ќе даде звук? Кога моторот ќе проработи? Колкави се вредностите на колекторските струи ако е познато дека $U_{BES} = 0.75V$ и $U_{CES} = 0.2V$.
- 4-14. (*) Ако на влезот од инверторот на а) сл. 4-48 и б) 4-49 се донесе а) висок напон $V_H = V_{dd} = +5V$, односно б) низок напон $V_L = 0 V$, одреди го излезниот напон за двата случаи. Како се однесува опто-поврзувачот, а како излезниот NPN транзистор? Кога пиезо звучничето ќе даде звук? Кога моторот ќе проработи? Колкави се вредностите на колекторските струи ако е познато дека $U_{BES} = 0.75V$ и $U_{CES} = 0.2V$.



ВЕЖБИ

НАСОКИ ЗА РЕАЛИЗАЦИЈА НА ВЕЖБИТЕ

Часовите за вежби се посветени за решавање на нумерички примери и задачи, како и за изработка на компјутерски базирани симулациски вежби со користење на програмот Electronics Workbench 5v12 (EWB 512), кој претставува софтверска алатка за креирање и симулирање на однесувањето и работата на виртуелни електрични, аналогни и дигитални електрични и електронски кола.

Нумеричките задачи како еден вид на теоретски вежби се значајни бидејќи преку нив се прошируваат, продлабочуваат и утврдуваат знаењата на учениците, а исто така се поттикнува и развива нивната љубопитност за решавање на нови ситуации. Воедно учениците се стимулираат за уште поголем ангажман околу темелното совладување на материјалот.

На часовите за вежби со програмот за симулација EWB v5.12 ќе се изработуваат виртуелни електрични кола. Со примена на Electronics Workbench ќе се реализираат симулациски вежби, така што на учениците ќе им се овозможи да ја симулираат нивната функција. Шемите ќе се цртаат на работната површина со наједноставно „земање и спуштање“ (анг. drag-and-drop) на најразлични пасивни и активни аналогни и дигитални елементи, компоненти и интегрирани кола. Реализираните шеми можат да се тестираат и анализираат со виртуелни инструменти кои даваат графички и нумерички резултати.

Една карактеристична вежба може да се состои од креирање на коло, зададено со неговата електрична или логичка шема, со одбирање на елементи и компоненти чии вредности се еднакви со зададените и негово побудување со тест сигнали, или различни нивоа на логички влезни променливи, а притоа мерејќи ги бараните излезни величини со соодветни инструменти.

Симулациските вежби успешно ќе бидат реализирани од страна на учениците ако тие добро го имаат запознаено принципот на работа и користењето на софтверот за симулација. Учениците треба да знаат и со кои виртуелни елементи и компоненти располагаат, како и да го знаат начинот на нивното поврзување заради добивање на шема за симулација која е соодветна на електричната или логичката. Секако е важно и тоа да умеат правилно да ги поставуваат инструментите во кругот на колото како опрема заради тест-побудувања и мерења на резултатите. Овде припаѓа палетата на инструменти како што се на пр. дигиталниот мултимер, функцискиот генератор, осцилоскопот, логичката сонда, логичкиот анализатор и други.

Задавањето и решавањето на едни исти задачи од два аспекти: нумерички и симулациски, на учениците ќе им помогнат во добивањето потврда за точноста на теоретските пресметки и соодветните резултати од симулациските вежби.

1. Вежби што стојат на располагање

Што се однесува до вежбите, тие се систематизирани и зададени во овој посебен дел од учебникот, како посебно множество кое се однесува на соодветната модуларна целина. Генерално земено, на наставникот му стојат на располагање поголем број на задачи, како и нумерички и симулациски вежби со различна тежина за нивно изведување.

Поедноставните вежби се однесуваат на базичните знаења, а кои се обработени во редовната настава. Резултатите од нивната изведба, како и од резултатите добиени со реализацијата на вежбите од нешто повисоко ниво, ќе треба да ги анализирате и споредите со теоретските концепти имајќи ги во вид:

1. Логичките шеми на логичките и комбинациските кола;
2. Таблиците на вистинитост;
3. Таблиците на функционирање (функционалните таблици);
4. Логичките равенки;
5. Временските дијаграми.

Во секој модул од овој предмет се издвојуваат и пософистицирани вежби за изведба, како и такви вежби, кои можат да се искористат за изработка на проекти од помал обем. За овие вежби се применуваат реални CMOS, понекогаш и TTL, дигитални интегрирани кола најчесто од фамилијата 74xx.

Ваквата концепција на поголем број систематизирани вежби со различна тежина дава можност наставникот на секој ученик да му пристапи индивидуално, знаејќи го неговиот капацитет и да му зададе вежба која е соодветна на неговите предзнаења. Дополнително, на овој начин, ќе се зголеми мотивацијата на талентираните ученици и ќе дојде до израз нивната креативност, а без притоа да им се попречува совладувањето на основните концепти на учениците со стандардни и пониски нивоа на знаења.

2. Изведување и документирање на вежбите

Пред започнување со работа, наставникот од множеството вежби кои му стојат на располагање за секоја тема, ќе ви избере и зададе вежба што ќе треба да ја реализирате, а која е соодветна на вашите знаења. Немојте да заборавете дека вашата работна тетратка, каде ги запишувате извештаите од реализираните вежби, треба да ја носите со вас секој час заради вас, но и заради наставникот, кој треба да може секогаш да провери што имате запишано во неа. Додека ги изработувате вежбите, посветете им сериозно внимание на упатството и на насоките кои ќе ви бидат посочени од страна на наставникот. Задолжително запишете ги најважните од нив. По извршените работни задачи, вашите индивидуални набљудувања и мерења исто така ќе треба да ги запишете и од нив ќе треба да извлечете значајни заклучоци. За нејасните работи продискутирајте со соученикот, кој заедно со вас ја работи вежбата, и доколку заедно не ги откриете вистинските одговори, слободно поставувајте му ги неодговорените прашања на вашиот наставник.

Од вас се очекува да ги имате во вид и да ги евидентирате резултатите за секој важен чекор од вежбата и истите да ги вклучите во печатениот извештај за таа вежба. Најдобро е извештајот од секоја вежба да биде еднострано отпечатен и доставен до професорот во посебна папка во хартиен облик, но и во електронски облик запамтен во соодветно именуван документ и посебна електронска папка.

За да бидете ефикасни, паралелно со започнувањето на секоја симулациска вежба, треба да имате отворено и текст документ за едновременно со извршувањето на вежбата да ги запишувате податоците, добиените резултати, потоа сликите кои се копии од екранот на реализираните колата, временските дијаграми и графициите на осцилоскопот или логичкиот анализатор, како и логичките вредности во карактеристичните точки на шемата. На овој начин ќе креирате целокупна документација и структура на извештајот, која подоцна ќе може лесно да биде подобрена и надоградена со понатамошни детали и видувања.

Составувањето на извештајот ќе ви биде полесно да го направите ако првичниот извештај го напишете во рок од еден или два дена по завршувањето на вежбата, додека сеуште ги памтите деталите.

Процедурата, која се повторува при реализацијата на секоја симулациска вежба во програмот Electronics Workbench е следна:

1. Земете ја пред себе сликата за вежбата од учебникот и внимателно разгледајте ја нејзината шема;
2. Стартувајте го симулацискиот софтвер EWB 5.12, отворете го Упатството за работа со него, насловете ја новата вежба и запамтете ја;
3. Следете ги следниве чекори, но притоа не заборавајте после секој извршен чекор да ја запамтите вежбата:
 - 3.1. На работната површина, од соодветните кошнички повлечете ги и спуштете ги потребните компоненти: напонски извори, основни електрични елементи, електронски (полупроводнички) елементи, интегрирани кола, инструменти, индикатори, и сл.;
 - 3.2. Поставете ги јазлите и повлечете ги проводниците така што со нив ќе ги формирате врските помеѓу поставените компоненти и инструменти;
 - 3.3. Стартувајте ја симулацијата, менувајте ги вредностите на влезните променливи, следете ги излезните вредности и запишувајте ги истите;
 - 3.4. Во текстуално квадратче запишете ги своите коментари.

3. Опис на формата на извештаите за вежбите

Како што веќе истакнавме, по завршувањето на секоја вежба потребно е да предадете извештај кај наставникот, што се состои од опис на активностите кои сте ги превземале за време на нејзината изведба. Извештајот треба да започне со една општа изјава за целта на вежбата. Потоа, за секоја вежба треба да бидат претставени: шемите на колото (електричната, односно логичката), па шематскиот приказ – шематскиот дијаграм на симулираното коло, графициите на набљудуваните бранови облици и логички нивоа, релевантните излезни податоци, потоа логичките равенки и доколку тоа се бара од вас, нивното изведување, описот на теоретското однесување на колото и одговорите на најважните прашања, поставени на почетокот на работата од страна на наставникот.

Претставувањето на вашите резултати треба да биде добро организирано и целосно финализирано, а вашите дијаграми да имаат соодветни наслови и ознаки, за да може и некој ученик, кој не е запознаен со вежбата, или не присуствувал на часот, без тешкотии да разбере што е направено.

На крајот од секој извештај, напишете краток заклучен дел, во кој се сумираат резултатите и се дискутираат проблемите и решенијата. Станува збор за согледувањата кои сте ги осознале и за карактеристичните предизвици со кои сте се соочиле и ви одзеле најмногу време за нивно решавање. Целта е да се стигне до фазата на синтеза и да ви се даде шанса да разберете кои краткорочни цели се остварени со вежбата на патот до совладување на наставната програма.

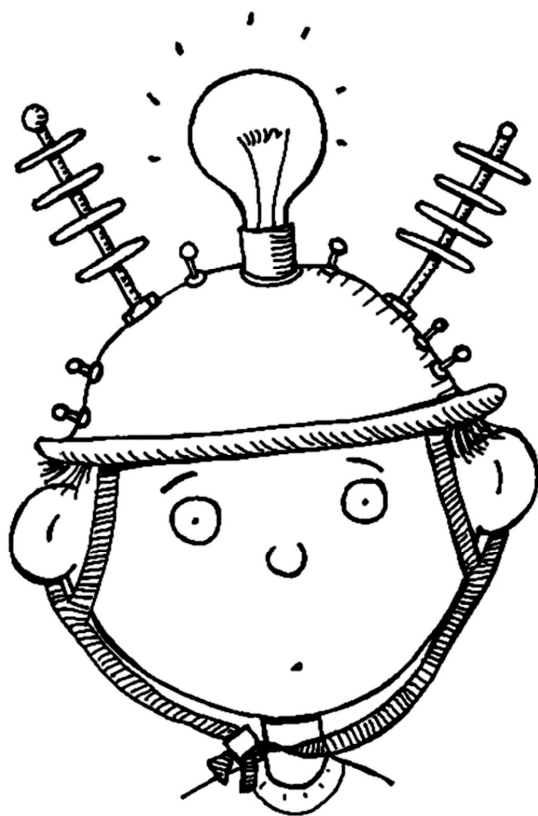
4. Оценување на вежбите

Формалниот изглед на извештајот за една извршена вежба, во општ случај, ќе ви го прикаже наставникот, презентирајќи ви еден празен формулар за вежбите кој е соодветен за наставната тема која ги покрива тие вежби. Формата на понудениот извештај треба да биде унифицирана, а форматот да зависи од креативноста на наставникот. Таа треба да биде запазена со една важна забелешка дека не мора да бидат пополнети сите сегменти од формуларот. Имено, кој дел од нив задолжително ќе треба да го пополните ќе зависи од конкретната вежба што ја изведувате и од инструкциите кои ќе ги добиете од страна на наставникот, а се соодветни за таа вежба.

После завршувањето на вежбите, за да може да ве оцени, професорот ќе посвети посебно внимание на содржинското и формално-техничкото уредување на извештаите.

Квалитетот на изведбата на вежбите, добивањето на очекуваните вредности на резултатите, како и навременото доставување на извештаите ќе имаат најголемо влијание на оценката, а во врска со тоа наставникот ќе го евалуира следното:

- ❖ Комплетирањето на вежбата и завршувањето на сите предвидени чекори потребни за успешна симулација,
- ❖ Давањето на соодветни валидни, јасни и разбирливи одговори на поставените прашања и задачи поткрепени со точни резултати запишани во соодветен облик,
- ❖ Вклучувањето на сите потребни отпечатени листови со добиените табели со податоци, електричните шеми на колата кои како вежби се изведуваат и нивните соодветни симулациски шеми, користените математички и логички равенки и формули со направените пресметки за добивање на резултатите и логичките нивоа, како и брановите облици на напоните во карактеристичните точки на влезовите и излезите;
- ❖ Придржувањето кон назначениот формат за изработка на извештајот за вежбите со запазување на бараната структура на извештајот, поврзаноста на поставените задачи и цели со добиените резултати, како и со неговото целокупно уредување.



1.

**БРОЈНИ
СИСТЕМИ
И КОДОВИ**

ВЕЖБИ

1.1. РЕШЕНИ ПРИМЕРИ И НУМЕРИЧКИ ЗАДАЧИ

Задача 1-1: Треба да пресметаме колкав мемориски простор е потребен за да се запамти една книга од 300 страници, со претпоставка дека една страница содржи по 2.500 симболи. Да претпоставиме дека еден, било кој, текстуален симбол (буква, цифра или интерпункциски знак) може да се кодира со 1 бајт [B].

Решение: $300 \text{ стр.} \times 2.500 \text{ симб.} = 300 \text{ стр.} \times 2.500 \text{ [B]} = 750.000 \text{ [B]}$. Бидејќи $1 \text{ [KB]} = 2^{10} \text{ [B]} = 1024 \text{ [B]} \approx 1000 \text{ [B]}$, за меморирање на книгата ќе ни треба мемориска компонента со капацитет од 750 [KB].

Задача 1-2: Пресметај на едно USB мемориско стикче со капацитет од 1 GB колку книги од по 200 страни и 3.000 симболи/страна можат да се сместат?

Решение: Најпрво да пресметаме колкав мемориско простор е потребен за една книга од 200 страни со по 3.000 симболи/страна: $200 \text{ стр.} \times 3.000 \text{ симб.} = 200 \text{ стр.} \times 3.000 \text{ [B]} = 600.000 \text{ [B]} \approx 600 \text{ [KB]}$. Сега капацитетот на меморискиот USB стик со 1 GB ќе го претвориме во KB, така што $1 \text{ [GB]} \approx 1 \times 10^3 \text{ [MB]} \approx 1 \times 10^6 \text{ [KB]}$. Потоа овој капацитет ќе го поделиме со меморијат акоја што му е потребна на една книга, т.е. $1 \times 10^6 \text{ [KB]}$ поделено со 600 [KB] изнесува приближно 1667. Ова значи дека во USB мемориско стикче со капацитет од 1 GB може да се запамтат 1667 книги од по 200 страни и 3.000 симболи/страна.

Задача 1-3: Пресметај на едно USB мемориско стикче со капацитет од 1 GB колку книги од по 300 страни и 2.500 симболи/страна можат да се сместат?

Решение: На едно USB мемориско стикче со капацитет од 1 GB може да се сместат 1333 вакви книги од по 300 страни и 2.500 симболи/страна. Ова е од причина што за меморирање на книгата ќе ни треба мемориска компонента со капацитет од 750 [KB], а кога капацитетот од 1 GB $\approx 1 \times 10^6 \text{ [KB]}$ на меморискиот стик со подели со 750 [KB] се добива приближно бројот 1333 кој покажува колку вакви книги од по 300 страни и 2.500 симболи/страна во него можат да се запамтат.

Задача 1-4: Реши ги претходните две задачи ако имаш USB мемориски стик со капацитет од а) 4 GB б) 8 GB?

Решение:

А-1) За **Задача 1-1 на стикче од 4 GB** може да се сместат $4\,000\,000 \text{ [KB]} : 600 \text{ [KB]} = 6667$ книги.

Б-1) За **Задача 1-1 на стикче од 8 GB** може да се сместат $8\,000\,000 \text{ [KB]} : 600 \text{ [KB]} = 13333$ книги.

А-2) За **Задача 1-2 на стикче од 4 GB** може да се сместат $4\,000\,000 \text{ [KB]} : 750 \text{ [KB]} = 5333$ книги.

Б-2) За **Задача 1-2 на стикче од 8 GB** може да се сместат $8\,000\,000 \text{ [KB]} : 750 \text{ [KB]} = 10667$ книги.

Задача 1-5: Колку информации може да се кодираат со а) 1 бит б) 2 бита в) 3 бита?

Решение:

а) Со 1 бит може да се кодираат $2^1 = 2$ или две информации, како на пр.: 0 – женско, 1 – машко.

б) Со два бита може да се кодираат $2^2 = 4$ информации, како на пр. четирите бои во картите за играње: 00 – црвено срце (купа), 01 – црвен ромб (каро, баклава), 10 – црно срце (црно), 11 – црна детелина (спато, спатлија).

в) Со 3 бита можат да се претстават $2^3 = 8$ информации. Тоа се на пр. една четвртинка од сите заби во устата, на пр. Горната вилица – лево, или долната десно, или ... и сл. Ако сакаме да ги претставиме забите од горната или долната вилица, а тоа се 16 на број, ќе ни бидат потребни 4 бита бидејќи $2^4 = 16$; првиот заб во долната вилица на пр., би бил даден со четворката битови 0000, додека последниот со 1111. За кодирање на сите 32 заби ќе ни требаат 5 бита бидејќи $2^5 = 32$: првиот заб би бил кодиран со 00000, додека последниот со 11111.

Интересно е дека со 3 бита НЕ може да се прикажат декадните цифри бидејќи $2^3 = 8$, но декадните цифри не се 8, туку 10, па ќе ни требаат 4 бита. Но тогаш ќе искористиме само 10 од 16-те можни комбинации од по 4 бита, а неискористени ќе останата 6 комбинации.

Задача 1-6: Ако имаме клас од а) 14 б) 25 в) 34 ученици. Колку бита ќе ни бидат потребни за да можеме секој ученик да го кодираме со посебна кодна комбинација (коден збор)?

а) За клас со 14 ученици, за да можеме секој ученик да го кодираме со посебна кодна комбинација (коден збор), потребни ни се четири бита, бидејќи $2^4 = 16$.

б) За клас со 25 ученици, за да можеме секој ученик да го кодираме со посебна кодна комбинација (коден збор), потребни ни се пет бита, бидејќи $2^5 = 32$.

в) За клас со 34 ученици, за да можеме секој ученик да го кодираме со посебна кодна комбинација (коден збор), потребни ни се шест бита, бидејќи $2^6 = 64$.

Задача 1-7: Колку бита ќе ни бидат потребни за да ги кодираме големите букви од а) англиската азбука која брои 26 букви? б) македонската азбука која брои 31 букви? в) Колку и за малите и за големите заедно?

Решение:

а) За да ги кодираме 26-те големи букви од англиската азбука ќе ни бидат потребни 5 бита бидејќи $2^5 = 32$. (4 бита НЕ се доволни бидејќи со нив може да се кодираат само $2^4 = 16$ букви).

б) За да ги кодираме големите букви од македонската азбука, вкупно 31, ќе ни бидат потребни повторно 5 бита бидејќи $2^5 = 32$.

в) Колку и за малите и за големите заедно?

а) За да ги кодираме големите букви од македонската или англиската азбука ќе ни бидат потребни 6 бита бидејќи $2^6 = 64$.

Претворањата од друг броен систем во декаден, ќе ги прикажеме со следниве неколку примери.

Задача 1-8: Пресметувањето на вредноста на даден хексадецимален број, односно конверзијата од хекса во декаден броен систем е дадено со двата примери што следуваат.

Решение: Овде се применува тежинската формула така што се добива:

$$A5B_{(16)} = A \cdot 16^2 + 5 \cdot 16^1 + B \cdot 16^0 = 10 \cdot 16^2 + 5 \cdot 16^1 + 11 \cdot 16^0 = 2560 + 80 + 11 = 2651_{(10)}$$

$$C4E_{(16)} = C \cdot 16^2 + 4 \cdot 16^1 + E \cdot 16^0 = 12 \cdot 16^2 + 4 \cdot 16^1 + 14 \cdot 16^0 = 3072 + 64 + 14 = 3150_{(10)}$$

Задача 1-9: Претворувањето на октален број во декаден, односно одредувањето на неговата вредност ќе го разгледаме со следниот пример за кој е даден бројот $237_{(8)}$.

$$\text{Решение: } 237_{(8)} = 2 \cdot 8^2 + 3 \cdot 8^1 + 7 \cdot 8^0 = 128 + 24 + 7 = 159_{(10)}$$

Задача 1-10: Премиот од бинарниот во декадниот систем, односно пресметувањето на вредноста на бинарните броеви, исто така повторно оди преку тежинската формула, што е прикажано со конверзијата на бинарните броеви $10010101_{(2)}$ и $11001001_{(2)}$:

Решение:

$$10010101_{(2)} = 1 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 128 + 16 + 4 + 1 = 149_{(10)}$$

$$11001001_{(2)} = 1 \cdot 2^7 + 1 \cdot 2^6 + 0 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 128 + 64 + 8 + 1 = 201_{(10)}$$

Задача 1-11: При конверзијата од хексадецимален во бинарен систем, или обратно, секоја цифра наједноставно се заменува со соодветниот нибл (четворка од битови), како што е дадено со следните примери. При тоа ако се појават водечки нули на најлевите позиции тие наједноставно се занемаруваат бидејќи немаат тежини.

Решение:

$$\text{а) } C4_{(16)} = 1100\ 0100 = 11000100_{(2)}$$

$$573_{(16)} = 0101\ 0111\ 0011 = 10101110011_{(2)}$$

б) Во продолжение е дадено претворување на бинарниот број $101010_{(2)}$ во хексадецимален според истиот принцип со замена на секоја четворка битови со соодветна хекса - цифра :

$$111100_{(2)} = 00111100 = 3C_{(16)}$$

Задача 1-12: Конверзијата од октален во бинарен систем, и обратно, е идентична на постапката која се користеше при конверзијата од хекса во бинарен, само што сега се работи со тројки од битови. Кажаното е илустрирано со следниве два примери:

Решение:

$$523_{(8)} = 101010011 = 101010011_{(2)}$$

$$1011100_{(2)} = 001011100 = 134_{(8)}$$

Задача 1-13: Претворањата во обратна насока, од декаден во друг броен систем, ќе ги илустрираме со разгледување на примерите за конверзија од декаден во хексадецимален, октален и бинарен броен систем, последователно.

Решение:

Декаден бр./16	4652	290	18	1	0	
Остаток:		12	2	2	1	
		<u>C</u>				
Хексадецимален број:		1	2	2	C	

Декаден бр./8	1248	156	19	2	0	
Остаток:		0	3	4	2	
Октален број:		2	3	4	0	

Декаден бр./2	156	78	39	19	9	4	2	1	0
Остаток:		0	0	1	1	1	0	0	1
Бинарен број:		1	0	0	1	1	1	0	0

Декаден бр./2	73	36	18	9	4	2	1	0	
Остаток:		1	0	0	1	0	0	1	
Бинарен број:		1	0	0	1	0	0	1	

Задача 1-14: Аритметичкото собирање на два бинарни броеви во природниот бинарен броен систем $101101_{(2)}$ и $111_{(2)}$ полесно ќе се разбере од следниот пример:

Решение:

Преноси:		<i>1</i>	<i>1</i>	<i>1</i>	<i>1</i>	
Прв собирок:	1	0	1	1	0	1
Втор собирок:				1	1	1
Збир:	1	1	0	1	0	0

Задача 1-15: Да разгледаме и еден пример на одземање на бројот $101_{(2)}$ од $1010_{(2)}$

Решение:

Позајмувања:	<i>0</i>	<i>10</i>	<i>0</i>	<i>10</i>
Намаленик:	1	0	1	0
Намалител:		1	0	1
Разлика:	0	1	0	1

Задача 1-16: Еве и еден пример за множење на бинарните броеви $1011_{(2)}$ и $111_{(2)}$.

Решение:

Множител	Прв множител:	1	0	1	1		
Множеник	Втор множител:			1	1	1	
		<i>I</i>	<i>I</i>	<i>I</i>	<i>I</i>	<i>I</i>	<i>I</i>
	Прв парц. производ:			1	0	1	1
	Втор парц. производ:		1	0	1	1	
	Трет парц. производ:	1	0	1	1		
	Производ:	1	0	0	1	1	0

Задача 1-17: Следниот пример е за делење на два бинарни броеви: деленикот е $100111_{(2)}$, додека делителот е $11_{(2)}$.

Решение:

$$\begin{array}{r}
 0\ 10\ 10 \\
 1\ 0\ 0\ 1\ 1\ 1 : 11 = 1101 \\
 -\ 11 \\
 \hline
 = = 11 \\
 -\ 11 \\
 \hline
 = = 11 \\
 -\ 11 \\
 \hline
 = =
 \end{array}$$

Задача 1-18: Позитивните броеви се означуваат на ист начин во сите бинарни системи SM, DC (прв комплемент, 1's), и RC (втор комплемент, 2's) кои се применуваат за означување на броеви со предзнак. Кај позитивните броеви предзнакот се означува со запишување на битот 0 на највисокото позиционо место, исто како во природниот бинарен броен систем.

Решение: $71_{(10)} = 1000111_{(2)} \Rightarrow (+71) = 0\ 1000111 = 01000111$

Задача 1-19: Броевите со негативен предзнак, (негативните броеви) се означуваат со битот 1 на највисокото позиционо место (“најлевиот“ бит), но добивањето на вредносните битови е различно кај трите најчесто користени системи: SM, DC (прв комплемент, 1's), и RC (втор комплемент, 2's).

Решение:

Означување на (+ 8) и (- 8) во SM-системот:

Бидејќи $8_{(10)} = 1000_{(2)} \Rightarrow (+8) = 0\ 1000 = 01000_{(SM)}$, $(-8) = 1\ 1000 = 11000_{(SM)}$;

Задача 1-20: Како пример ќе го разгледаме начинот на изразување на негативната вредност на бројот $13_{(10)} = 1101_{(2)}$, т.е. $-13_{(10)}$ во DC систем (1's, единечен комплемент), кодиран со осум бита, т.е. еден бајт:

Решение:

Даден негативен број: -13
 Апсолутна вредност: 13
 Бинарен еквивалент: 00001101
 Комплементирање: $11110010_{(1's)}$ т.е. -13 кодиран во DC систем.

Задача 1-21: Во следниот пример е претпоставено дека треба да се одреди декадната вредност на бинарниот вектор $11011001_{(1's)}$ со претпоставка дека станува збор за DC систем (1's, комплемент до 1).

Решение:

Даден бинарен збор: 11011001
 Комплементирање (1's): 00100110
 Апсолутна вредност: $00100110 = 38$
 Декаден број: -38

Конверзијата на негативните броеви од прв комплемент (1's, комплемент до 1) во декаден систем може да се изврши побрзо и поедноставно. Имено, се собираат тежините на оние позиции (места) во бројот каде што се наоѓаат нулите и се додава знакот „-“. За претходниот пример на бројот 11011001 ќе добиеме:

$$2^5 + 2^2 + 2^1 = 32 + 4 + 2 = 38, \text{ т.е. } 11011001_{(1's)} = -38.$$

Задача 1-22: Во продолжение е илустрирана конверзијата на негативниот број $-7_{(10)}$ во 2's-комплемент облик (двоен комплемент) со претпоставка дека компјутерот работи со податоци долги 1 бајт.

Решение:

Декаден број: -7
 Апсолутна вредност: 7
 Бинарен број: 00000111
 Прв комплемент 1's: 11111000
 Зголемување за 1: $+ 1$

 Втор комплемент (2's): 11111001

Задача 1-23: Со следниов пример се изведува конверзија на бинарниот вектор $11110011_{(2's)}$ од 2's нотација (комплемент до 2) во декаден броен систем.

Решение:

Втор комплемент на бројот (2's): 11110011
 Прв комплемент (1's): 00001100
 Зголемување за 1: $+ 1$

 Апсолутна вредност: $00001101 = 13$
 Декаден број: -13

Конверзијата на негативните броеви од двоен комплемент (2 's, комплемент до 2 , RC систем) во декаден систем може да се изврши и поедноставно. Имено, се собираат тежините на оние позиции во бројот каде што се наоѓаат нулите, потоа се додава 1 и на крај знакот „-“. За претходниот пример, за бројот 11110011 би имале:

Решение:

$$(2^3 + 2^2) + 1 = (8 + 4) + 1 = 12 + 1 = 13, \text{ т.е. } 11110011_{(2's)} = -13.$$

Задача 1-24: Примерите што следуваат ја илустрираат постапката за собирање и одземање на четири пара броеви со знак во втор комплемент 2 's (комплемент до 2). Првиот пример е за собирање на 7 со 5 , вториот е за одземање на 4 од 1 , или $1 - 4 = (+1) + (-4)$ што резултира во -3 .

Решение:

00000111	7	00000001	1
+ 00000101	+ 5	+ 11111100	- 4
-----	-----	-----	-----
00001100	+ 12	11111101	- 3

Третиот пример е $-6 + 81 = (-6) + (+81)$, и четвртиот: $-7 - 4 = (-7) + (-4) = -11$.

11111010	- 6	11111001	- 7
+ 01010001	+ 81	+ 11111100	- 4
-----	-----	-----	-----
+ 01001010	+ 75	+ 11110101	- 11

Задача 1-25: Со примерите кои се дадени во продолжение е илустриран начинот на кодирање и декодирање во *NBCD*-кодот применувајќи ја табелата од предавањата. Првиот пример се однесува на бројот $5832_{(10)}$, а вториот на $0110001010010011_{(NBCD)}$.

Решение:

а) Пр. 1. $5832_{(10)} = 0101\ 1000\ 0011\ 0010_{(NBCD)} = 0101100000110010_{(NBCD)}$

б) Пр. 2. $0110001010010011_{(NBCD)} = 0110\ 0010\ 1001\ 0011_{(NBCD)} = 6293_{(10)}$

Претходните два примери за броевите $5832_{(10)}$, односно 0110001010010011 , ќе ги решиме и за начинот на кодирање и декодирање според в) Грејовиот код со 4 бита, како и за г) Вишок-3 кодот.

в) Пр. 3. $5832_{(10)} = 0111\ 1100\ 0010\ 0011_{(Grey)} = 0111110000100011_{(Grey)}$

Пр. 4. $0110001010010011_{(Grey)} = 0110\ 0010\ 1001\ 0011_{(Grey)} = 43142_{(10)}$

г) Пр. 5. $5832_{(10)} = 1000\ 1011\ 0110\ 0101_{(ex3)} = 1000101101100101_{(ex3)}$

Пр. 6. $0110001010010011_{(ex3)} = 0110\ \underline{0010}\ 1001\ 0011_{(Grey)} = 3\ \boxtimes\ 63_{(10)}$

Во примерите местото каде се појавува симболот \boxtimes значи дека ќе се јави грешка, бидејќи не постои таков коден збор.

Задача 1-26: Да ги разгледаме следните два примери. Ќе претпоставиме дека во два бајти на меморијата на компјутерот се запаметени следниве бинарни вектори: а) 01110110 и б) 11110110. Од нас се бара, покрај нивните експлицитни вредности, да им ги одредиме и нивните имплицитни вредности и тоа според различни системи и кодови.

Решение:

Пр.1. а) 01110110.

Експлицитна вредност =
= $64+32+16+4+2=118$.

Имплицитни вредности:

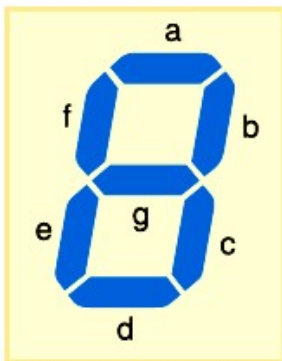
- според SM системот = + 118.
- според DC (1's) системот = + 118.
- според RC (2's) системот = +118.
- според NBCD кодот = 76.
- според Вишок-3 кодот = 43
- според ASCII кодот = v .

Пр. 2. б) 11110110.

Експлицитна вредност =
= $128+64+32+16+4+2=246$.

Имплицитни вредности:

- според SM системот = - 118.
- според DC (1's) системот = - 9.
- според RC (2's) системот = - 10.
- според NBCD кодот = ☒6.
- според Вишок-3 кодот = ☒3
- според ASCII кодот = ☒.



Задача 1-27: За да ги утврдиме знаењата кои се однесуваат на 7-сегментниот LED екран ќе ги разгледаме примерите дадени во продолжение:

Пр. 1. Прикажување на цифрата 6 на 7-сегментен LED екран а) со заедничка катода б) со заедничка анода.

Решение:

а) 7s LED со заедничка катода: abcdefg = 1011111

б) 7s LED со заедничка анода: abcdefg = 0100000

Пр. 2. Да претпоставиме дека е даден кодниот збор abcdefg = 1001111. Да анализираме што покажува 7-сегментниот LED екран со а) со заедничка катода б) со заедничка анода.

Решение:

Кодниот збор abcdefg = 1001111 кај 7-сегментен LED екран со заедничка

а) катода ја покажува буквата E, која означува појава на грешка,

б) анода ја покажува цифрата 1.

Задача 1-28: Заради потсетување како се применува табелата на ASCII кодот ќе го кодираме зборот „JaniS“:

J = 0 1001010 = 4A_(hex)

a = 0 1100001 = 61_(hex)

n = 0 1101110 = 6E_(hex)

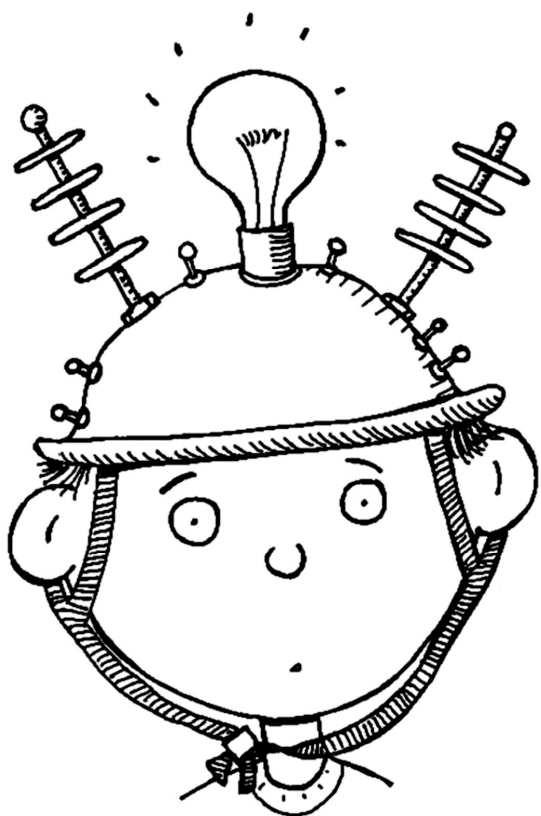
i = 0 1101001 = 69_(hex)

S = 0 1010011 = 53_(hex)

1.2. ЗАДАЧИ ЗА ДОМАШНА РАБОТА

- 1-1. Определи ги (а) комплементот до девет; (б) комплементот до десет, на следните декадни броеви (1) 7531; (2) 9862; (3) 41.
- 1-2. Определи ја вредноста, т.е. изврши конверзија во декаден броен систем, на секој од следниве броеви (а) $EE_{(16)}$; (б) $F0_{(16)}$; (в) $10_{(16)}$; (г) $CDA_{(16)}$; (д) $10_{(8)}$; (е) $100_{(8)}$; (ж) $77_{(8)}$; (з) $1000_{(2)}$; (с) $1111_{(2)}$; (с) $1011_{(2)}$.
- 1-3. Изврши конверзија на декадните броеви (а) 123; (б) 69; (в) 127; (г) 128; (д) 255; во (1) бинарен; (2) хексадецимален; (3) октален броен систем.
- 1-4. Изврши ги следниве конверзии помеѓу бројните системи (а) од хексадецимален и октален $14_{(16)}$ и $57_{(8)}$ во бинарен; (б) од бинарен $1010111_{(2)}$ во хексадецимален и во октален; (в) од хекса $24_{(16)}$ во октален; (г) од октален $346_{(8)}$ во хекса.
- 1-5. Собери ги следниве парови на бинарни броеви (а) 1111 со 1011; (б) 1011 со 1011; (в) 10111011 со 11110111.
- 1-6. Помножи го бинарниот број 1101 со бројот (а) 1110; (б) 1011; (в) 1101.
- 1-7. Изврши ги следниве одземања во бинарниот броен систем (а) од 1110 извади 1011; (б) од 10100000 извади 10000111; (в) од 10100001 извади 10001111.
- 1-8. Подели ги следниве парови бинарни броеви (а) 1010 со 100; (б) 10110110 со 1011; (в) 10011110 со 1100; (г) 10000011 со 1001.
- 1-9. Претстави ги следниве декадни броеви (а) +37; (б) 0; (в) - 37; (г) - 41 и (д) - 99 како (1) цели броеви со предзнак (SM систем); (2) броеви во нотација со единечен комплемент (DC систем, 1's). Претпостави дека податокот се запамтува како збор со должина 1 бајт (8 бита) од кои првиот бит е за предзнак.
- 1-10. Изврши конверзија на следниве (а) декадни броеви + 128, + 15, - 1, - 7 и - 127 во нотација со двоен комплемент (RC систем, 2's); (б) броеви дадени во двоен комплемент 01110011, 01011101, 11000101 и 10111101 претвори ги во декадни броеви ако податоците се запишуваат во облик на бајти со еден бит за предзнак.
- 1-11. Изведи ги следниве операции во втор комплемент (2's-нотација, RC систем), а потоа провери дали добиените резултати се точни (а) $14 + 23$; (б) $9 - 6$; (в) $8 - 1$ (в) $5 - 7$ (г) $14 - 35$; (д) $- 12 + 19$; (е) $- 48 - 5$. Претпостави дека податоците се запишуваат во облик на бајти со еден бит за предзнак.
- 1-12. Изврши одземање на два цели двоцифрени броеви означено во втор комплемент (2's – нотација, RC систем). а) Првиот број нека биде датумот на денот кога си роден, додека вториот број нека биде твојот реден број во дневникот на паралелката. б) Повтори го одземањето така што броевите ќе си ги заменат местата.
- 1-13. Напиши ја NBCD формата на декадните броеви (а) 18367; (б) 42509.
- 1-14. Кои броеви се кодирани со следниве NBCD зборови а) 10000011 б) 10011100.
- 1-15. Кодирај ги следниве декадни броеви 132, 645 и 7890 во (а) Грејовиот код; (б) Ајкеновиот код; (в) вишок-3 кодот; (г) BCD 5421 кодот.

- 1-16. Каков ќе биде кодниот збор abcdefg за екран со LED диоди и заедничка (а) анода; (б) катода, ако на него треба да се прикаже цифрата (1) 7; (2) 4; (3) 9.
- 1-17. Што се прикажува на LED екранот со заедничка (а) катода; (б) анода, ако кодниот збор abcdefg го има следниов облик (1) 1001111; (2) 1100011.
- 1-18. Податоците (а) Mimi, (б) Sana, (в) Masa и (г) Tina, кодирај ги во стандардниот ASCII код. Секој коден збор напиши го и во хексадецимална нотација.
- 1-19. Дадени се следниве ASCII кодни зборови (а) 66 73 84 79 71 61 и (б) 83 71 79 80 74 69, во декадно означување. Кои се кодираните податоци?
- 1-20. Даден е податокот (а) 10101011; (б) 11001100; (в) 01010001; (г) 00111001. Одреди ја неговата (1) експлицитна вредност; (2) имплицитна вредност, ако секој податок посебно се разгледува како (1) SM; (2) DC; (3) RC; (4) 8421 NBCD број; (5) податок запишан во ASCII код.



2.

**БУЛОВА
АЛГЕБРА**

ВЕЖБИ

2.1. РЕШЕНИ ПРИМЕРИ И ЗАДАЧИ

Задача 2-1: Следните три примери се логички функции зададени со соодветни логички изрази во аналитички облик. Со примена на теоремите и законите на Буловата алгебра извршена е нивното упростување.

Пример 2-1.1:

$$F1 = \overline{\overline{AB} + B + C} = \overline{\overline{AB} + B + C} = \overline{\overline{AB} \cdot \overline{BC}} = (\overline{\overline{A} + \overline{B}}) \cdot \overline{BC} = \overline{ABC} + \overline{BBC} = \overline{BC}(A + 1) = \overline{BC}$$

Пример 2-1.2:

$$F2 = \overline{\overline{AB} + \overline{B} + C} = \overline{\overline{AB} \cdot \overline{BC}} = \overline{\overline{AB} \cdot \overline{BC}} = \overline{AB} \cdot \overline{C}$$

Пример 2-1.3:

$$Z2 = \overline{\overline{BC} + \overline{BCD}} = \overline{\overline{BC} \cdot \overline{BCD}} = (B + C) \cdot (\overline{B} + \overline{C} + \overline{D}) = B \cdot \overline{B} + B \cdot \overline{C} + BD + \overline{BC} + \overline{CC} + CD = \overline{BC} + BD + \overline{BC} + CD$$

Дадената таблица на вистинитост се однесува на шест логички функции F1, F2, F3, F4, F5 и F6 кои зависат од три променливи: A, B и C. За секоја од првите прекинувачки функции, во продолжение се решени соодветни примери. Последната колона на функцијата F6, треба да ја пополниш по твој избор со логичките вредности 1, 0 или неважно (“x”).

i	ABC	F1	F2	F3	F4	F5	F6
0	0 0 0	0	1	0			
1	0 0 1	1	0	x			
2	0 1 0	1	1	0			
3	0 1 1	1	0	x			
4	1 0 0	0	1	1			
5	1 0 1	0	0	1			
6	1 1 0	0	0	0			
7	1 1 1	1	0	1			

Задача 2-2. На прекинувачките функции F1, F2 и F3 им се познати вредностите за секоја комбинација од влезните променливи кои се дадени во таблицата на вистинитост. Во задачата се бара секоја од тие функции да се прикаже а) во СДНФ облик со множество на индекси, б) во СДНФ аналитички облик со логичка равенка, в) во СКНФ облик со множество на индекси, б) во СДНФ аналитички облик со логичка равенка.

Решение:

$$а) F1 = \sum m(1,2,3,7)$$

$$б) F1 = \text{СДНФ} = \overline{A}BC + \overline{A}\overline{B}C + \overline{A}B\overline{C} + ABC$$

$$в) F1 = \prod M(0,4,5,6)$$

$$г) F1 = \text{СКНФ} = (A + B + C) \cdot (\overline{A} + B + C) \cdot (\overline{A} + B + \overline{C}) \cdot (\overline{A} + \overline{B} + C)$$

$$а) F2 = \sum m(0,2,4)$$

$$б) F2 = \text{СДНФ} = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C}$$

$$в) F2 = \prod M(1,3,5,6,7)$$

$$г) F2 = \text{СКНФ} = (A + B + \overline{C}) \cdot (A + \overline{B} + \overline{C}) \cdot (\overline{A} + B + \overline{C}) \cdot (\overline{A} + \overline{B} + C) \cdot (\overline{A} + \overline{B} + \overline{C})$$

$$а) F3 = \prod M(0,2,6) + \prod x(1,3)$$

$$б) F3 = \text{СКНФ} = (A + B + C) \cdot (A + \overline{B} + C) \cdot (\overline{A} + \overline{B} + C) \cdot (A + B + \overline{C}) \cdot (A + \overline{B} + \overline{C})$$

$$в) F3 = \sum m(4,5,7) + \sum x(1,3)$$

$$г) F3 = \text{СДНФ} = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}BC$$

Задача 2-3. Следните две функции: F4 и F5 се зададени преку совршени нормални форми во облик на множество на индекси: F4 е зададена во СДНФ, додека F5 во СКНФ. Решението треба да ги даде а) СКНФ обликот на F4, б) СДНФ обликот на F5.

За домашна работа: Од добиените решенија пополни ги колоните на двете функции в) F4 и г) F5 со нивните логички вредности.

$$F4 = \sum m(2,3) + \sum x(0,5)$$

$$F5 = \prod M(2,5,7) + \prod x(4,6)$$

Решение:

$$F4 = \sum m(2,3) + \sum x(0,5) \Rightarrow а) F4 = \prod M(1,4,6,7) + \prod x(0,5)$$

$$F5 = \prod M(2,5,7) + \prod x(4,6) \Rightarrow б) F5 = \sum m(0,1,3) + \sum x(4,6)$$

Задача 2-4 за домашна работа. Последната колона од таблицата на вистинитост се однесува на функцијата F6. Нејзината колона ќе ја пополниш со логички вредности а) по твој избор, б) според ДНФ аналитичкиот облик $F6 = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + AB + A\overline{B}C$ и така поставената функција ќе ја прикажиш а) во СДНФ облик со множество на индекси, б) во СДНФ аналитички облик со логичка равенка, в) во СКНФ облик со множество на индекси, г) во СДНФ аналитички облик со логичка равенка.

Задача 2-5. Со примена на методот на Карноови карти се минимизирани следниве четири логички функции а) KZ1, б) KZ2, в) KZ3 и г) KZ4 од по четири променливи A, B, C, D.

KZ1

		AB		\bar{B}		
		00	01	11	10	
\bar{D}	CD	00	01	11	10	\bar{C}
	00	0	4 1	12 1	8	
	01	1 x	5	13	9 x	
	11	3 x	7 1	15 x	11 1	
10	2	6 1	14 x	10 1		
		\bar{A}				

KZ1

		AB		\bar{B}		
		00	01	11	10	
\bar{D}	CD	00	01	11	10	\bar{C}
	00	0	4 1	12 1	8	
	01	1 x	5	13	9 x	
	11	3 x	7 1	15 x	11 1	
10	2	6 1	14 x	10 1		
		\bar{A}				

а) **Решение:** $KZ1 = AC + \bar{B}\bar{D} + BC$

KZ2

		AB		\bar{B}		
		00	01	11	10	
\bar{D}	CD	00	01	11	10	\bar{C}
	00	0 1	4	12 1	8 1	
	01	1	5	13 1	9	
	11	3	7 1	15	11	
10	2 1	6 1	14 1	10 1		
		\bar{A}				

KZ2

		AB		\bar{B}		
		00	01	11	10	
\bar{D}	CD	00	01	11	10	\bar{C}
	00	0 1	4	12 1	8 1	
	01	1	5	13 1	9	
	11	3	7 1	15	11	
10	2 1	6 1	14 1	10 1		
		\bar{A}				

б) **Решение:** $KZ2 = \bar{A}BC + A\bar{B}\bar{C} + C\bar{D} + \bar{B}\bar{D}$

KZ3

		AB		\bar{B}					
		00	01	11	10				
CD	00	0	x	4		12	1	8	x
	01	1		5		13		9	
\bar{D}	11	3	1	7	1	15		11	
	10	2	1	6		14	x	10	x
		\bar{A}				\bar{C}			

KZ3

		AB		\bar{B}					
		00	01	11	10				
CD	00	0	x	4		12	1	8	x
	01	1		5		13		9	
\bar{D}	11	3	1	7	1	15		11	
	10	2	1	6		14	x	10	x
		\bar{A}				\bar{C}			

в) Решение: $KZ3 = \bar{A}CD + \bar{B}\bar{D} + A\bar{D}$

KZ4

		AB		\bar{B}					
		00	01	11	10				
CD	00	0	x	4		12		8	1
	01	1	1	5	x	13		9	
\bar{D}	11	3		7	1	15	1	11	
	10	2	1	6	x	14	1	10	x
		\bar{A}				\bar{C}			

KZ4

		AB		\bar{B}					
		00	01	11	10				
CD	00	0	x	4		12		8	1
	01	1	1	5	x	13		9	
\bar{D}	11	3		7	1	15	1	11	
	10	2	1	6	x	14	1	10	x
		\bar{A}				\bar{C}			

г) Решение: $KZ4 = \bar{A}\bar{C}D + BC + \bar{B}\bar{D}$

Задача 2-6. Методот на минимизација со Карноови карти е применет и на следните шест нови решени примери на логички функции Y_1, Y_2, Y_3, Y_4, Y_5 и Y_6 кои се исто така зависни од по четири променливи A, B, C и D . Со нив дополнително се појаснува процесот за минимизација на некомплетно дефинирани функции со овој метод.

	B				
	0	4	12	8	
			1	1	
1	5	13	9		
	1	X	1	1	
3	7	15	11		
	X	1			
2	6	14	10		
	X	1			
	A				

а) Решение: $Y_1 = AC + CD + AC$

	B				
	0	4	12	8	
	X	X		1	
1	5	13	9		
	1	X			
3	7	15	11		
	X		X	1	
2	6	14	10		
	1			1	
	A				

б) Решение: $Y_2 = BD + AB + BC$

	C				
	0	4	12	8	
	0			0	
1	5	13	9		
	0	0	0		
3	7	15	11		
	X	X			
2	6	14	10		
	X		X		
	D				

в) $Y_3 = (C + A)(\bar{C} + \bar{A})(\bar{D} + B + \bar{A})$

	X₂				
	0	4	12	8	
	X		X	0	
1	5	13	9		
			X	0	
3	7	15	11		
		0			
2	6	14	10		
	0	0			
	X₁				

г) $Y_4 = (X_1 + \bar{X}_3)(\bar{X}_1 + X_2 + X_3)(\bar{X}_1 + X_3 + \bar{X}_4)$

	C				
	0	4	12	8	
		0	0		
1	5	13	9		
	0	0	X	0	
3	7	15	11		
	0		X	0	
2	6	14	10		
	0			X	
	D				

д) Решение: $Y_5 = (\bar{C} + B)(C + \bar{A})(C + \bar{B})$

	B				
	0	4	12	8	
				1	
1	5	13	9		
		1	1	1	
3	7	15	11		
		1	1		
2	6	14	10		
		1	1	1	
	A				

е) Решение: $Y_6 = BD + BC + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}\bar{D}$

2.2. ЗАДАЧИ ЗА ДОМАШНА РАБОТА

2-1. Дадениве логички изрази упрости ги по аналитички пат: (а) $1 + \overline{AB} + \overline{ABC} + \overline{BC}$; (б) $0 + \overline{ABD} + \overline{BD} + C$; (в) $1(BC + \overline{BC})$; (г) $0(\overline{ABC} + \overline{AB} + BC + \overline{ABC} + \overline{AC})$.

2-2. Следниве логички изрази упрости ги по аналитички пат: (а) $\overline{(\overline{A} + B + \overline{C})(A + \overline{B})C}$; (б) $\overline{(\overline{A} + B + \overline{C})(A + \overline{B})}$; (в) $\overline{(\overline{AB})} + (\overline{ABC})$; (г) $\overline{(\overline{AB})} + (\overline{ABC}) + C$.

i	ABC	F_1	F_2	F_3
0	000	0	1	0
1	001	1	0	1
2	010	0	1	0
3	011	1	x	1
4	100	0	0	x
5	101	1	x	x
6	110	1	0	1
7	111	0	0	x

2-3. Со дадената таблица на вистинитост се претставени три функции $F_1(A, B, C)$, $F_2(A, B, C)$ и $F_3(A, B, C)$ од по три променливи. За секоја од нив напиши ги нивните СДНФ и СКНФ облици преку множествата на индекси.

2-4. За следниве функции зададени во аналитички ДНФ и КНФ облик

(а) $F_1(X_1, X_2, X_3) = X_1 X_2 \overline{X_3} + \overline{X_1} \overline{X_2}$, (б) $F_2(X_1, X_2, X_3) = (X_1 + \overline{X_2} + X_3)(\overline{X_2} + \overline{X_3})$, (в) $Y(A, B, C) = AB + \overline{A}C$, (г) $Z(A, B, C) = (A + C)(\overline{A} + B)$ (1) состави им ги нивните табели на вистинитост; (2) прикажи ги преку множествата на индекси; (3) прикажи ги во СДНФ и СКНФ облици.

2-5. Зададените функции во СДНФ и СКНФ облик упрости ги по аналитички пат:

(а) $Y(A, B, C) = \overline{ABC} + \overline{A}B\overline{C}$; (б) $Z(A, B, C) = (A + B + C)(A + \overline{B} + C)(\overline{A} + \overline{B} + C)$.

2-6. Изврши премин по аналитички пат од ДНФ во СКНФ облик на функциите:

(а) $Y(A, B, C, D) = \overline{BC} + \overline{A}B\overline{D}$; (б) $Y(A, B, C, D) = \overline{ABD} + CD$.

2-7. Изврши премин по аналитички пат од КНФ во СДНФ облик на функциите:

(а) $Z(A, B, C, D) = (\overline{B} + D)(A + B + \overline{D})$; (б) $Z(A, B, C, D) = (A + B + D)(\overline{C} + \overline{D})$.

2-8. Да се минимизираат по аналитички (алгебарски) пат функциите:

(а) $Y(A, B, C) = (A + B)(B + C)(\overline{B} + C)(\overline{B} + \overline{C})$; (б) $Z(A, B, C) = AB + \overline{A}C + BC + \overline{B}\overline{C}$.

2-9. Да се минимизираат по (а) аналитички пат; (б) со примена на Карноовиот метод следниве функции: (а) $F_1(A, B, C, D) = \overline{ABCD} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D + \overline{A}B\overline{C}D$; (б)

$F_2(A, B, C, D) = (A + B + C + D)(\overline{A} + \overline{B} + C + D)(A + B + \overline{C} + \overline{D})(\overline{A} + \overline{B} + \overline{C} + D)(A + B + C + \overline{D})$

2-10. Со примена на методот на Карноови карти да се минимизираат следниве функции зададени преку множествата на индекси:

(а) $Y(A, B, C) = \prod M(0, 1, 2, 4, 5)$

(б) $Y(A, B, C) = \prod M(0, 1, 4, 7)$

$$(в) Y(A, B, C, D) = \prod M(0,1,2,4,5,7,8,12,13,14,15)$$

$$(г) Y(A, B, C, D) = \prod M(0,2,4,5,6,8,10,11,14,15)$$

$$(д) Y(A, B, C, D) = \prod M(0,1,2,3,7,8,10,11,12,14)$$

$$(е) Y(A, B, C) = \sum m(0,2,6,7)$$

$$(ж) Y(A, B, C) = \sum m(0,1,3,5,6)$$

$$(з) Y(A, B, C, D) = \sum m(0,3,4,6,7,8,11,12,13,15)$$

$$(и) Y(A, B, C, D) = \sum m(4,5,6,7,8,9,10,12,13,15)$$

$$(к) Y(A, B, C, D) = \sum m(0,2,4,5,6,7,9,11,13,15)$$

$$(л) Y(A, B, C, D) = \sum m(0,2,3,4,6,8,9,10,11,15)$$

2-11. Со примена на методот на Карноови карти да се минимизираат следниве функции зададени во ДНФ и КНФ облик:

$$(а) F(A, B, C) = A\bar{B} + \bar{A}C$$

$$(б) F(A, B, C, D) = ABC\bar{D} + \bar{A}\bar{B}C$$

$$(в) F(A, B, C, D) = \bar{A}BD + \bar{B}C$$

$$(г) F(A, B, C, D) = BC\bar{D} + \bar{A}CD$$

$$(д) F(A, B, C, D) = (A + \bar{B} + C + \bar{D})(\bar{A} + \bar{C} + \bar{D})$$

$$(е) F(A, B, C, D) = (B + C + D)(\bar{A} + D)$$

$$(ж) F(A, B, C, D) = (\bar{B} + \bar{C} + \bar{D})(\bar{A} + B + \bar{D})$$

2-12. Со примена на методот на Карноови карти да се минимизираат следниве некомплетно дефинирани функции зададени преку множествата на индекси:

$$(а) Y(A, B, C) = \prod M(0,5,7) \prod_{xM} M(1,4,6)$$

$$(б) Y(A, B, C, D) = \prod M(1,3,4,5,6,8,12,14) \prod_{xM} M(7,10,15)$$

$$(в) Y(A, B, C, D) = \prod M(1,2,8,10,11) \prod_{xM} M(0,3,4,5,15)$$

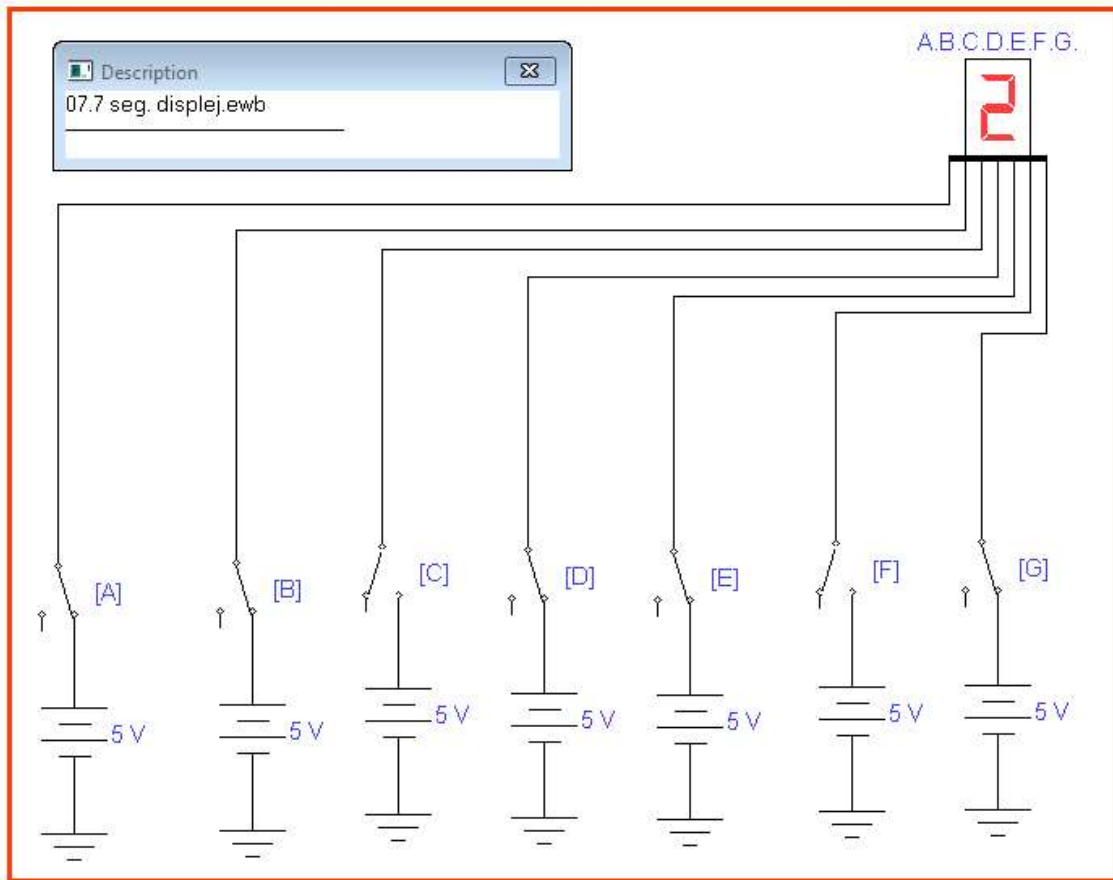
$$(г) Y(A, B, C, D) = \prod M(0,2,4,5,6,11,15) \prod_{xM} M(8,10,14)$$

$$(д) Y(A, B, C) = \sum m(2,3,7) + \sum_{xm} m(5,6)$$

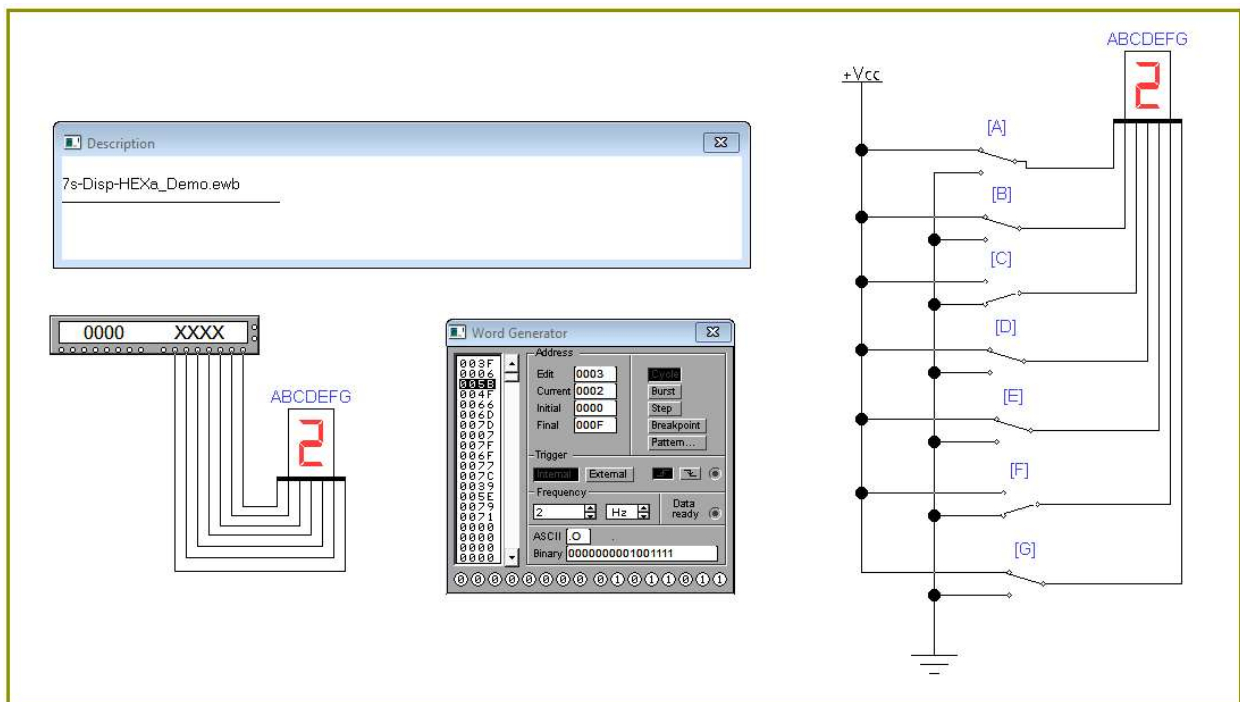
$$(е) Y(A, B, C, D) = \sum m(0,4,5,6,8,12,14,15) + \sum_{xm} m(1,2,10)$$

$$(ж) Y(A, B, C, D) = \sum m(1,2,3,4,5,9,11,12) + \sum_{xm} m(10,13,15)$$

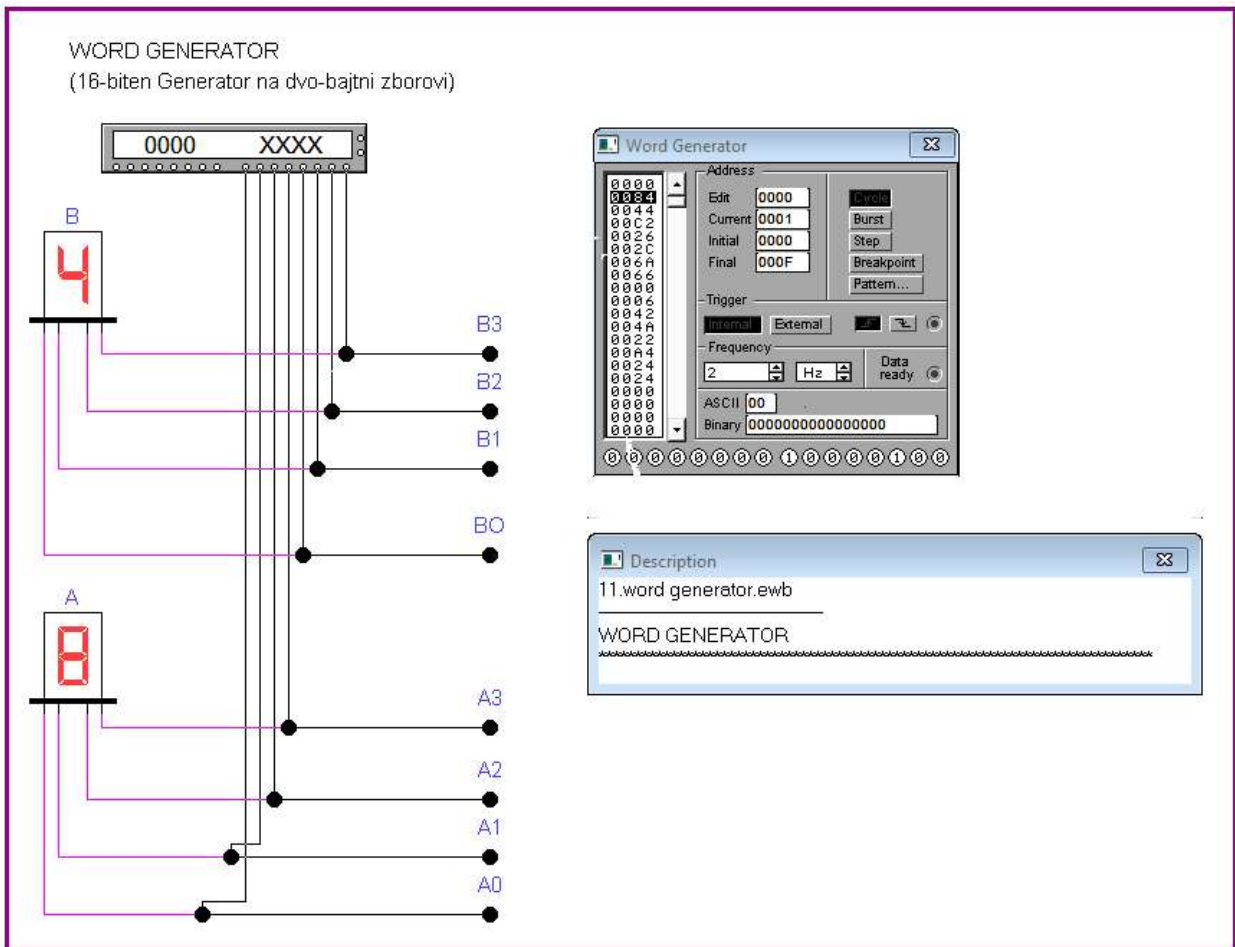
2.3. СИМУЛАЦИСКИ ВЕЖБИ



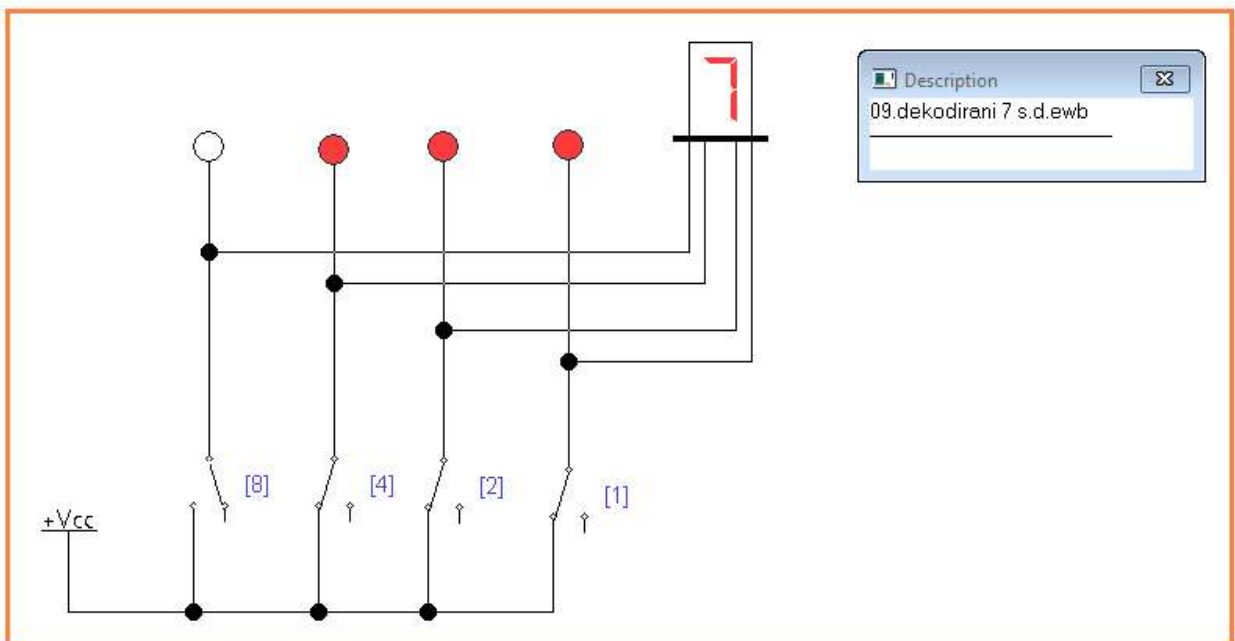
СВ-2.1 Принцип на работа на седум сегментен LED екран со прекинувачи и батерии



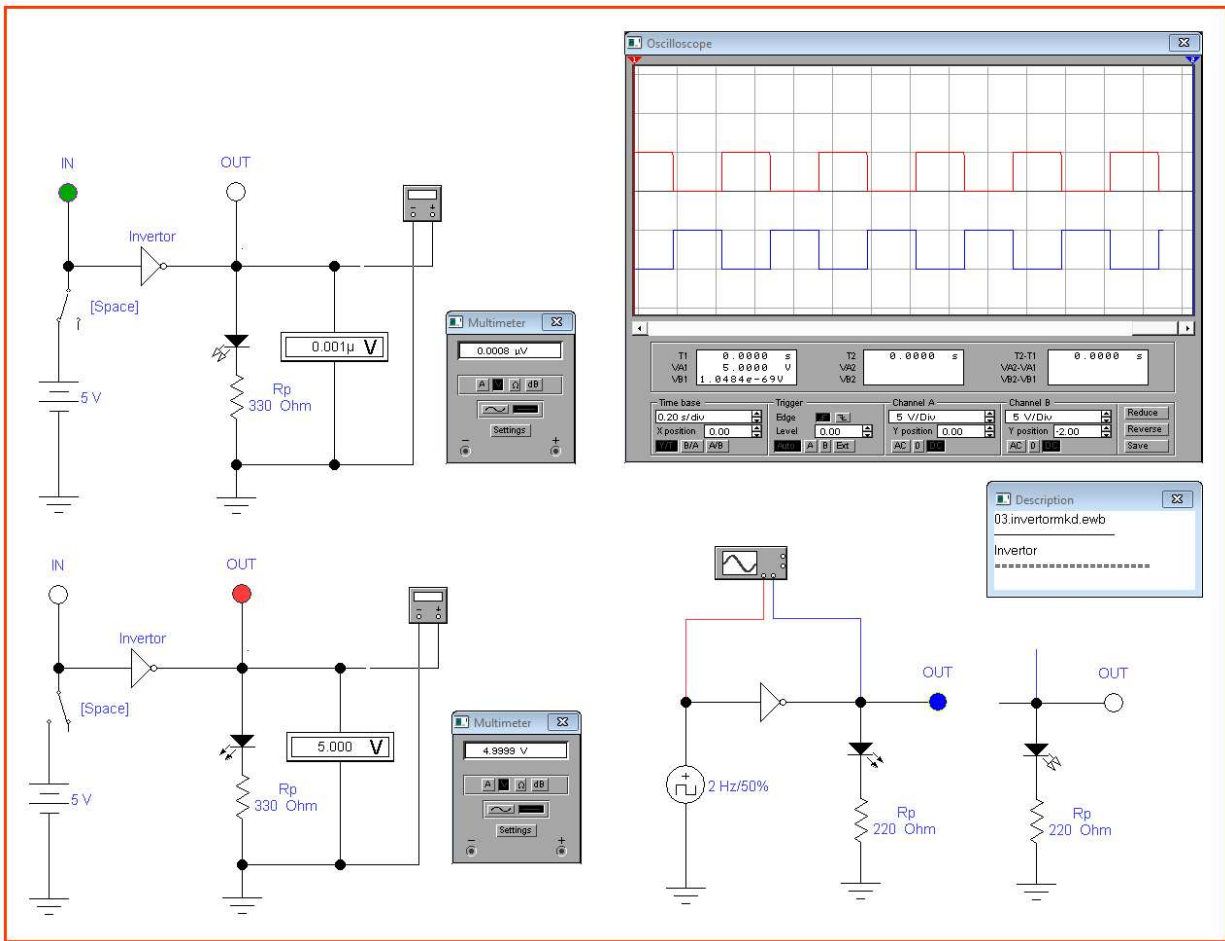
СВ-2.2 Принцип на работа на седум сегментен LED екран со генератор на зборови



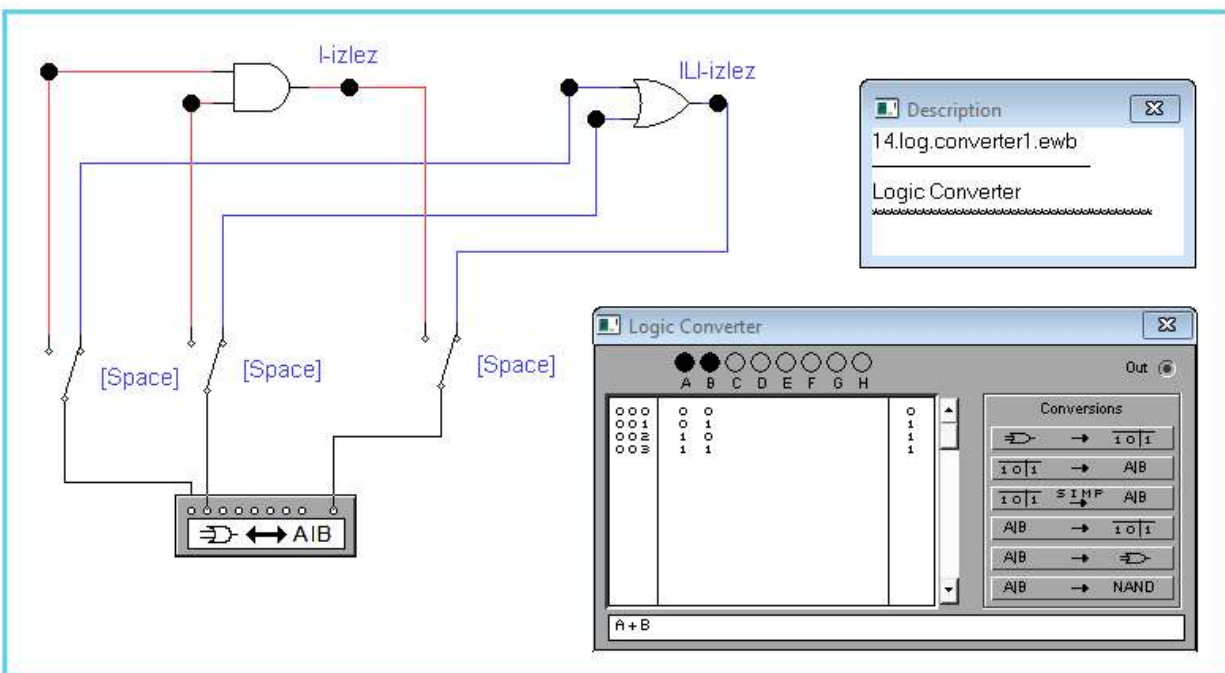
СВ-2.3 Принцип на работа на два седум сегментни LED екрани и генератор на зборови



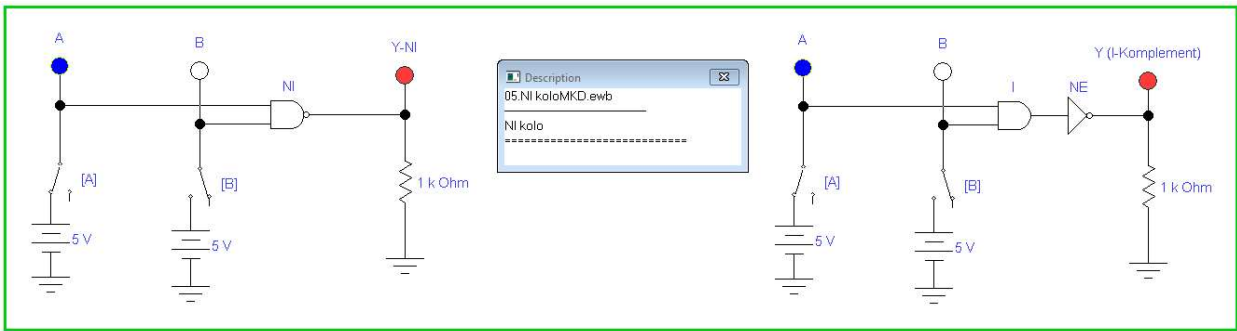
СВ-2.4 Принцип на работа на декодиран седум сегментен LED екран со прекинувачи



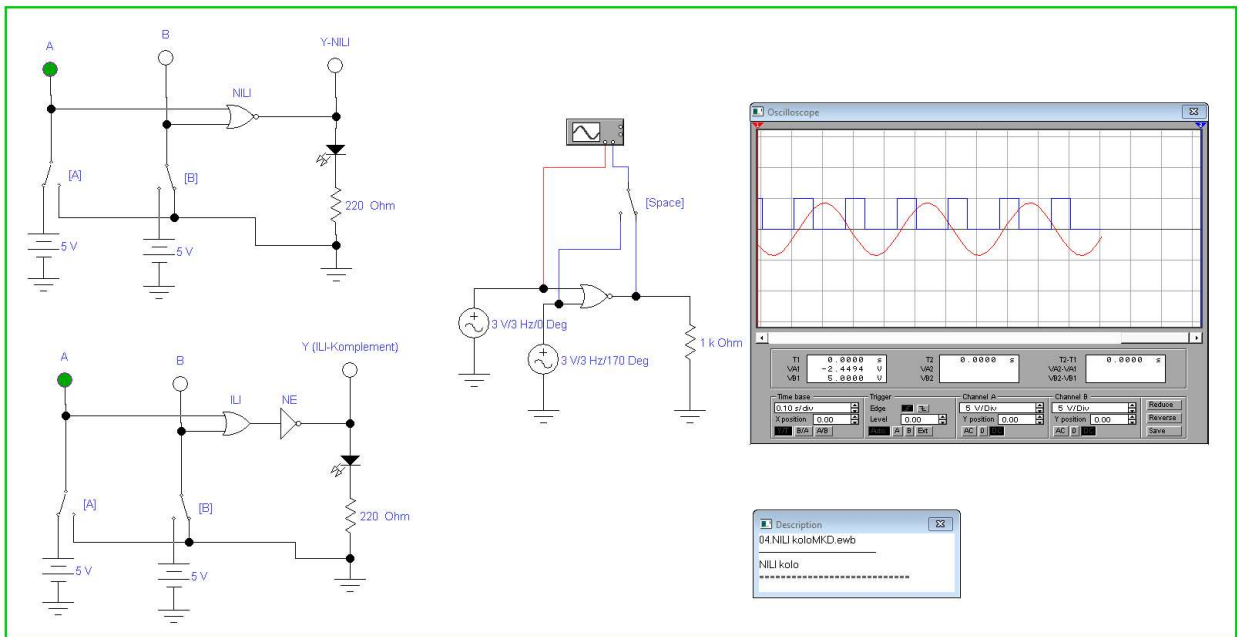
СВ-2.5 Принцип на работа на инверторско коло



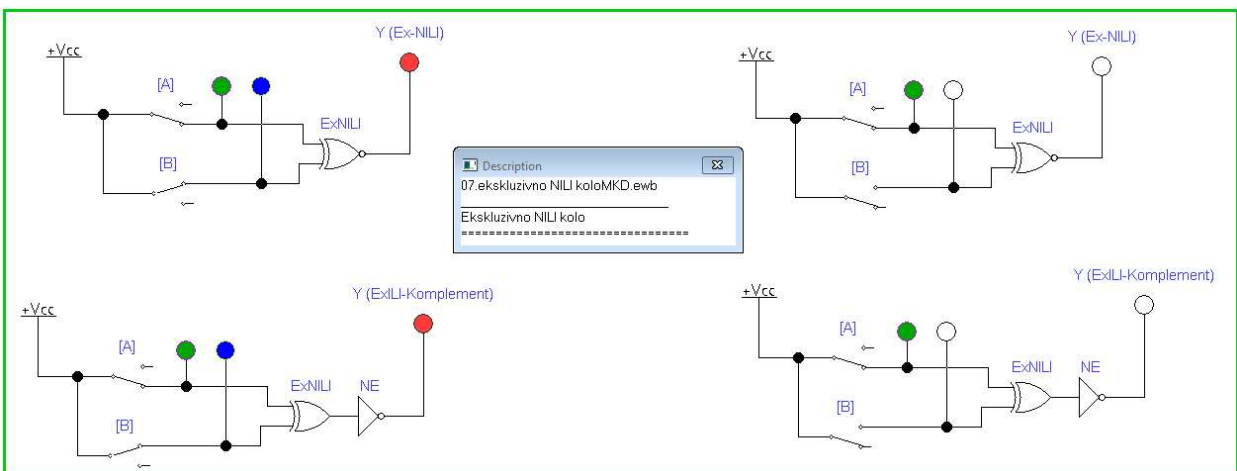
СВ-2.6 Принцип на работа на И коло и ИЛИ коло со по два влеза и логички конвертор



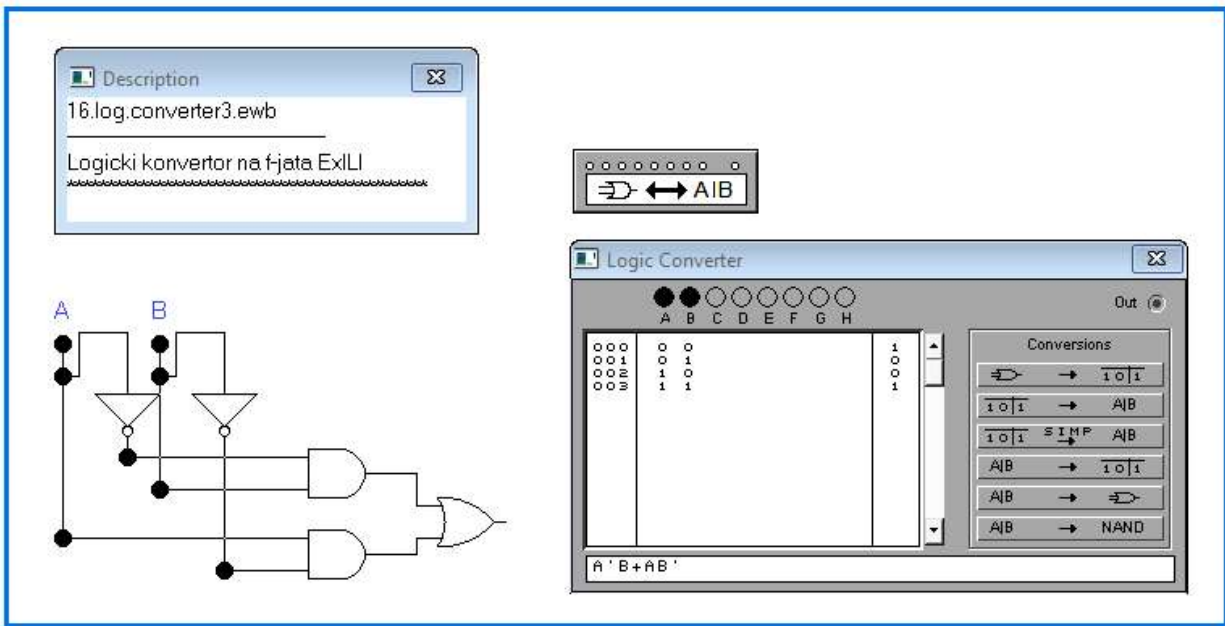
СВ-2.7 Принцип на работа на логичко НИ коло со два влеза



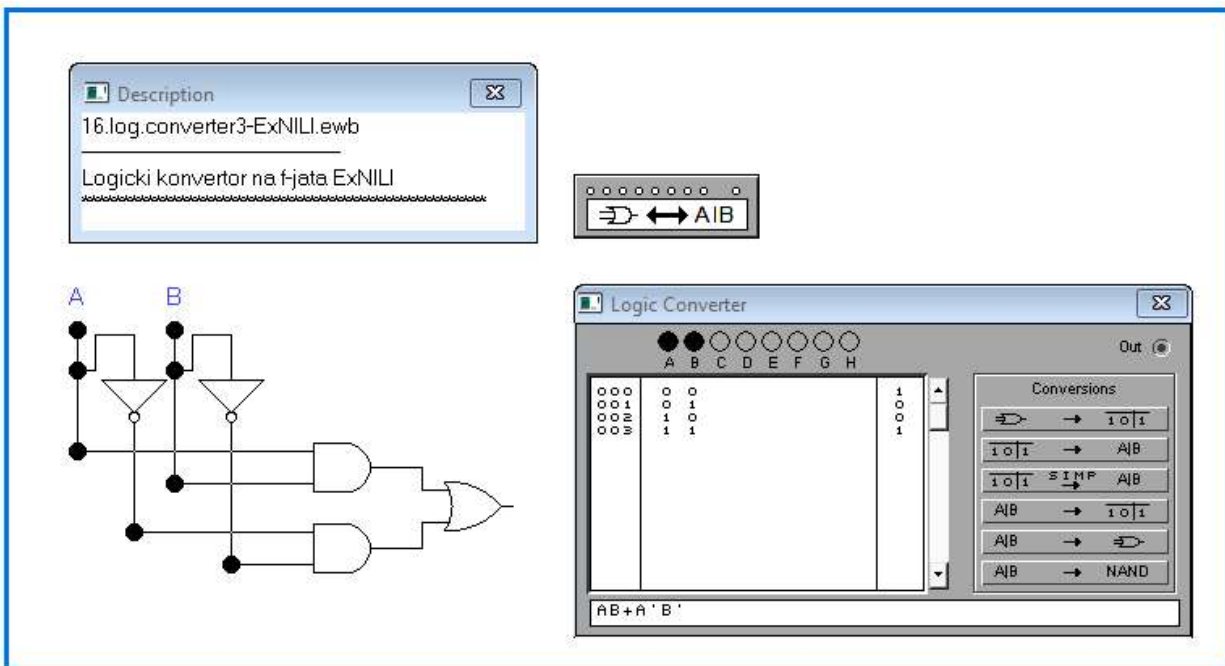
СВ-2.8 Принцип на работа на логичко НИЛИ коло со два влеза



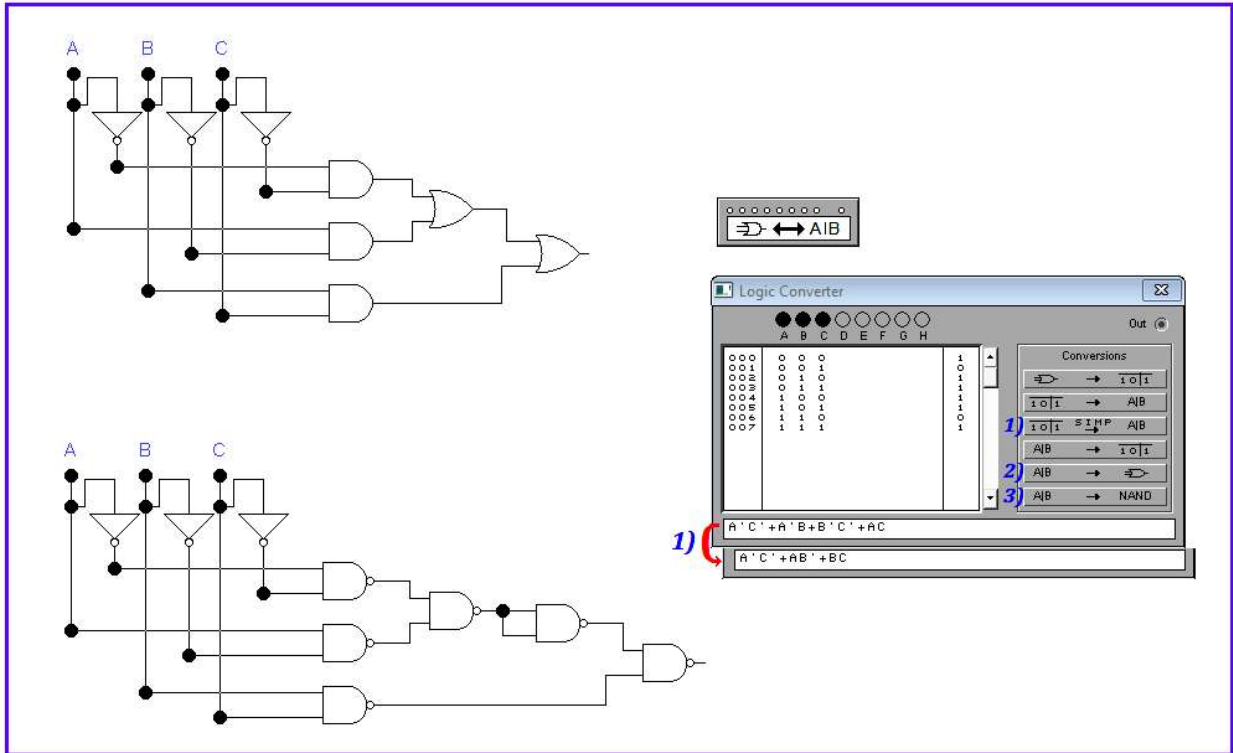
СВ-2.9 Принцип на работа на логичко ЕксНИЛИ коло со два влеза



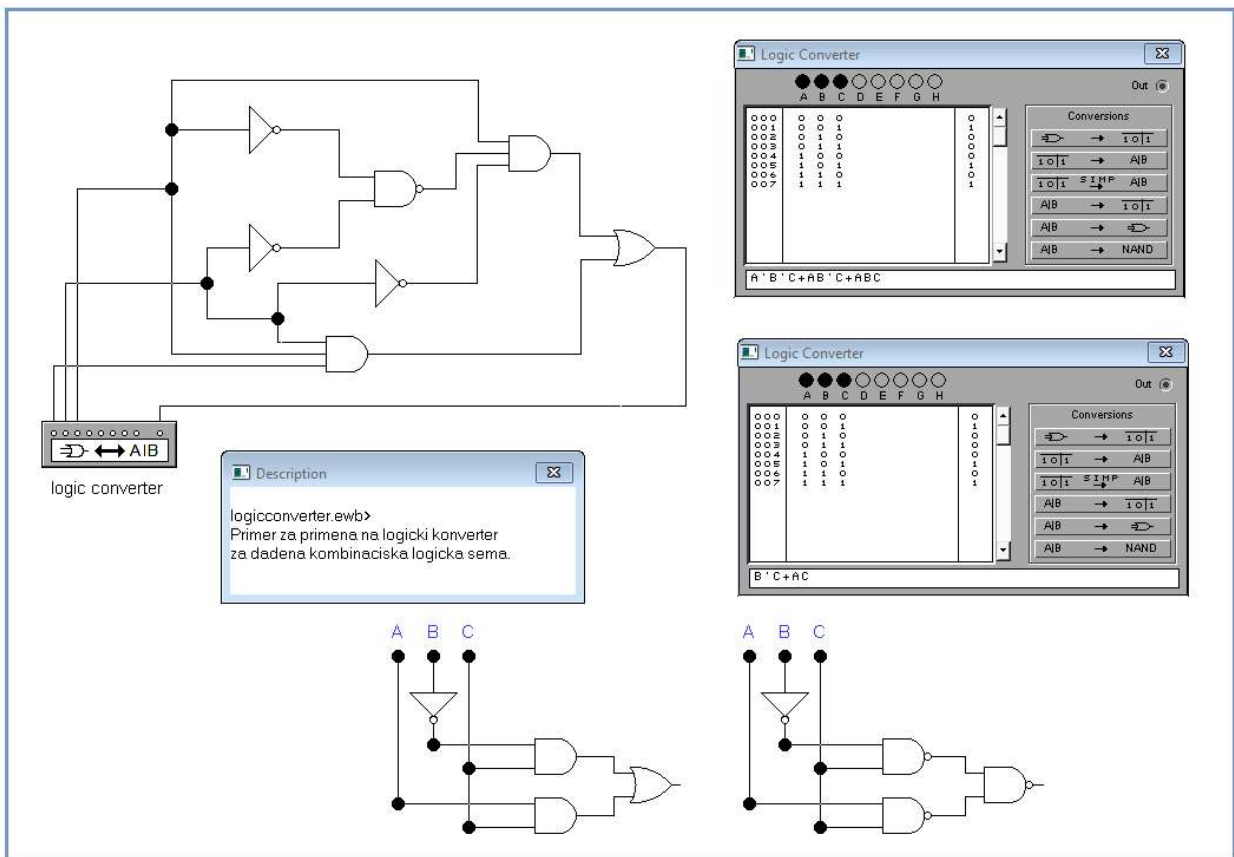
СВ-2.10 Принцип на работа на функцијата ЕксИЛИ со логички конвертор



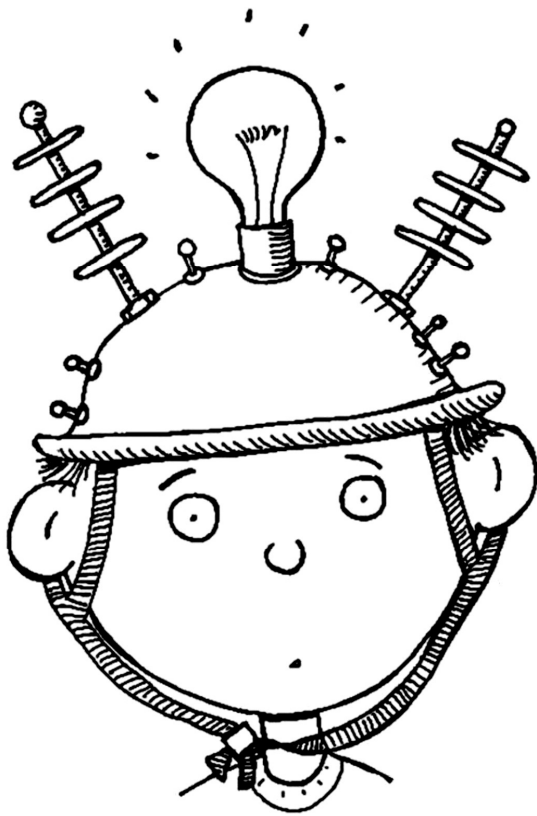
СВ-2.11 Принцип на работа на функцијата ЕксНИЛИ со логички конвертор



СВ-2.12 Минимизација и синтеза на логичка функција со логички конвертор



СВ-2.13 Логички конвертор за анализа и минимизација на логичка шема

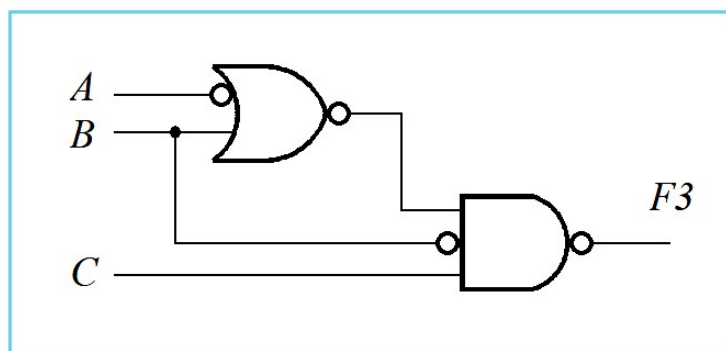


3. КОМБИНА- ЦИСКИ КОЛА

ВЕЖБИ

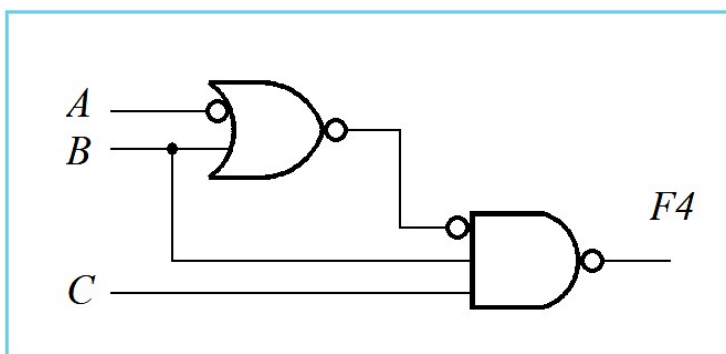
3.1. РЕШЕНИ ПРИМЕРИ И ЗАДАЧИ

Задача 3-1. Следните решени примери се однесуваат на анализа и упростување на прикажаните логички функции зададени со своите логички шеми. За секоја од нив е одредена логичката равенка на излезот од мрежата во зависност од влезните променливи.



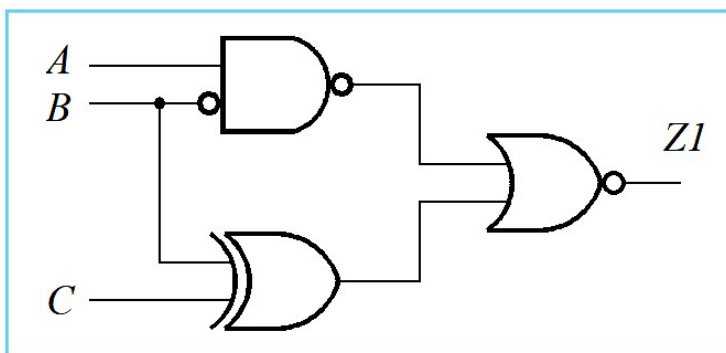
Пр. 3-1.1

Решение: $F3 = \overline{\overline{A+B}} \cdot \overline{B} \cdot C = \overline{\overline{A+B}} + \overline{B} + \overline{C} = \overline{A+B} + \overline{B} + \overline{C} = \overline{A} + B + \overline{C}$



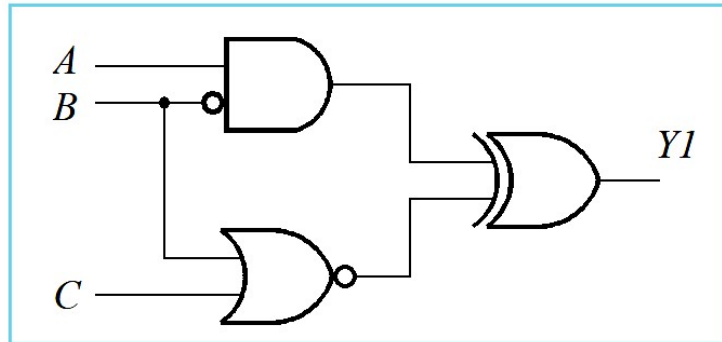
Пр. 3-1.2

Решение: $F4 = \overline{\overline{A+B}} \cdot B \cdot C = \overline{\overline{A+B}} + \overline{B} + \overline{C} = \overline{A} \cdot \overline{B} + \overline{B} + \overline{C} = \overline{B}(A+1) + \overline{C} = \overline{B} + \overline{C}$



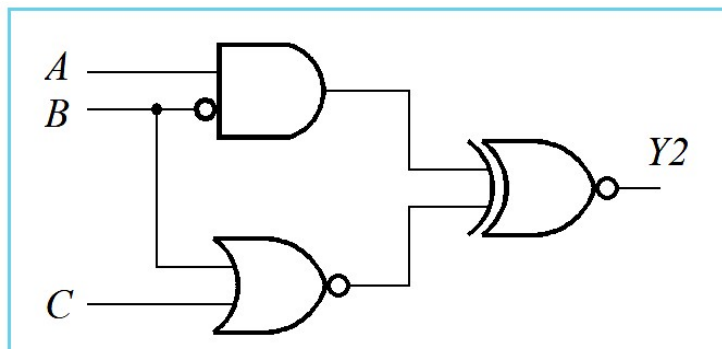
Пр. 3-1.3

Решение: $Z1 = \overline{\overline{AB}} + B \oplus C = \overline{\overline{AB}} \cdot (\overline{B \oplus C}) = \overline{AB}(BC + \overline{B} \cdot \overline{C}) = AB \cdot \overline{B} \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{B} \cdot \overline{C} = \overline{AB} \cdot \overline{C}$



Пр. 3-1.4

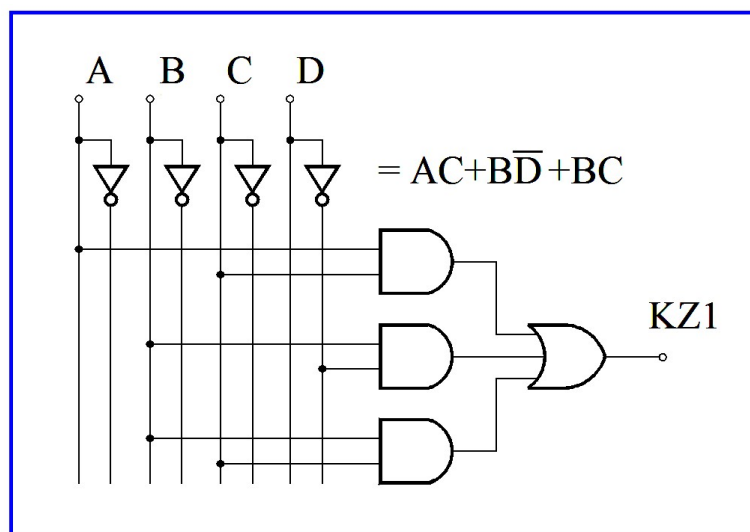
Решение: $Y1 = (A \cdot \bar{B}) \oplus (B + C) = \overline{A\bar{B}(B+C)} + \overline{A\bar{B} \cdot B + C} =$
 $\overline{A\bar{B}B} + \overline{A\bar{B}C} + (\overline{A+B})\bar{B} \cdot \bar{C} = \overline{A\bar{B}C} + \overline{A\bar{B}C} + \overline{B\bar{C}} = \overline{A\bar{B}C} + \overline{A\bar{B}C}$



Пр. 3-1.5

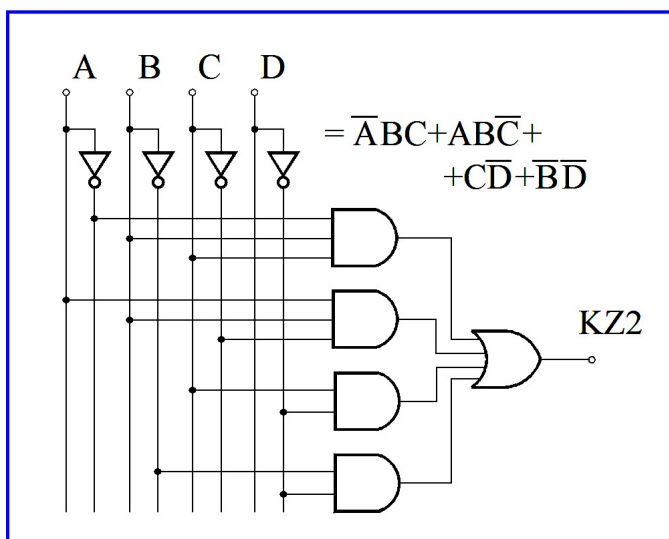
Решение: $Y2 = (A \cdot \bar{B}) \oplus (B + C) = \overline{A\bar{B}(B+C)} + \overline{A\bar{B} \cdot (B+C)} = \overline{A\bar{B}(\bar{B} \cdot \bar{C})} + (\overline{A+B})(B+C) =$
 $= \overline{A\bar{B} \cdot \bar{B} \cdot \bar{C}} + \overline{AB} + \overline{AC} + BB + BC = A \cdot \bar{B} \cdot \bar{C} + \overline{AB} + \overline{AC} + B + BC = A \cdot \bar{B} \cdot \bar{C} + \overline{AC} + B(\overline{A+1} + C) =$
 $= A \cdot \bar{B} \cdot \bar{C} + \overline{AC} + B$

Задача 3-2. Следните четири логички равенки се добиени со процес на минимизација на зададените логички функции: KZ1, KZ2, KZ3, KZ4. Во задачата се бара да се изврши синтеза на комбинациските мрежи кои ќе ги реализираат зададените функции.



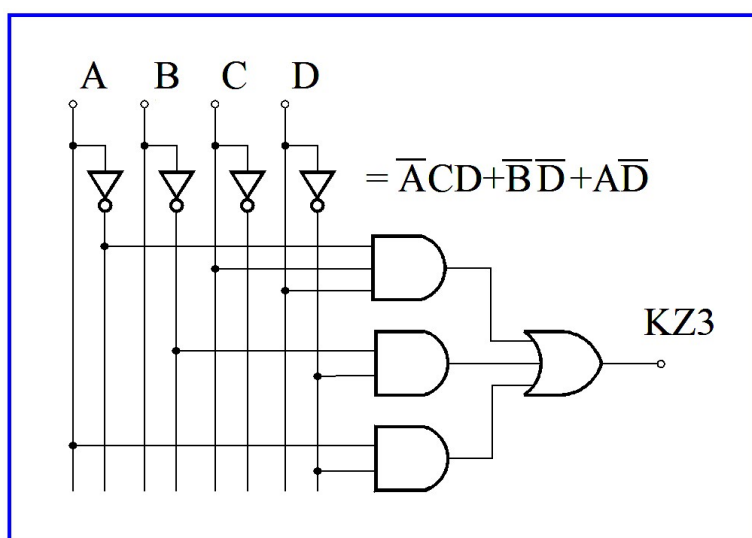
Пр. 3-2.1

Решение: $KZ1 = AC + B\bar{D} + BC$



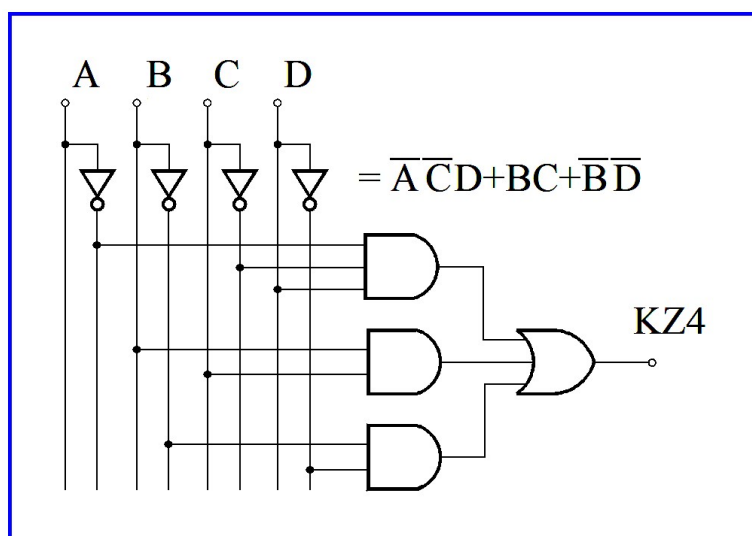
Пр. 3-2.2

Решение: $KZ2 = \bar{A}BC + ABC\bar{C} + CD + \bar{B}D$



Пр. 3-2.3

Решение: $KZ3 = \bar{A}CD + \bar{B}D + AD$

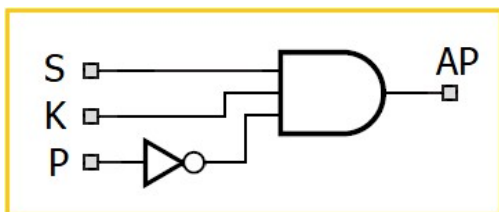


Пр. 3-2.4

Решение: $KZ4 = \bar{A}\bar{C}D + BC + \bar{B}D$

Задача 3-3. Треба да проектираш едноставен логички склоп кој ќе му сигнализира на возачот дека појасот НЕ му е врзан. Тоа треба да се случи ако возачот седнал на седиштето, го ставил клучот во бравата, но појасот не го приклучил. Претпостави дека секоја променлива својата логичка вредност ја добива од соодветни сензори: S – возачот седнал на седиштето, K – возачот го ставил клучот во бравата, P – возачот правилно го поврзал појасот и се обезбедил.

Решение: Логичката шема лесно се генерира ако со внимание го прочитаеме условот за кој се активирање за појасот, и потоа него го искажеме во облик на реченица која користи сврзници И, ИЛИ и НЕ. Од нив практично ќе ги одредиме логичките кола кои треба да ги примениме и соодветно поврземе, а со тоа и логичката шема на склопот.



Слика за задача 3-3

Поконкретно, сигналот за тоа дека појасот треба да го поврземе ќе се активира кога „Возачот седнал на седиштето И го ставил клучот во бравата И НЕ го приклучил појасот“. Од овај исказ можеме да ја нацртаме логичката шема на бараното решение која е претставена на следната слика.

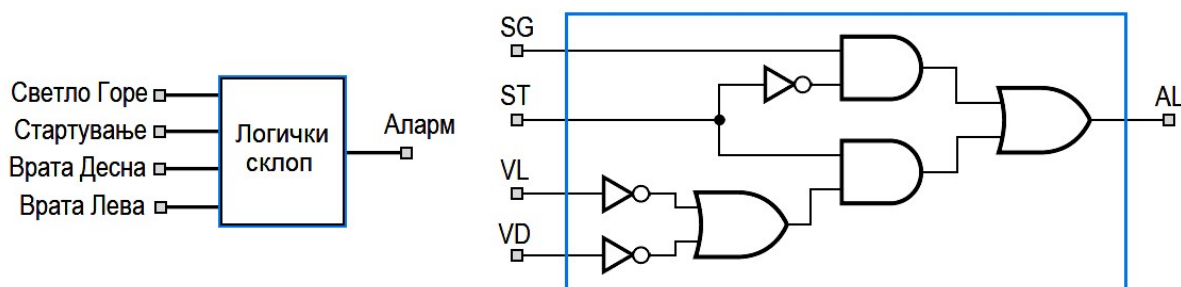
Задача 3-4. Треба да проектираш логички склоп кој ќе активира аларм на автомобил со две врати, за одредени непожелни услови. Логичките вредности на четирите влезни променливи се дефинирани од следниве сензори:

- ↗ ST означува дали моторот е стартуван, или не; (ST = 1 ако е стартуван);
- ↗ SG е светлото над главата на возачот кое може да свети или не; (SG = 1 ако свети);
- ↗ VL, VD покажува дали е соодветната врата затворена, или не; (VL= 1, VD = 1 ако е левата, односно десната врата затворена);

Алармот треба да се активира секогаш кога ќе се појави еден од овие два услови:

- ⊗ Палењето е вклучено, а некоја од вратите е отворена;
- ⊗ Палењето е исклучено, но светлото во кабината е запалено.

Решение: Логичката шема ќе ја добиеме ако внимателно ги прочитаеме условите на задачата, а при тоа истите да ги искажеме во облик на реченици поврзани со сврзниците И, ИЛИ и НЕ. Поконкретно, алармот ќе се активира кога „Моторот НЕ е стартуван И светлото свети, ИЛИ моторот Е стартуван И десната ИЛИ левата врата НЕ е затворена“. Овај исказ практично ни кажува како треба да изгледа бараното решение чија логичката шема е прикажана на следната слика.



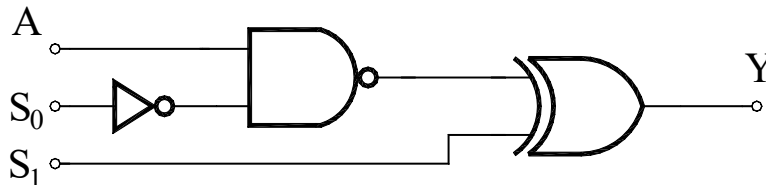
а) Блок шема на алармот

б) Логичка шема на склопот

Слики за задача 3-4.

3.2. ЗАДАЧИ ЗА ДОМАШНА РАБОТА

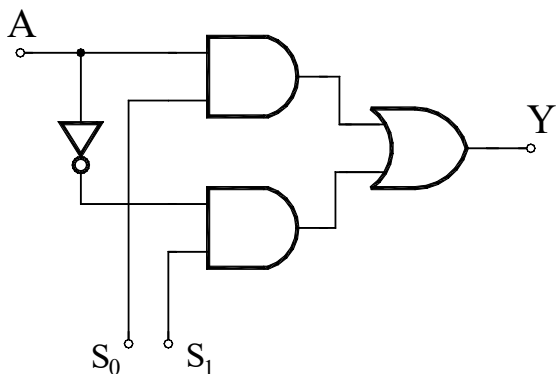
3-5. На следната слика е прикажана една комбинациона мрежа. За сите комбинации на влезовите S_1 и S_0 нацртај ја таблицата на вистинитост и одреди ја излезната функција Y . Од добиениот резултат коментирај го однесувањето на мрежата.



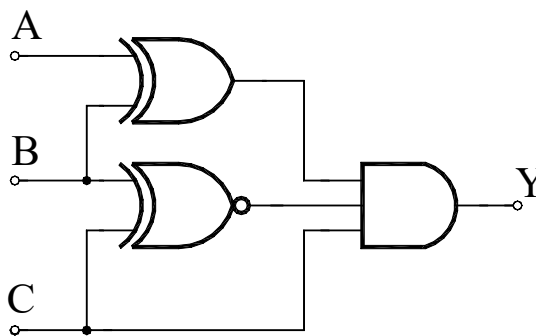
Слика за задача 3-5.

3-6. За комбинациската мрежа прикажана на сликата треба да се формира и пополни табела на вистинитост со S_1 и S_2 како влезни променливи, а Y како излезна. Врз основа на пополнетата табела објасни ја работата на мрежата.

3-7. За која комбинација на влезните променливи A , B и C излезот Y на логичката мрежа прикажана на сликата ќе биде 1?

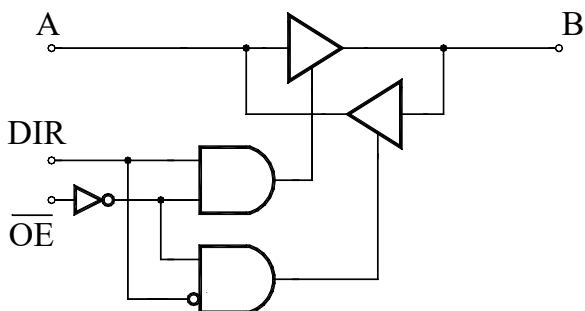


Слика за задача 3-6.



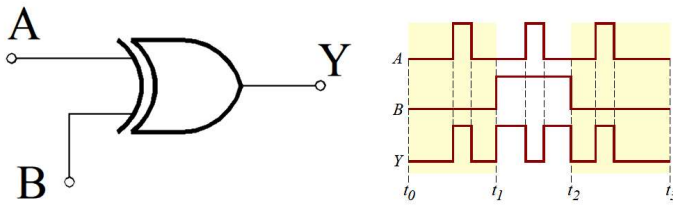
Слика за задача 3-7.

3-8. За комбинационата мрежа прикажана на сликата треба да се пополни придружната комбинациона таблица и потоа да се опише и објасни нејзината функција и практична примена.



Слика за задача 3-8.

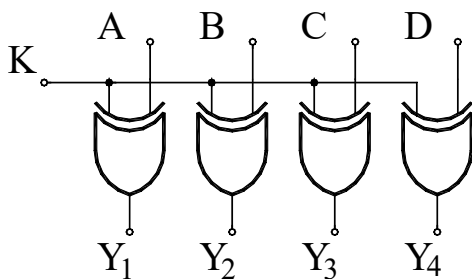
Контролни сигнали		Излези	
		A	B
0	0		
	1		
1	x		



Слика за задача 3-9.

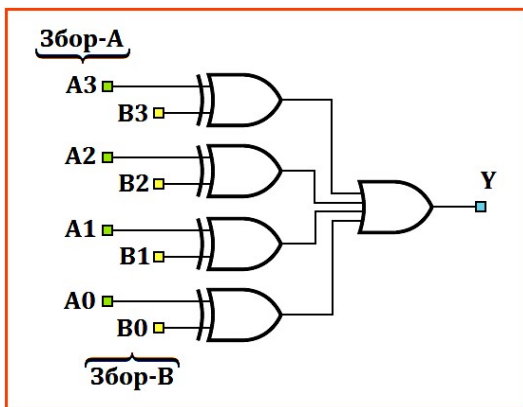
Контрола	Влез	Излез
В	А	Y
0	0	
	1	
1	0	
	1	

3-9. ЕКСИЛИ колото прикажано на сликата се побудува со низа од 1 и 0. Имајќи ги во вид вредностите на излезот пополни ја дадената функционална таблица. Каква е улогата на влезот В, ако истото го разгледуваш како контролна променлива? Образложи!



Слика за задача 3-10.

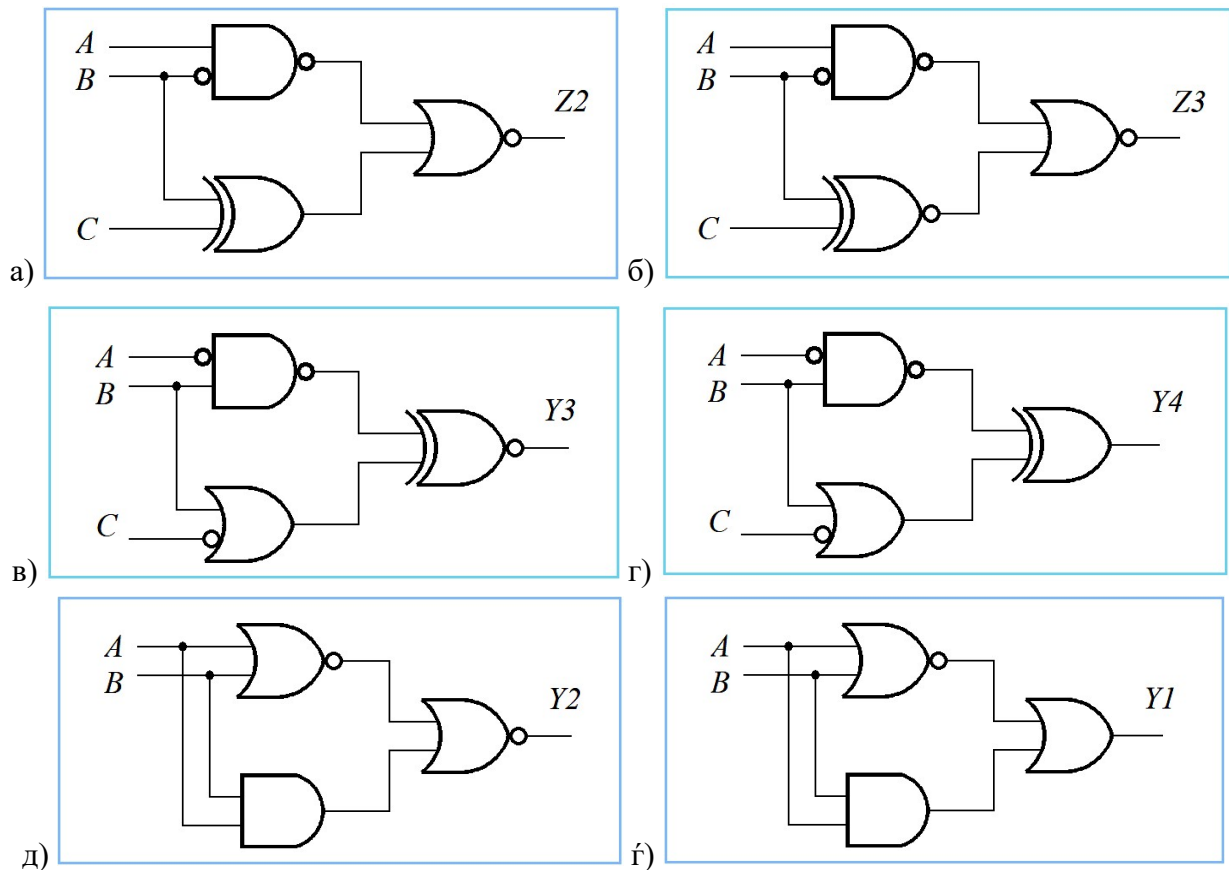
3-10. За логичката мрежа прикажана на сликата претпостави дека променливите А, В, С, D се всушност битовите на еден 4-битен податок. Ако променливата К еднаш има вредност 0, а еднаш 1 одреди ги логичките нивоа на излезниот 4-битен податок Y1, Y2, Y3, Y4. Каква е улогата на променливата К? Образложи!



Слика за задача 3-11.

3-11. Логичката шема дадена на сликата претставува наједноставно коло за препознавање на еднаквост на два бинарни збора со должина од еден нибл, т.е. 4 бита. Првиот податок е претставен со четворката променливи А3, А2, А1, А0, додека вториот со битовите В3, В2, В1, В0. Изврши анализа на логичката структура и објасни кога излезната променлива Y ќе има логичка вредност 1, а кога 0?

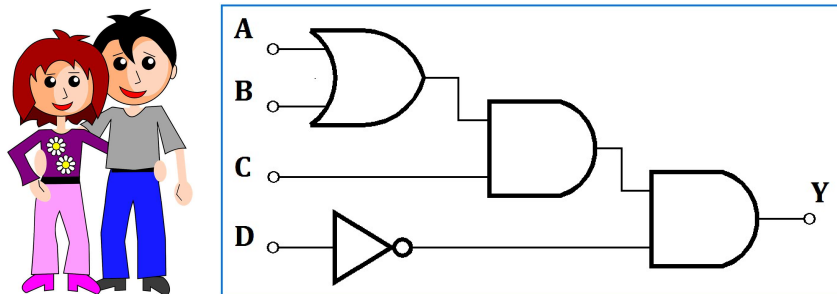
3-12. На следните слики се презентирани логички мрежи на шест функции. За секоја од нив треба да се изврши анализа со којашто поединечно ќе се одредат логичките равенки на излезот од мрежата, во зависност од влезните променливи. Потоа ќе треба да се изведе упростување на добиените логички равенки.



Слики за задача 3-12.

- 3-13. Реализирај ги инверторот, И и ИЛИ логичките кола со по два влеза само со примена на (а) НИ; (б) НИЛИ кола со по два влеза.
- 3-14. Со примена на И-ИЛИ мрежа во две нивоа, а потоа со НИ кола, да се реализираат функциите (а) $Y(A, B, C, D) = \bar{A}B + \bar{B}\bar{C}D + \bar{D}$; (б) $F(A, B, C, D) = A\bar{B} + B\bar{C}\bar{D} + C$.
- 3-15. Со примена на ИЛИ-И мрежа во две нивоа, а потоа со НИЛИ кола, да се реализира: (а) $Z(A, B, C, D) = (A + \bar{C})(\bar{A} + B + \bar{D})D$; (б) $F(A, B, C, D) = (\bar{A} + B)(\bar{B} + C + D)\bar{D}$.
- 3-16. Функцијата $Y(X_1, X_2, X_3, X_4) = X_1X_2 + X_1X_3X_4 + X_1X_2X_3X_4$ треба да се реализира само со примена на НИ логички кола, (*) при што секое коло да има само по два влеза.
- 3-17. Функцијата $Y(X_1, X_2, X_3, X_4) = (X_1 + X_2)(X_1 + X_2 + X_3)(X_1 + X_2 + X_3 + X_4)$ да се реализира со користење на НИЛИ порти, (*) при што секоја да има само по 2 влеза.
- 3-18. (*) Функцијата $Y(X_3, X_2, X_1, X_0) = \sum m(0, 1, 2, 5, 7, 12, 13, 14)$ да се претстави во СКНФ, а потоа да се минимизира и реализира со двовлезни (а) НИЛИ (б) НИ логички кола.
- 3-19: Осмисли ја и нацртај ја логичката шема на склоп кој ќе активира заштитен аларм (ZAL) за некој стан или куќа кој што треба да се вклучи ако реагираат сензорите за прекумерна зачаденост (POZ) или влажност (POP), или објектот е необезбеден бидејќи некоја врата (VRZ) или прозорец (PRZ) НЕ се затворени.
- 3-20. Да се дизајнира комбинациона мрежа која има четири влеза и три излеза. Влезовите се два двобитни броја $A = A_1A_0$ и $B = B_1B_0$, кои треба да се соберат и претстават со еден трибитен број $Y = Y_2Y_1Y_0$. Најзначајни битови се A_1, B_1, Y_2 .
- 3-21. Да се дизајнира комбинациона мрежа која има четири влеза и три излеза. Влезовите се два двобитни броја $A = A_1A_0$ и $B = B_1B_0$, кои треба да се помножат и претстават со еден трибитен број $Y = Y_2Y_1Y_0$. Најзначајни битови се A_1, B_1, Y_2 .

- 3-22. (*) Да се проектира комбинациона мрежа која ќе работи како компаратор. Имено, на нејзиниот влез ќе доаѓаат два двобитни броеви $A=A_1A_0$ и $B=B_1B_0$ кои треба меѓусебно да се споредат. Излезот од мрежата, исто така е во облик на двобитен број $Y=Y_1Y_0$ чија вредност зависи од вредностите на влезните броеви, и тоа според следниов принцип: ако $A=B=0$ тогаш $Y=0$, ако $A>B$ тогаш $Y=1$, ако $A<B$ тогаш $Y=2$, и конечно, ако $A=B$ тогаш $Y=3$.
- 3-23. (**) **(Конвертор на код)** Имајќи ги во вид табелите на бинарните кодови таб. 5-3, проектирај комбинациона мрежа која врши конверзија од еден код во друг. На влезот од мрежата доаѓаат а) NBCD (8421) б) Ајкенови кодни зборови кои мрежата треба да ги претвора во соодветни Грејови зборови.
- 3-24. (**) **(Музички таленти)** Претпостави дека се работи за избор на најталентиран млад пејач во Републиката и дека изборот за тоа кој од кандидатите ќе учествува на финалната вечер го прави четири члена гласачка комисија. Одреден кандидат ќе се смета дека ги исполнува критериумите за учество во финалето ако добие најмалку три гласови. Секој од судиите гласа со притискање на тастер, а сигналната светилка која покажува дали соодветниот кандидат е или не е примен, светнува тогаш кога ќе биде исполнет потребниот услов. Од тебе се бара да проектираш логичка мрежа која ќе обезбеди правилна сигнализација.
- 3-25. (**) **(Селектор на девојка/дечко)** Претпостави дека логичката шема прикажана на сл. 3-25 треба да ти покажува дали одредена личност е погодна за да биде твој партнер за дружење. Критериумите за избор се следни: 1) убави очи, 2) дебелина, 3) симпатичност, 4) шармантност. Излезната променлива Y треба да се активира само ако бидат исполнети условите кои тебе ти одговараат. Направи правилен избор на влезните променливи A, B, C и D така што на секоја од нив ќе и доделиш еден од понудените критериуми 1), 2), 3) или 4). Не брзај ... размислувај логички бидејќи можеби ќе избереш некој што не ти одговара.



Слика за задача 3-25. Логичка шема на селекторот на партнер.

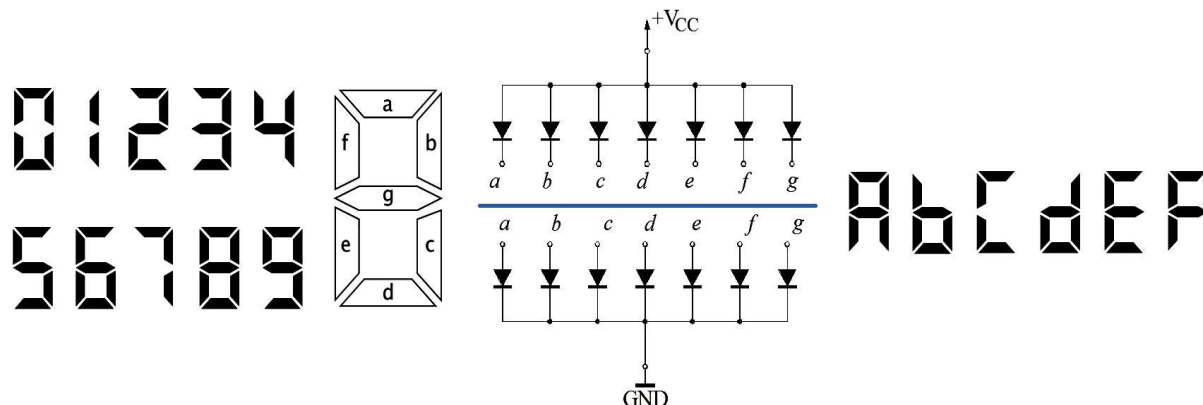
- 3-26. (**) **(Брзиномер за велосипед)**



Претпостави дека треба да проектираш логичка мрежа - брзиномер за велосипед, кој има седум брзини кодирани со три логички променливи A, B, C и пет LED диоди $L1, L2, L3, L4$ и $L5$. Некои од нив кои ќе светат ("1"), а некои нема да светат ("0"), зависно од тоа со која брзина се движи велосипедот. Имено, ако тркалото не се врти ("нулта брзина"), тогаш ниту еден LED нема да свети, ако велосипедот се најде во прва брзина, тогаш свети првата LED диода, во втора свети првата и втората диода, во трета брзина светат првите три LED-а, во четврта - четирите, а во петта брзина светат сите пет LED диоди.

Што се однесува за повисоките брзини претпостави дека а) велосипедот не може да се најде во брзина поголема од 5, т.е. никогаш нема да оди во брзина 6 ниту во брзина 7, б) велосипедот може да се најди во брзина поголема од 5, во 6 или 7, но пак ќе светат сите пет LED диоди.

3-27. (**) (Драјвер за 7-сегментен LED екран). Имајќи ја предвид дадената слика и таблица проектирај комбинациона мрежа која четирибитниот влезен бинарен NBCD (8421) код ќе го конвертира во соодветна хексаде-децимална цифра препознатлива на 7-сегментниот LED екран со заедничка катода. При решавањето фокусирај се на секој сегмент посебно како самостојна логичка функција која ќе ја решаваш една по една. Дополнување: Задачата поторно реши ја со претпоставка дека 7-сегментниот LED екран е со заедничка анода.

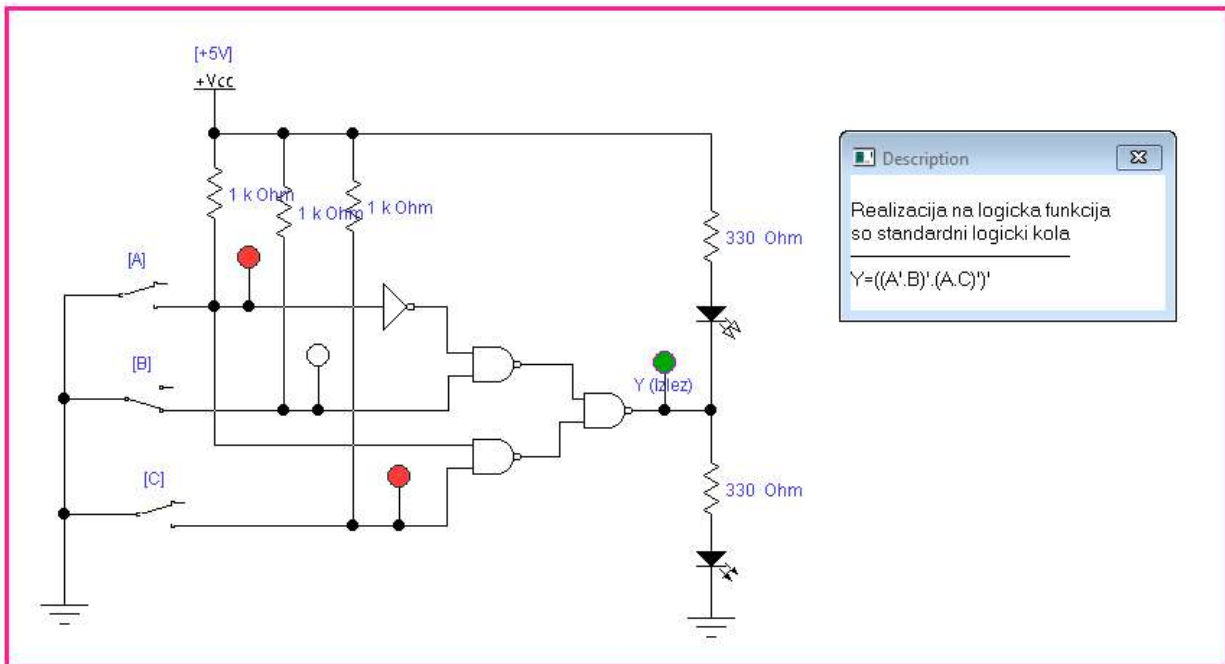


Слика за задача 3-27. Седум сегментен екран со светлечки LED диоди

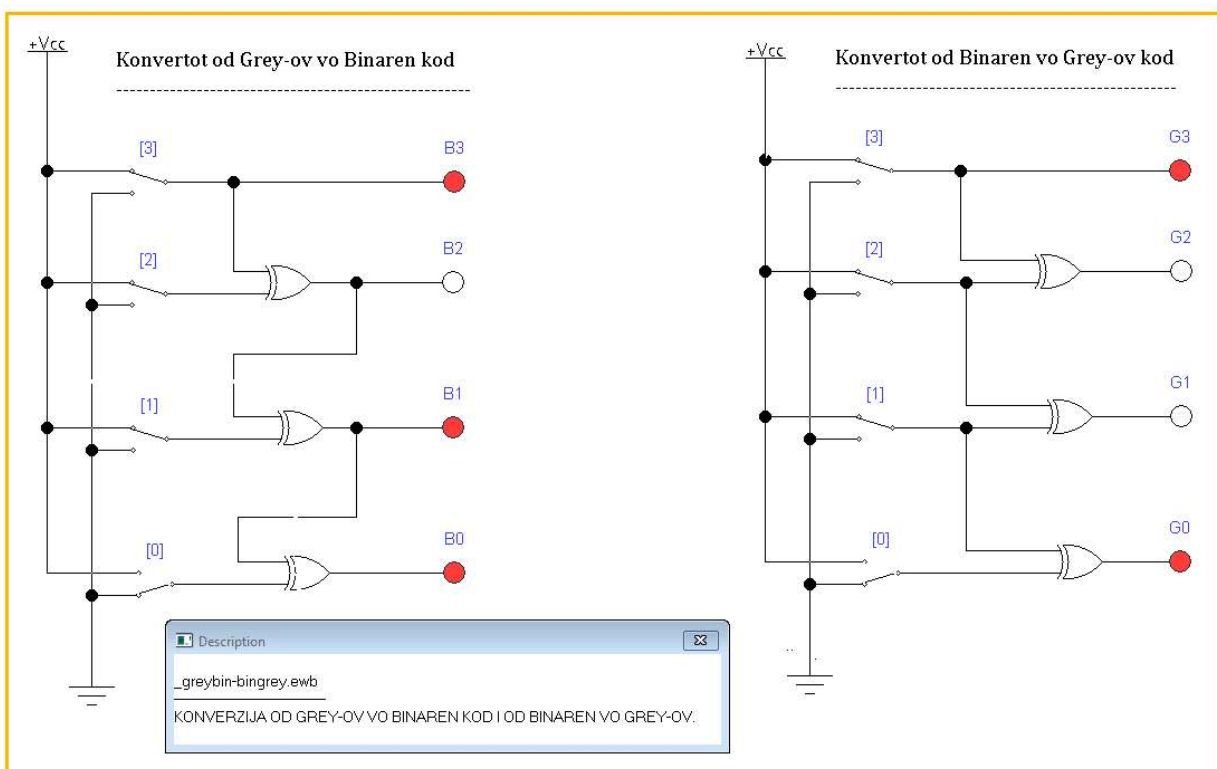
Таблица на функционирање на седум сегментен LED екран со заедничка катода за задача 3-27.

Променливи		Логички вредности на сегментите на екранот						
i	$X1X2X3X4$	a	b	c	d	e	f	g
0	0000	1	1	1	1	1	1	0
1	0001	0	1	1	0	0	0	0
2	0010	1	1	0	1	1	0	1
3	0011	1	1	1	1	0	0	1
4	0100	0	1	1	0	0	1	1
5	0101	1	0	1	1	0	1	1
6	0110	1	0	1	1	1	1	1
7	0111	1	1	1	0	0	0	0
8	1000	1	1	1	1	1	1	1
9	1001	1	1	1	1	0	1	1
10	1010	1	1	1	0	1	1	1
11	1011	0	0	1	1	1	1	1
12	1100	1	0	0	1	1	1	0
13	1101	0	1	1	1	1	0	1
14	1110	1	0	0	1	1	1	1
15	1111	1	0	0	0	1	1	1

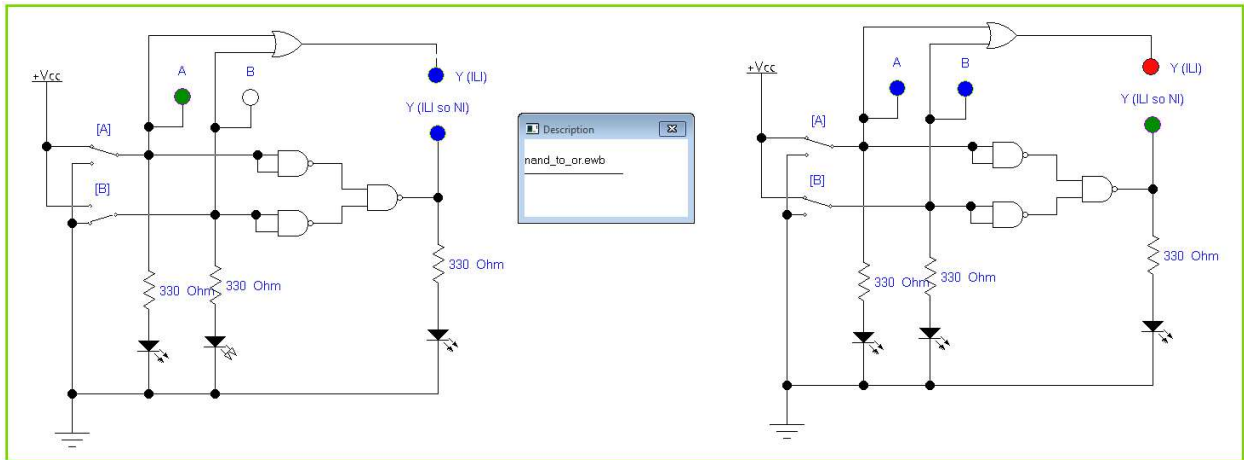
3.3. СИМУЛАЦИСКИ ВЕЖБИ



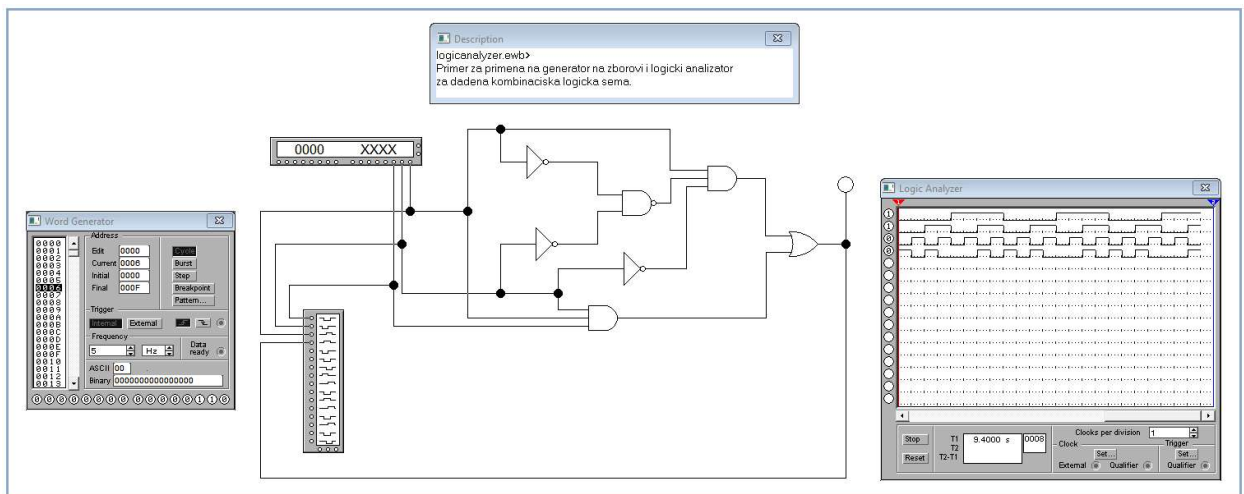
СВ-3.1 Принцип на работа и однесување на логичка функција со стандардни логички кола



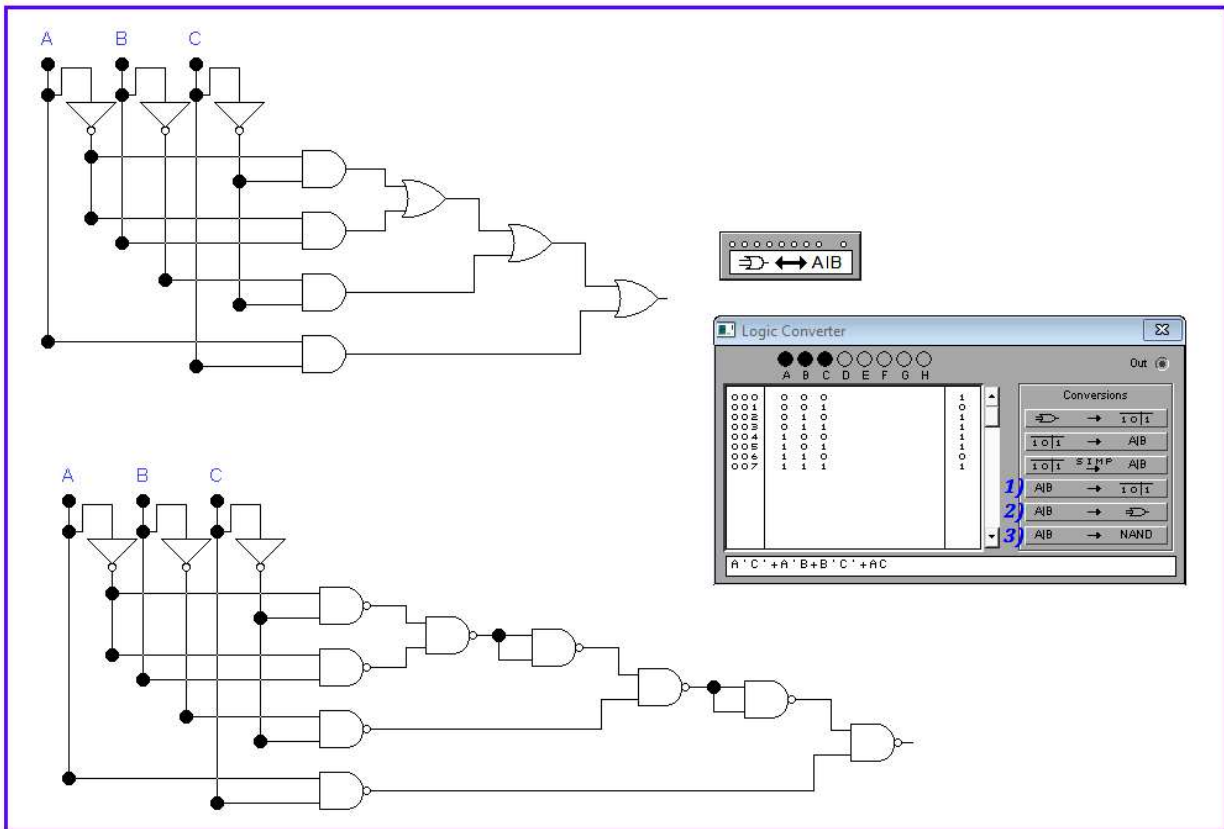
СВ-3.2 Принцип на работа и однесување на конвертори на код
а) од Грејов во бинарен и б) од бинарен во Грејов



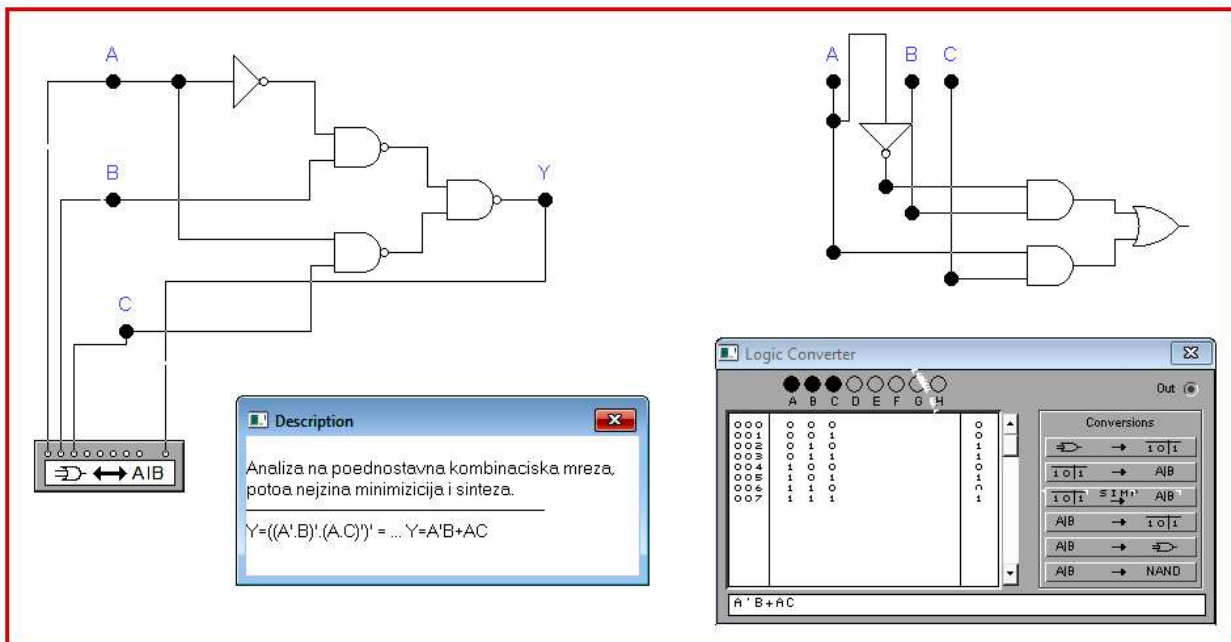
СВ-3.3 Принцип на работа и однесување на ИЛИ коло реализирано со НИ-кола



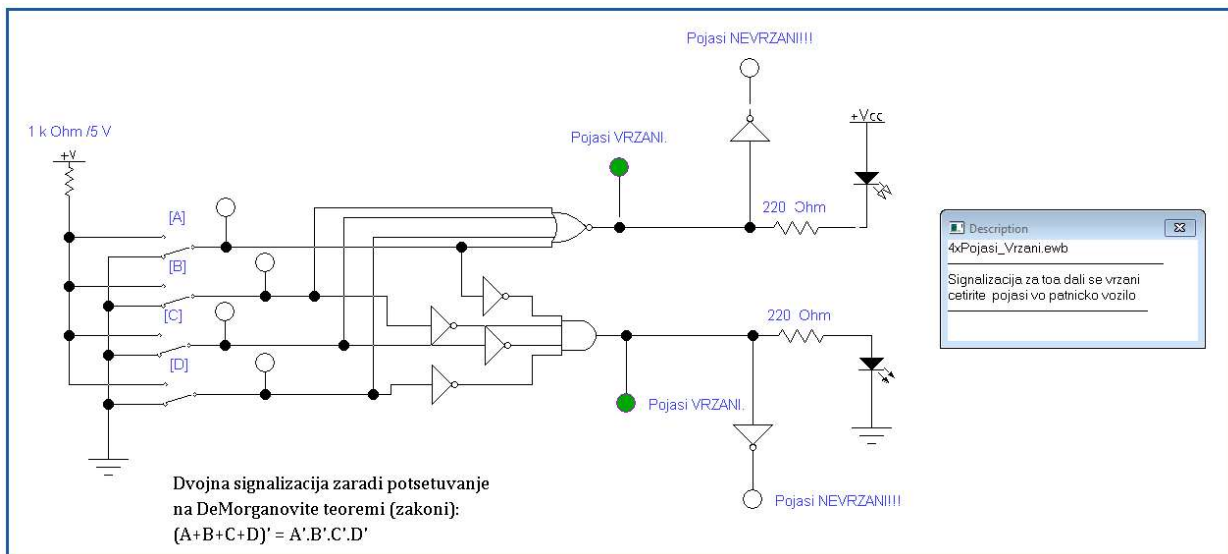
СВ-3.4 Анализа на логичка шема на прекинувачка функција со генератор на зборови и логички анализатор



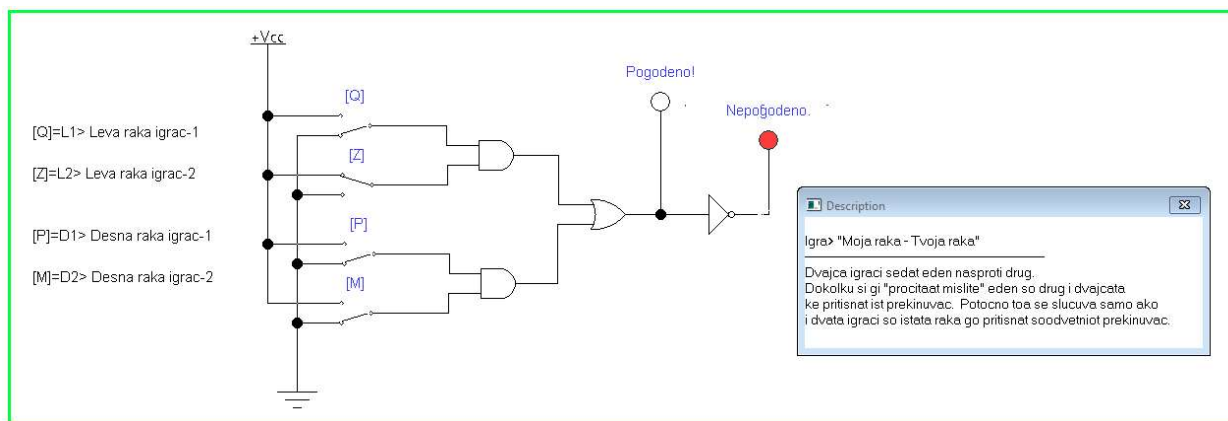
СВ-3.5 Синтеза на логичка функција со логички конвертор



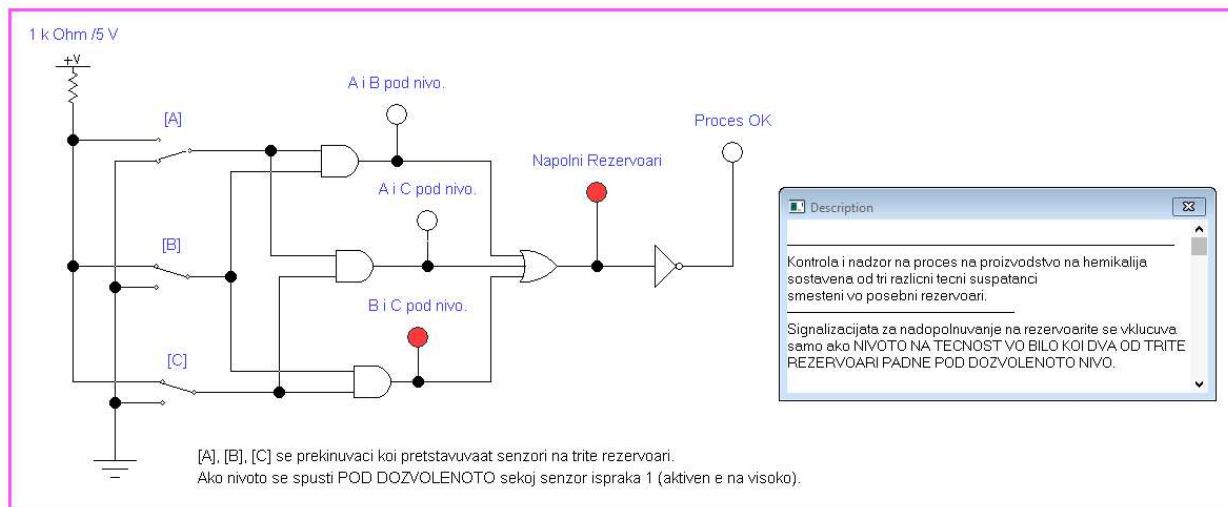
СВ-3.6 Анализа, минимизација и синтеза на прекинувачка функција со логички конвертор



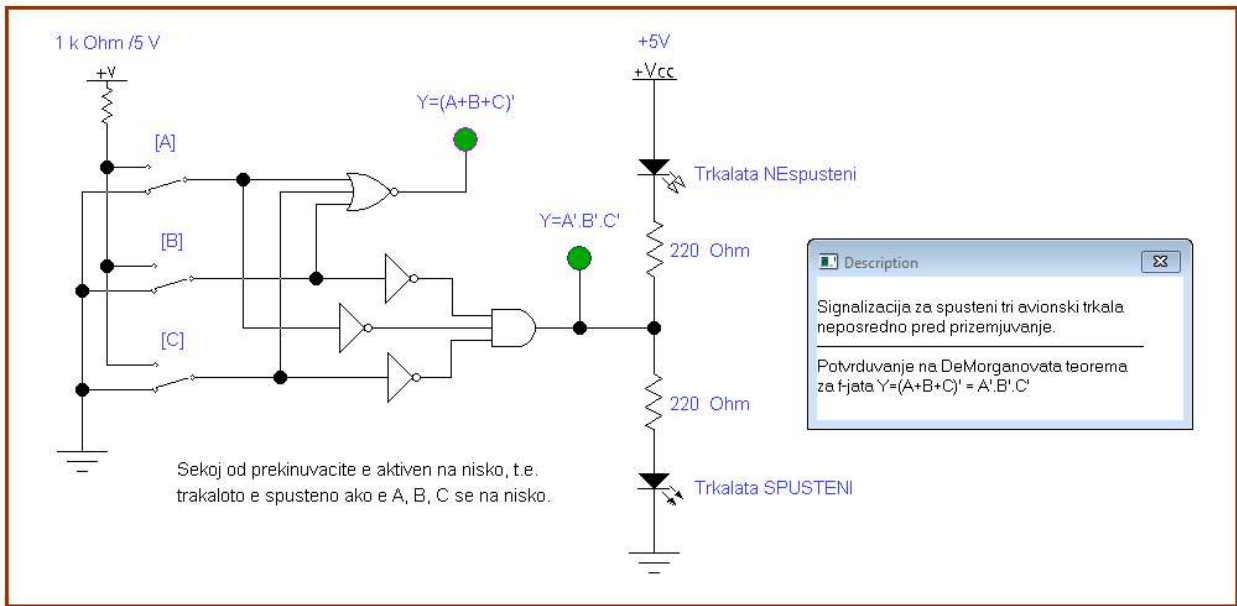
CB-3.7 Signalizacija za toa dali patниците gi vrzale site cetiri pojasi vo patnicko vozilo (potvrda na DeMorganovata teorema)



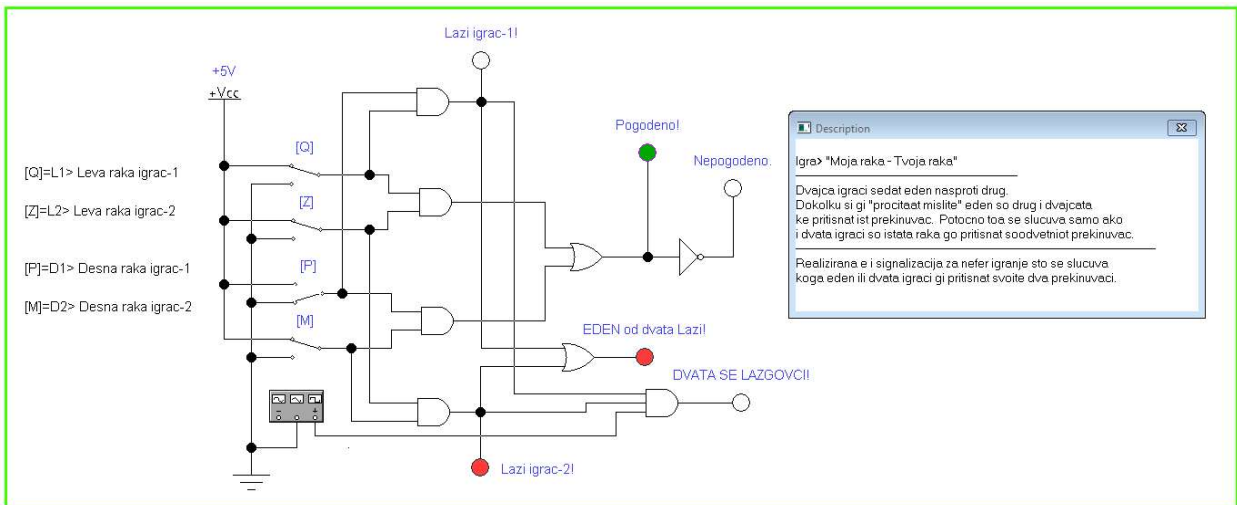
CB-3.8 Igra za dvaјца “Moја raka – Tvoја raka“



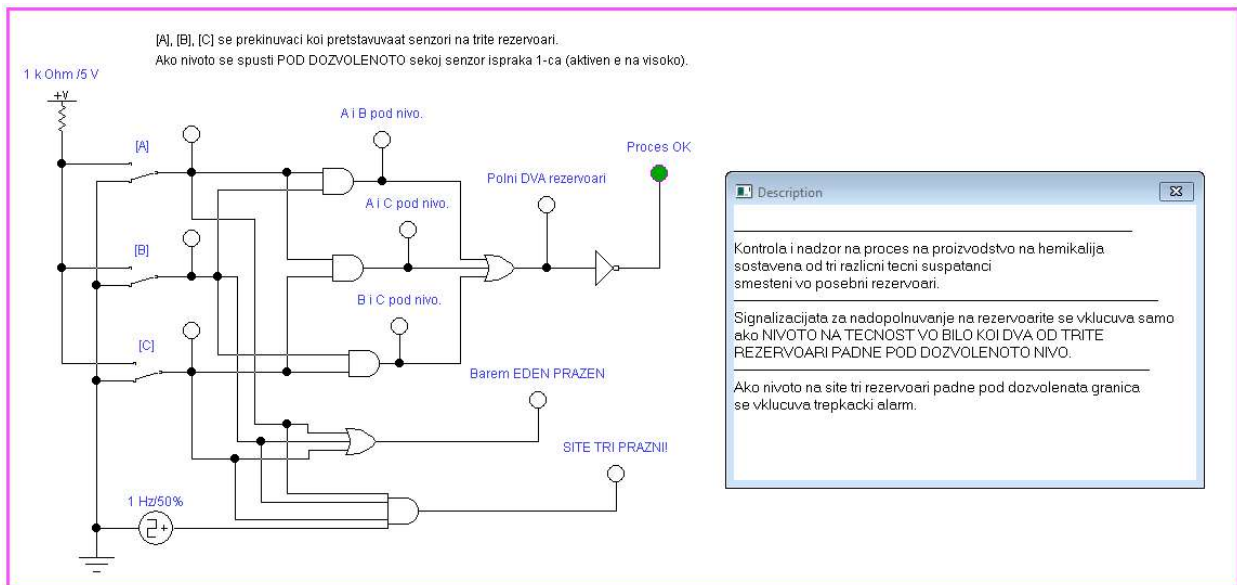
CB-3.9 Signalizacija za toa dali se ispraznети три резервоари со различни течности



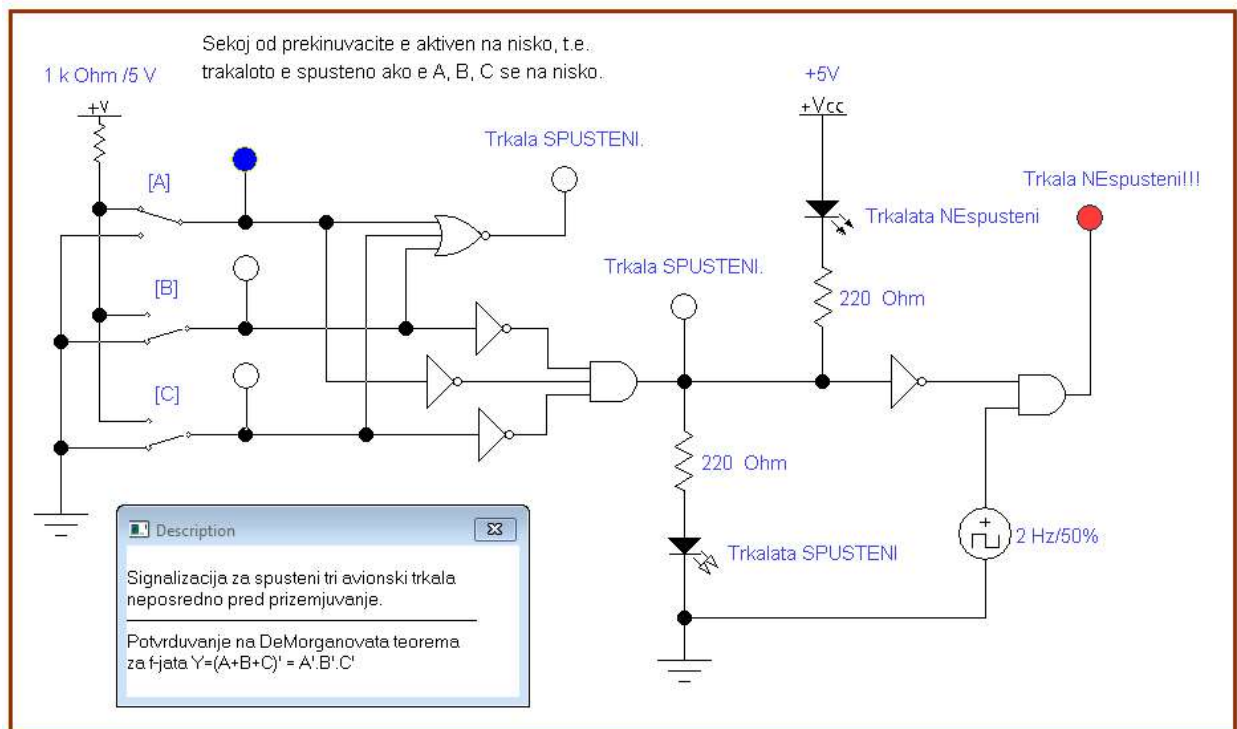
СВ-3.10 Сигнализација за тоа дали се спуштени трите тркала на авион



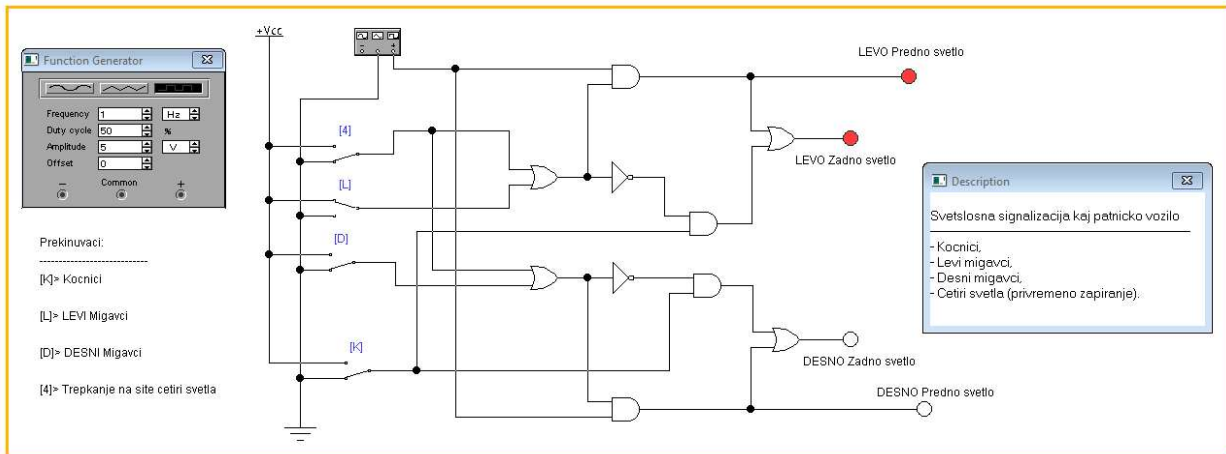
СВ-3.11 Игра за двајца “Моја рака – Твоја рака“ со сигнализација за лажење



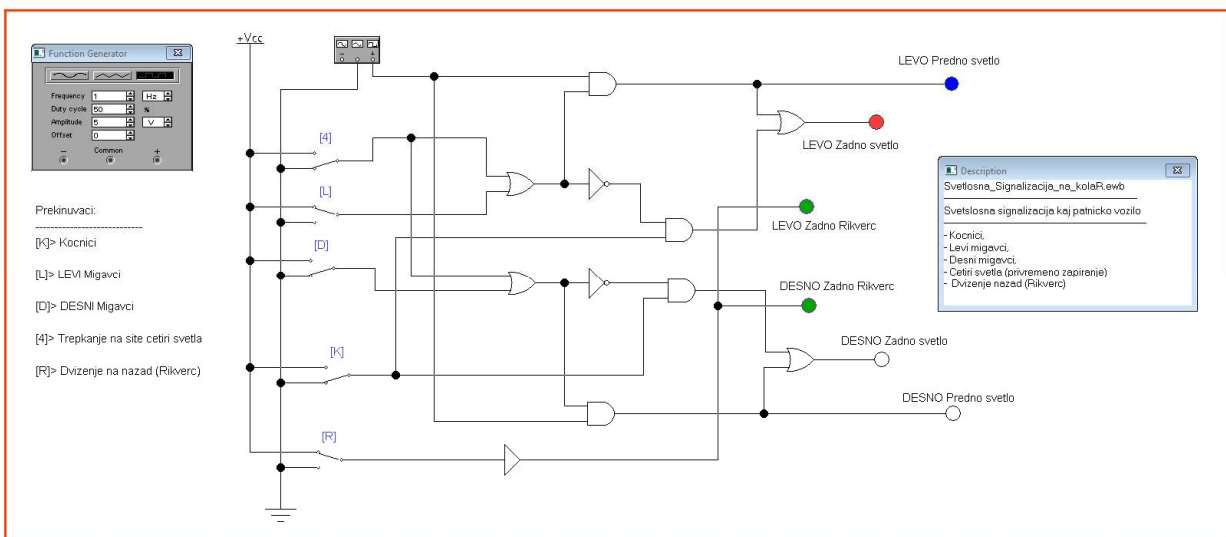
СВ-3.12 Сигнализација со аларм за тоа дали се испразнети три резервоари со различни течности



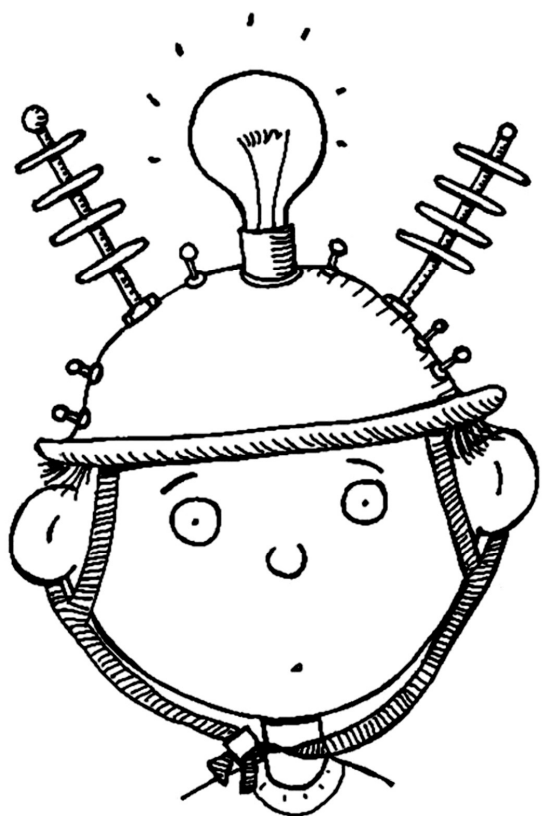
СВ-3.13 Сигнализација со аларм за тоа дали се спуштени трите тркала на авион



CB-3.14 Svetlosna signalizacija na patnicko vozilo



CB-3.15 Svetlosna signalizacija so dvizenje nanaзад na patnicko vozilo



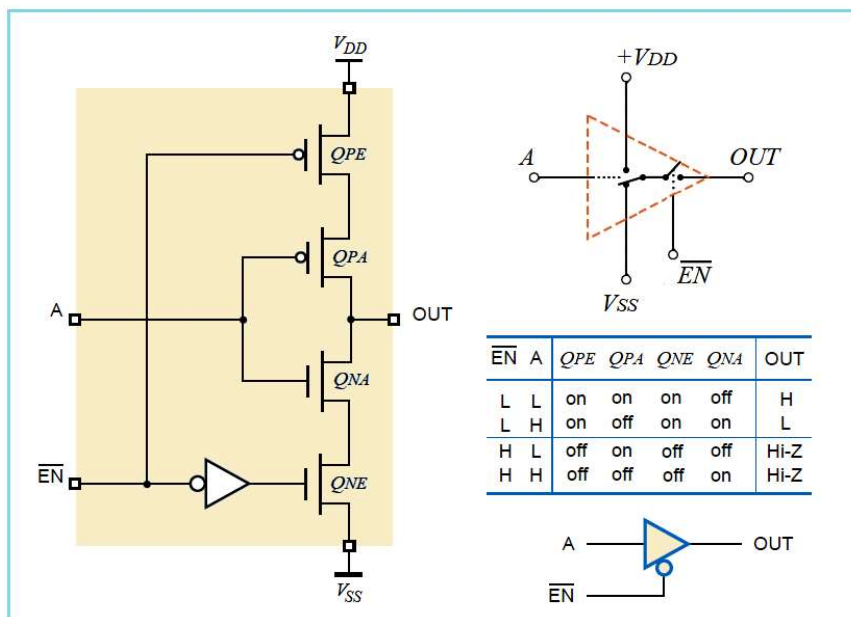
4.

**ДИГИТАЛНИ
ИНТЕГРИРАНИ
КОЛА**

ВЕЖБИ

4.1 РЕШЕНИ ПРИМЕРИ И ЗАДАЧИ

Задача 4-1: На сликата е прикажана наједноставна реализација на баферско коло со три состојби во CMOS техника. Пополни ја табелата на функционирање на колото и објасни го принципот на работа. За пополнување на табелата користи ги следниве кратенки: **H** нека означува високо ниво на логичка 1, додека **L** е ниско ниво на логичка 0. **HiZ** значи дека излезот е во трета состојба на висока импеданса. **On** означува проводен MOS-транзистор, додека **Off** исклучен MOSFET.



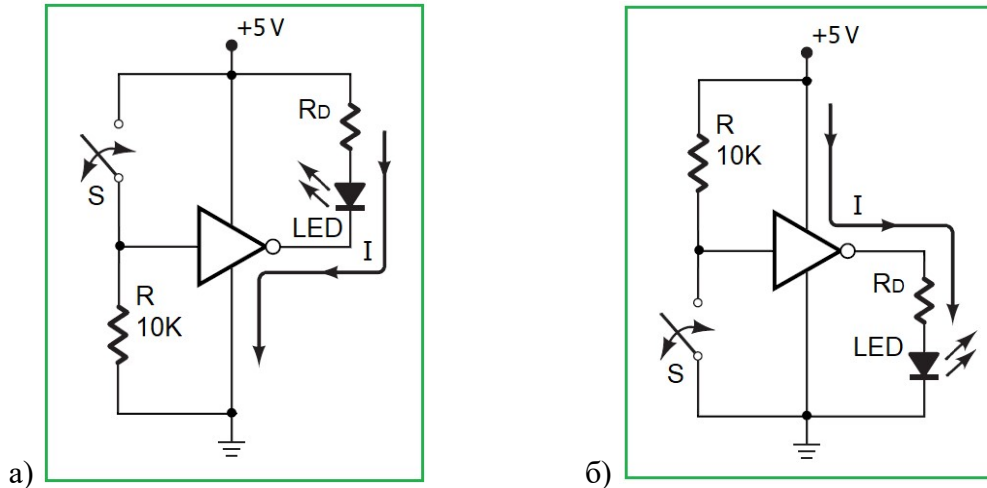
Слика за задача 4-1

Решение: Ако на влезот за дозвола \overline{EN} се донесе ниско ниво на логичка 0 и двата MOSFET-и Q_{PE} и Q_{NE} ќе се проводни заради тоа што 0-та присутна на гејтот од P-каналниот MOSFET Q_{PE} него го проведува, додека преку инверторот N-каналниот MOSFET Q_{NE} добива високо ниво, па и тој е проводен. Ваквата побуда ја овозможува врската на излезот помеѓу напојувањето $+V_{DD}$, односно референтниот потенцијал на масата од 0 V, V_{SS} . Кое ниво ќе се појави на излезот зависи од состојбата на преостанатите два MOSFET-и: Q_{PA} и Q_{NA} . Имено, ако на податочниот влез A се донесе ниско ниво на логичка 0, проведува MOSFET-от Q_{PA} , додека Q_{NA} е блокиран, па така излезот се спојува со напојувањето $+V_{DD}=5V$ со што се добива високо ниво на логичка 1. Обратно, ако напонското ниво на влезот A е високо, тогаш проведува MOSFET-от Q_{NA} , додека Q_{PA} е закочен, па излезот се спојува на маса, со што се добива ниско напонско ниво на логичка 0 од 0 V.

Ако на контролниот влез за дозвола \overline{EN} се донесе високо ниво на логичка 1 и двата MOSFET-и Q_{PE} и Q_{NE} ќе се закочени бидејќи гејтот од P-каналниот MOSFET Q_{PE} добива високо ниво, додека преку инверторот N-каналниот MOSFET Q_{NE} добива ниско ниво. Сега не е возможно да се воспостави врска ниту со напојувањето, ниту со масата, и тоа без оглед во каква состојба се преостанатите два MOSFET-и: Q_{PA} и Q_{NA} . Така, во овој случај, излезот од баферот е прекинат и тој ќе се наоѓа во трета состојба на бесконечна импеданса заради што низ излезниот приклучок нема да течи струја, т.е. таа ќе биде нула.

За домашно: Нацртај ја електричната шема на баферското коло со три состојби така што инверторот на влезот за дозвола \overline{EN} ќе го замениш со CMOS инверторско коло.

Задача 4-2: На излезот на инверторското коло од некоја серија на ДИК, со спуштачки отпорник на влезот, е приклучена светлечка LED диода. Анализирај го однесувањето на диодата за која е познато $U_{FLED} = 2.3 \text{ V}$ и $R_D = 270 \Omega$ и тоа за двете положби на прекинувачот S.



Слика за задача 4-2

Решение: Од начинот на кој што е поврзана диодата на сл. а, може веднаш да се заклучи дека инверторот ќе влечи струја кога таа ќе биде директно поларизирана. Тоа ќе се случи ако на излезот се појави ниско напонско ниво на логичка 0, т.е. 0 V – напон кој доаѓа на катодата. Бидејќи анодата е поврзана преку отпорникот на високиот потенцијал од $+5 \text{ V}$ на напојувањето, LED диодата ќе биде пропусно поларизирана и ќе проведува струја. Бидејќи за излезот од инверторот важи равенката:

$$V_{CC} = V_Y + V_F + U_{RD} = 0 + V_F + R_D I_D, \text{ струјата ќе ја добиеме од количникот}$$

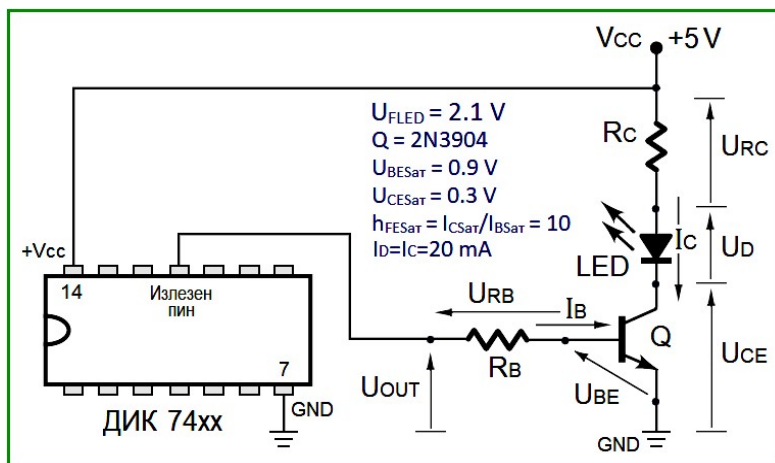
$$I_D = \frac{+V_{CC} - U_F}{R_D} = \frac{5\text{V} - 2.3\text{V}}{270\Omega} = \frac{2.7\text{V}}{270\Omega} = 0.01\text{A} = 10\text{mA}$$

За да дојде до ова, на влезот треба да се доведе високо напонско ниво на логичка 1 за што е потребно прекинувачот S да биде затворен со што на влезот директно се носи високото ниво на напојувањето од $+5 \text{ V}$.

Ако прекинувачот S е отворен, преку спуштачкиот отпорник R на влезот доаѓа ниско ниво од 0 V , што предизвикува на излезот каде што е поврзана катодата да се појави високо ниво од $+5 \text{ V}$, па така диодата не може да проведе и низ не тече струја.

За домашна работа: Анализирај го однесувањето на светлечката LED диода за инверторското коло со подигнувачки отпорник на влезот, и тоа повторно за двете положби на прекинувачот S. Претпостави дека познати вредности за колото се $U_{FLED} = 2.1 \text{ V}$ и $R_D = 220 \Omega$.

Задача 4-3: На сликата е прикажана светлечка LED диода, поврзана на биполарен NPN транзистор, кој е побуден од излезен пин на некое ДИК. Одреди ја вредноста на отпорниците R_B и R_C , така што кога транзисторот ќе проведе, тој треба да биде во заситување, а при тоа низ диодата да тече струја $I_D = 15 \text{ mA}$. За шемата е познато дека: $U_{FLED} = 2.1 \text{ V}$, $Q = 2\text{N}3904$, $U_{BESat} = 0.9 \text{ V}$, $U_{CESat} = 0.3 \text{ V}$, $h_{FESAT} = I_{CSAT}/I_{BSAT} = 10$.



Слика за задача 4-3

Решение: Струјата низ диодата I_D е всушност колекторската струја I_{CSAT} ($I_D = I_{CSAT}$) на транзисторот. Бидејќи во заситување базната струја I_{BSAT} на транзисторот треба да биде најмалку 10-пати помала од колекторската I_{CSAT} , тоа значи дека минималната вредност на струјата во базата I_{BSAT} треба да биде:

$$I_{BSAT} = I_{CSAT} / h_{FESAT} = 15 \text{ mA} / 10 = 1.5 \text{ mA}.$$

Имајќи го во вид влезното коло на транзисторот и, притоа, поаѓајќи од равенката

$$U_{OUT} = U_{RB} + U_{BESat} = R_B \cdot I_B + 0.9 \text{ V}, \text{ или}$$

$$5 \text{ V} = R_B \cdot I_B + 0.9 \text{ V} = R_B \cdot 1.5 \text{ mA} + 0.9 \text{ V},$$

лесно се пресметува вредноста на отпорникот во базата R_B според равенката

$$R_B = (5 \text{ V} - 0.9 \text{ V}) / 1.5 \text{ mA} = 2.7333 \text{ K}\Omega.$$

Бидејќи базната струја треба да е најмалку 10-пати помала од колекторската, а отпорник од $2.7333 \text{ K}\Omega$ нема во палетата на стандардни E12 отпорници, ќе го усвоиме првиот отпорник, чија отпорност е помала од $2.7333 \text{ K}\Omega$, а тоа е $2.7 \text{ K}\Omega$.

За одредување на вредноста на колекторскиот отпорник R_C ќе го анализираме излезното коло на транзисторот. Имено, во заситување напонот U_{CE} е минимален $U_{CESat} = 0.3 \text{ V}$, така што диодата е директно поларизирана и проводна, при што низ неа треба да тече струја од $I_D = I_{CSAT} = 15 \text{ mA}$. Од шемата е видно дека

$$V_{CC} = U_{CESat} + U_{RC} + U_{FLED} = R_B \cdot I_{Bsat} + 0.9 \text{ V}, \text{ или}$$

$$5 \text{ V} = 0.3 \text{ V} + 2.1 \text{ V} + R_C \cdot I_{CSAT} = 2.4 \text{ V} + R_C \cdot 15 \text{ mA}, \text{ од каде што следува дека}$$

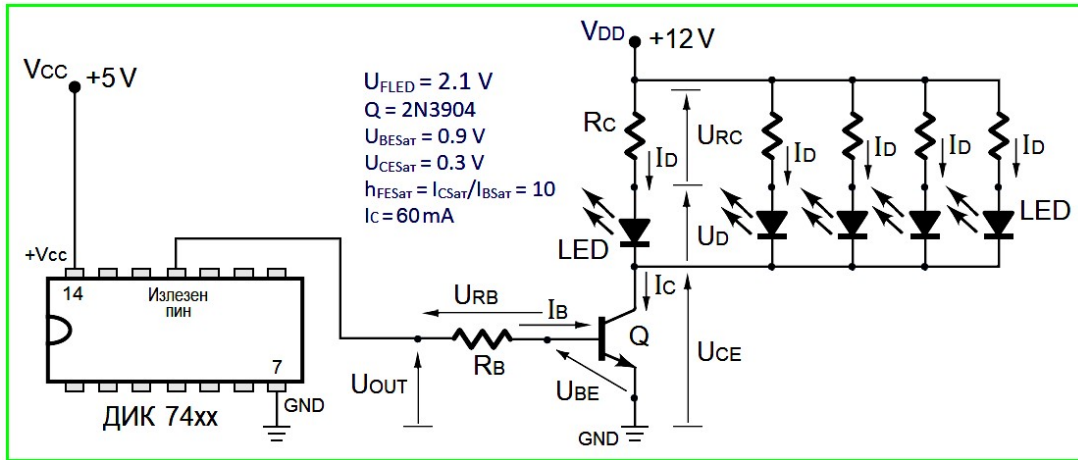
$$R_C = (5 \text{ V} - 2.4 \text{ V}) / 15 \text{ mA} = 0.17333 \text{ K}\Omega = 173,33 \Omega.$$

Бидејќи во стандардните E12 отпорници нема отпорник од 173.33Ω , ќе го усвоиме првиот отпорник, чија отпорност е најблиску до добиената, а тоа е отпорник од 180Ω .

Забелешка: За да бидеме побезбедни дека транзисторот сигурно ќе оди во заситување може да избереме и помал отпорник во базата R_B од $2.2 \text{ K}\Omega$. Во овој случај струјата во базата I_{Bsat} ќе биде нешто поголема од 1.5 mA и ќе изнесува 1.86 mA , што се добива со соодветна замена во равенката за базната струја: $I_{Bsat} = (5 \text{ V} - 0.9 \text{ V}) / 2.2 \text{ K}\Omega = 1.86 \text{ mA}$. Со тоа транзисторот сигурно ќе биде заситен, но сега колекторската струја I_{CSAT} ќе порасне на 18.6 mA и ќе треба да се избере помал колекторски отпорник R_C од 150Ω .

За домашна работа: На сликата е прикажан биполарен NPN транзистор исто како претходно, побуден од излезен пин на дадено ДИК. Транзисторот игра улога на драјвер и тоа за пет паралелно врзани светлечки LED диоди, поврзани на напојување од $+12 \text{ V}$.

Одреди ја вредноста на отпорниците R_B и R_C , така што кога транзисторот ќе проведе, тој треба да биде во заситување, а при тоа вкупната колекторска струја да НЕ биде поголема од 60 mA, или 12 mA по диода. За шемата е познато дека: $U_{FLED} = 2.1\text{ V}$, $Q = 2N3904$, $U_{BESat} = 0.9\text{ V}$, $U_{CESat} = 0.3\text{ V}$, $h_{FESAT} = I_{CSAT}/I_{BSAT} = 10$.



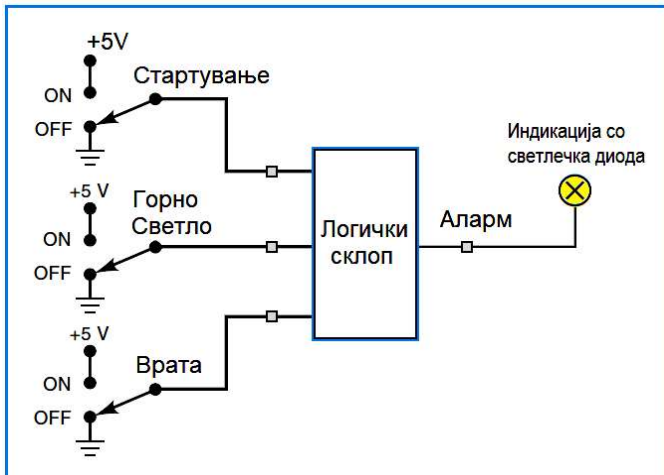
Слика за задача 4-3 за домашна работа

Задача 4-4: На сликата е прикажана блок шема на аларм за автомобил (AL) кој би требало да се активира за одредени непожелни услови. Трите влезни прекинувачи ги претставуваат променливите чии вредности се дефинирани преку соодветните сензори:

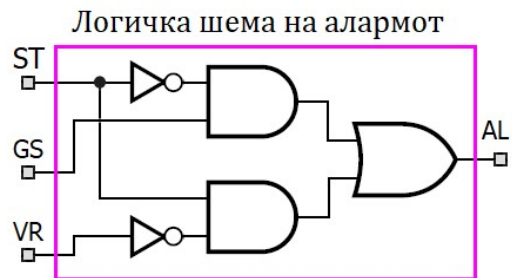
- ↪ ST означува дали моторот е стартуван, или не;
- ↪ GS е светлото над главата на возачот кое може да свети или не;
- ↪ VR покажува дали некоја врата е затворена или не;

Логичкиот склоп треба така да биде проектиран за алармот да се активира секогаш кога ќе се појави еден од овие два услови:

- ⊗ Стартувањето на моторот е вклучено, а некоја од вратите е отворена;
- ⊗ Стартувањето на моторот е исклучено, но светлото во кабината е запалено.



Слика за задача 4-4

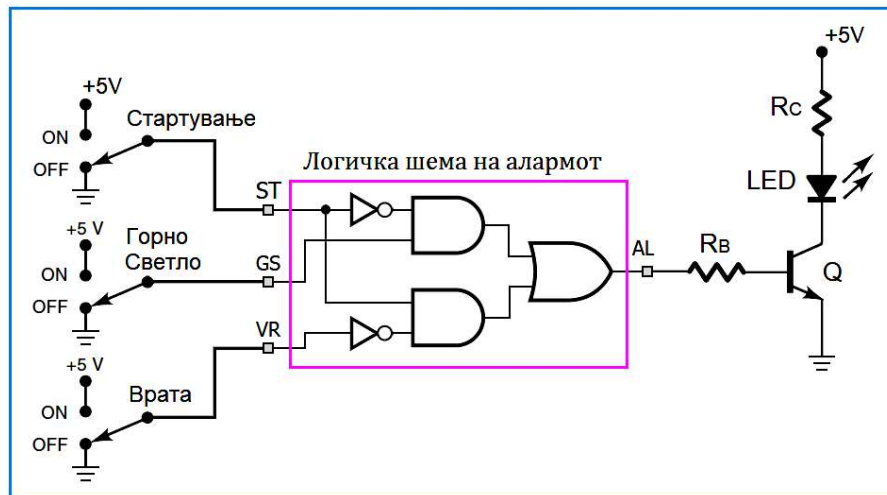


Логичка шема на решението на задача 4-4

Решение: Логичката шема ќе ја добиеме ако внимателно ги прочитаеме условите на задачата, а при тоа истите да ги искажеме во облик на реченици, поврзани со сврзниците И, ИЛИ и НЕ. Поконкретно, алармот ќе се активира кога “Моторот НЕ е стартуван И светлото свети ИЛИ моторот Е стартуван И некоја врата НЕ е затворена”. Овај исказ практично ни кажува како треба да изгледа бараното решение, чија логичка шема е прикажана на следната слика.

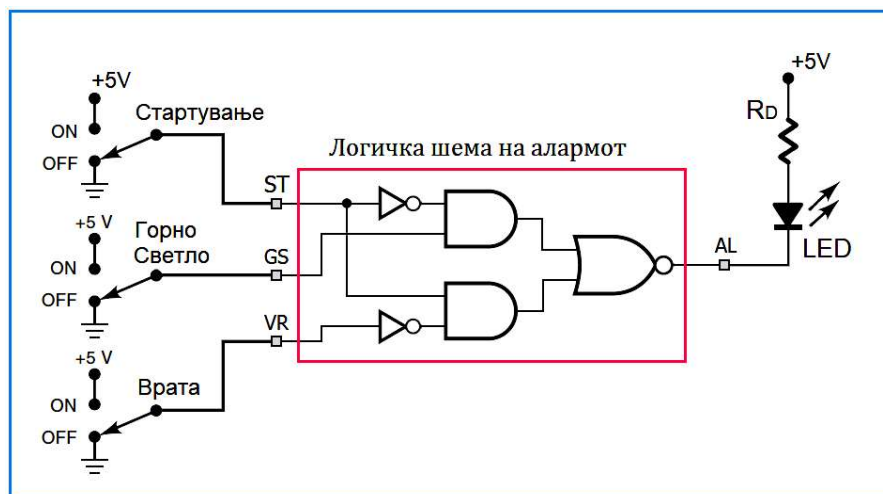
За домашна работа: Реализирај ја логичката шема со примена на соодветни ДИК од CMOS серијата 74НСxx, користејќи две различни верзии за побудување на светлечката LED диода: а) со надворешен елемент – биполарен NPN транзистор, кој игра улога на драјвер и б) директно без транзистор преку НИЛИ логичко коло на излезот од шемата.

а) Пресметај колкава струја протекува низ диодата ($I_D = ? \text{ mA}$) ако се познати следниве податоци за употребените елементи во шемата: $U_{FLED} = 2.3 \text{ V}$, $Q = 2N3904$, $U_{BESat} = 0.95 \text{ V}$, $U_{CESat} = 0.3 \text{ V}$, $h_{FESAT} = I_{CSAT}/I_{BSAT} = 10$, $R_B = 1.8 \text{ k}\Omega$, $R_C = 150 \Omega$.



Решение за задача 4-4 со драјверски транзистор

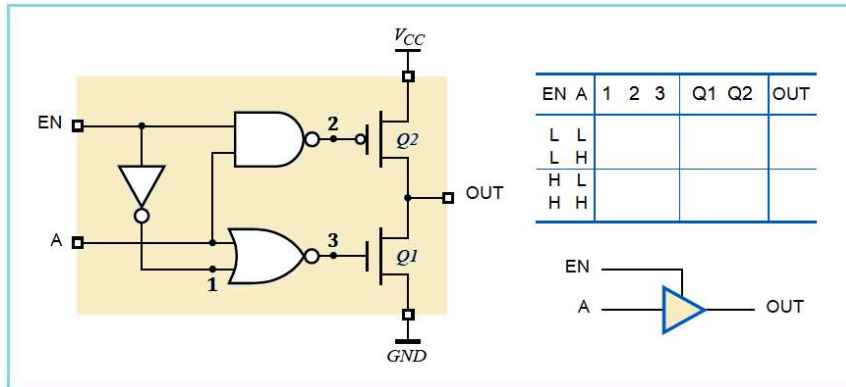
б) Пресметај колкава струја протекува низ диодата ($I_D = ? \text{ mA}$), при што е познато дека $U_{FLED} = 2.3 \text{ V}$ и $R_D = 150 \Omega$.



Решение за задача 4-4 без транзистор со излезно НИЛИ логичко коло

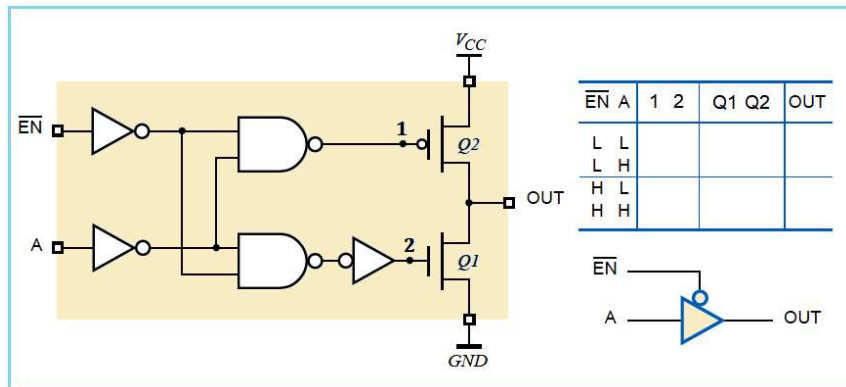
в) Спореди ги струите кои течат низ излезниот пин од логичката шема во првиот и вториот случај. Што забележуваш? Која струја е поголема? Во кое решение излезниот пин дава струја, а во кое решение влечи струја? Кое решение е подобро и зошто? Образложи.

Задача 4-5 за домашна работа: Пополни ја таблицата на функционирање за дадената шема со што ќе потврдиш дека таа реализира баферско коло со три состојби со влез за дозвола EN кој е активен на високо ниво.



Слика за задача 4-5

Задача 4-6 за домашна работа: Пополни ја таблицата на функционирање за дадената шема со што ќе потврдиш дека таа реализира баферско коло со три состојби со влез за дозвола \overline{EN} кој е активен на ниско ниво.



Слика за задача 4-6

4.2. РЕАЛИЗАЦИЈА НА ЛОГИЧКИ ШЕМИ СО ДИК

На следната слика е презентирани едноставен пример за изведба на дадена логичка шема применувајќи соодветни дигитални интегрирани кола од фамилијата 74xx која содржи повеќе различни серии изведени во постарата TTL, односно поновата CMOS техника. Дадениот пример може да им послужи на наставниците и на учениците како модел за принципот според кој треба зададена логичка шема на одредена комбинациска или секвенцијална мрежа да се претстави со реални интегрирани кола, со што значително ќе им се олесни изведбата на симулациските вежби, како и на реализацијата на монтажната шема на часовите за вежби.

Задача 4-7: Првиот пример се однесува за сигнализирање на возачот на некое патничко возило дали тој е заштитен со појасот на неговото седиште.

Влезните променливи А, В и С примаат логички вредности кои се добиваат од соодветните сензори, и тоа:

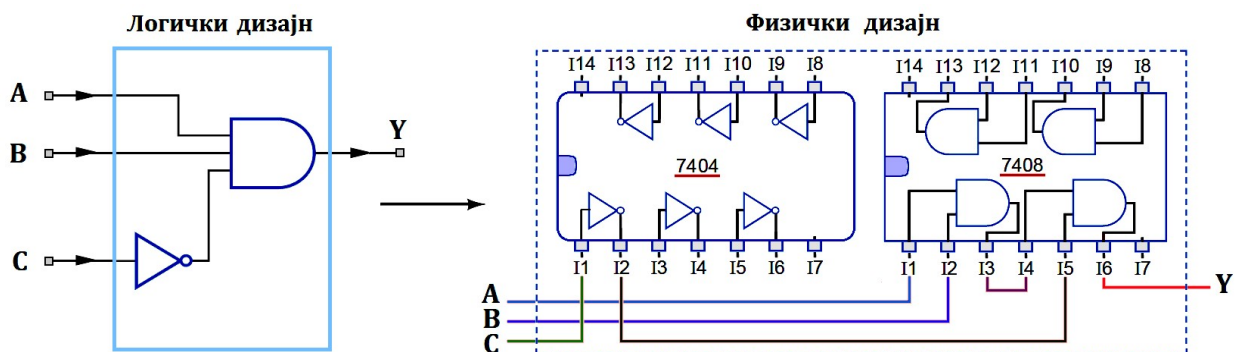
- ☑ А=1: седиштето е зафатено (возачот седнал),
- ☑ В=1: клучот за стартување на возилото е ставен,
- ☑ С=1: појасот е приклучен (врзан).

Излезна променлива Y е алармот за појасот:

- ☑ Y=0: Нема аларм. Се е во ред.
- ☑ Y=1: активирање на светлосен или звучен аларм!

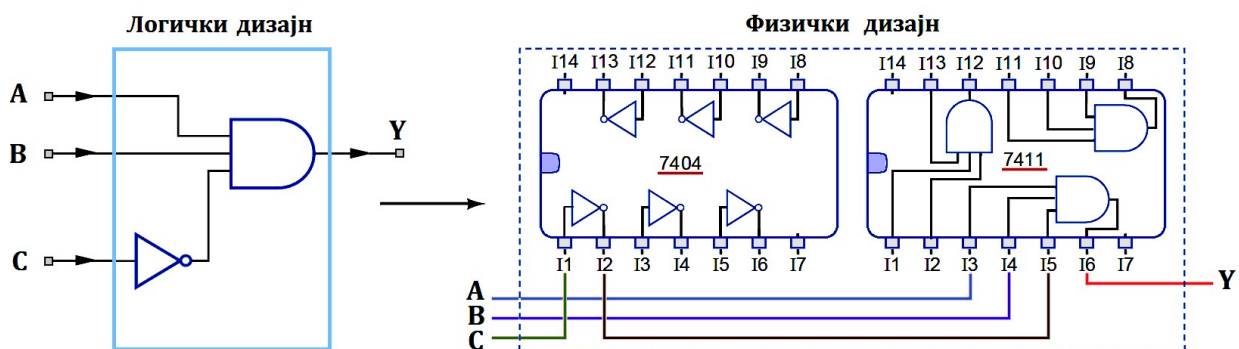
Со логичкиот дизајн поставениот проблем опишан со зборови се трансформира во соодветна логичка равенка $Y = ABC\bar{C}$. Логичкиот израз за појасот означува дека алармот ќе се активира ако возачот седнал на шоферското седиште и го поставил клучот за стартување на моторот на возилото и појасот на неговото седиште НЕ е поврзан.

За да се реализира физичкиот дизајн најнапред се избираат потребните ДИК од сериите 74xx или 40xx, а потоа тие се поставуваат на експерименталната прото-плочка и се поврзуваат според логичката шема. За дадениот пример се понудени две решенија и тоа првото со интегрираните кола 74x04 и 74x11, додека за второто се употребени интегрираните кола 74x04 и 74x08.



Слика за задача 4-7

Премин од логички на физички дизајн за функцијата $Y = ABC\bar{C}$ со ДИК 74x04 и 74x11

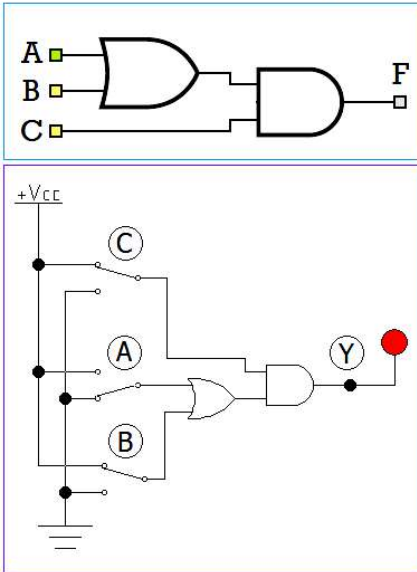


Слика за задача 4-7

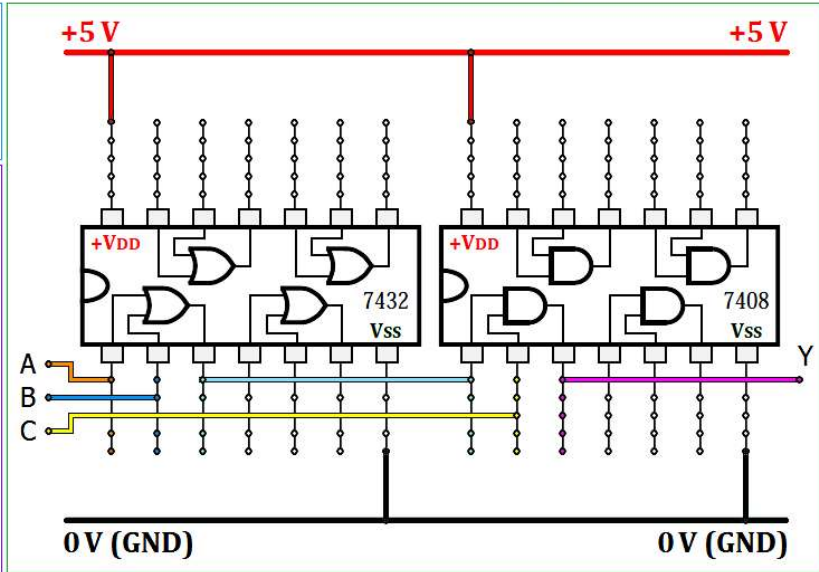
Премин од логички на физички дизајн за функцијата $Y = ABC\bar{C}$ со ДИК 74x04 и 74x08

Задача 4-8: Со вториот едноставен пример се решава функцијата $Y = (A + B)C$, што може да се види од сликата која го следи претходно објаснетиот принцип.

Логички дизајн

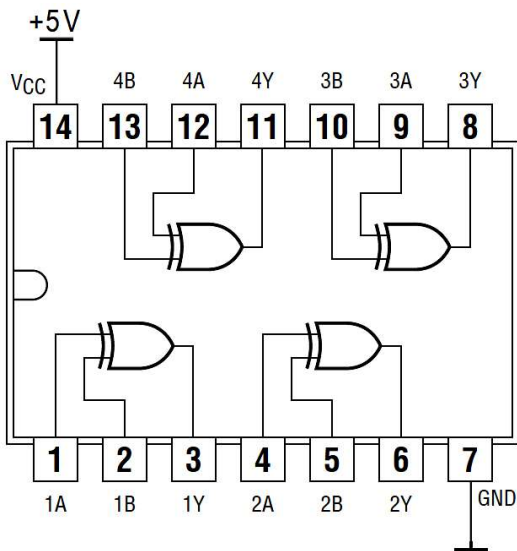


Физички дизајн



Слика за задача 4-8

Логички и физички дизајн на функцијата $F=(A+B) \cdot C$ со ДИК 74x32 и 74x08.



Слика за задача 4-10

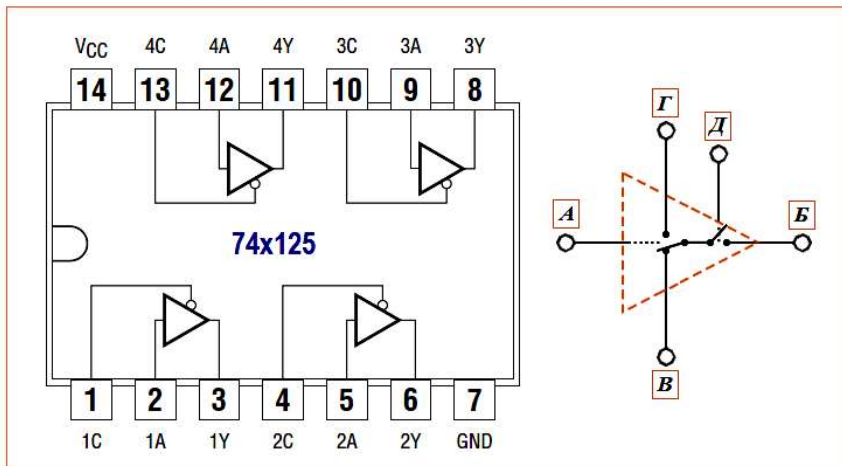
Задача 4-9 за домашна работа:

Примени го логичкиот и физичкиот дизајн на следните функции: (а) $F1 = AB + C$ и (б) $F2 = AB + \bar{C}$ со претпоставка дека на располагање ти стојат ДИК 74x04, 74x08 и 74x32.

Задача 4-10 за домашна работа:

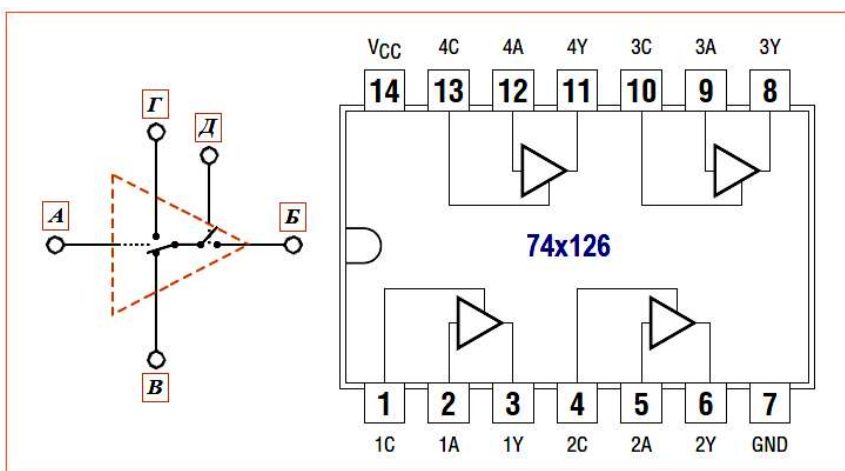
Претпостави дека на располагање имаш ДИК 74x86 кое содржи четири ЕКСИЛИ логички кола. Од тебе се бара соодветно да поврзиш две од нив за да реализираш ЕКСНИЛИ логичко коло.

Задача 4-11: На следните слики се прикажани ДИК 74x125 и ДИК 74x126 кои содржат четири баферски кола со три состојби. Имајќи ја предвид презентацијата на баферско коло со два прекинувачи, за секое од двете ДИК, избери по еден бафер, на неговите изводи додели им соодветни пин-броеви, а потоа пополни ја дадената таблица на вистинитост.



Влезови		Излез
0	0	
	1	
1	x	

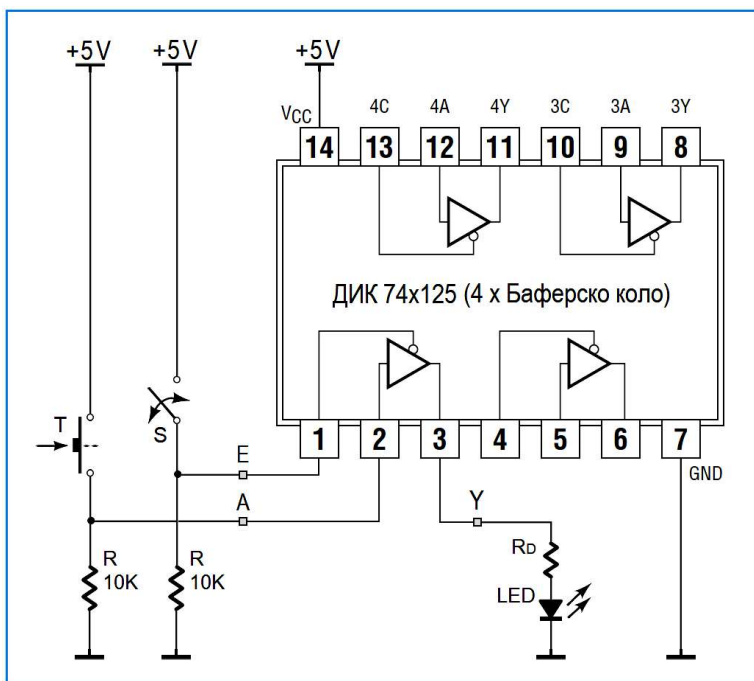
а)



Влезови		Излез
0	x	
	0	
1	1	

б)

Слики за задача 4-11

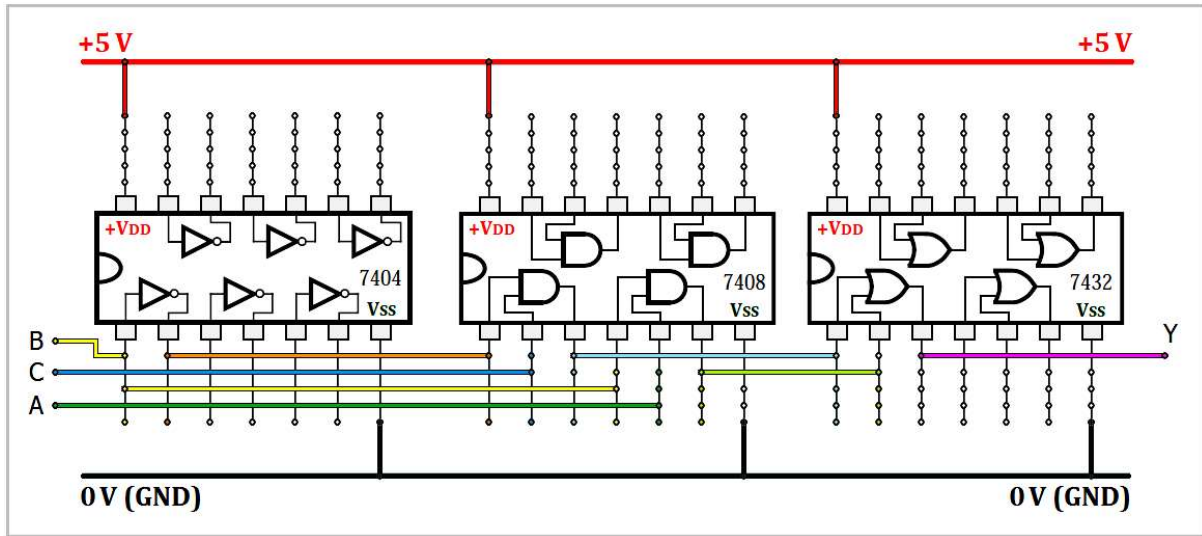


Влезови		Излез
E [1]	A [2]	Y [3]
0V	0V	0V
	+5V	+5V
+5V	x	HiZ

Задача 4-12: Знаејќи ја таблицата на вистинитост за ДИК 74x125, образлижи го однесувањето на светлечката LED диода за која е познато $U_{FLED} = 2.3 \text{ V}$ и $R_D = 270 \Omega$ и тоа за секоја од трите состојби на излезот Y на пинот [3].

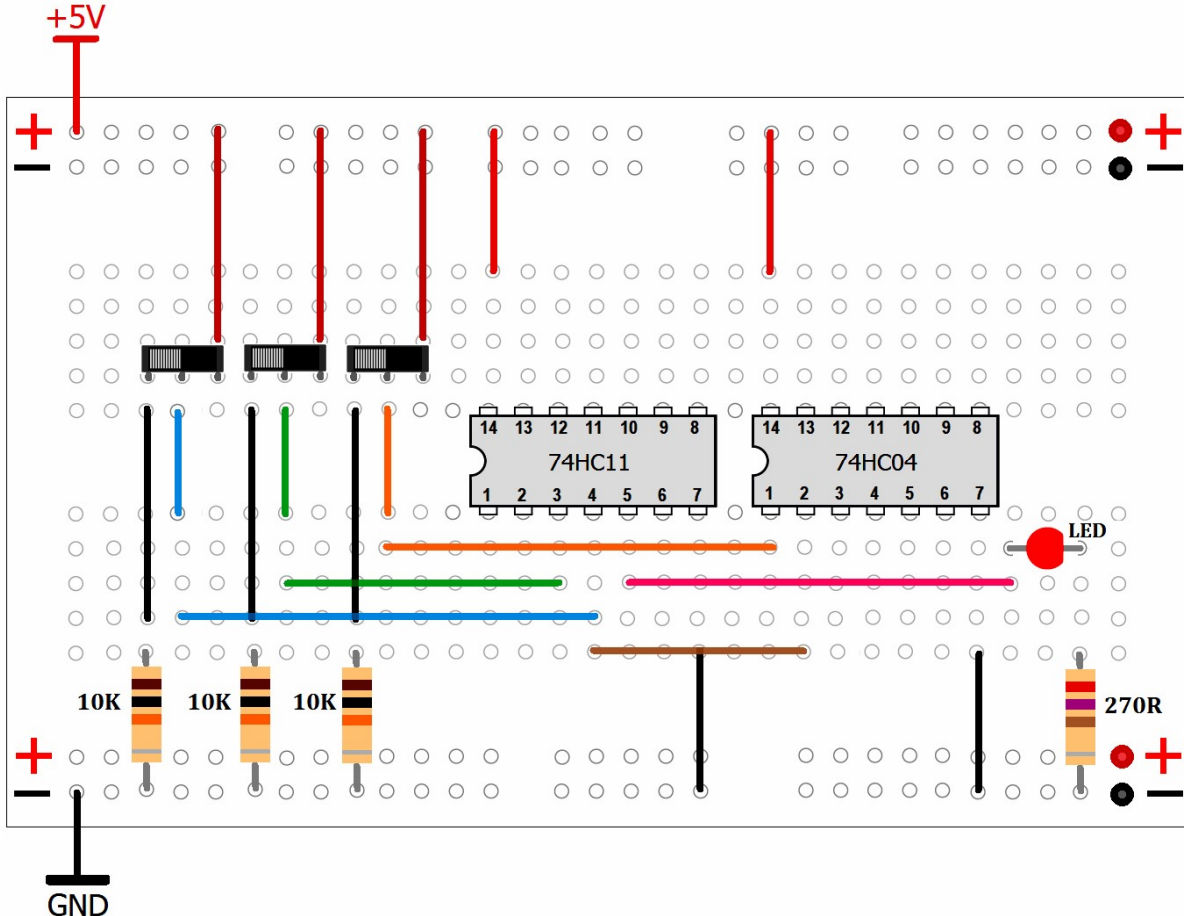
Слика за задача 4-12

Задача 4-13: На сликата е прикажан изгледот на три ДИК поставени на експериментална прото плочка кои се соодветно поврзани за да реализираат одредена логичка функција. Со анализа на оваа монтажна шема нацртај ја нејзината логичка шема вклучувајќи ги искористените логички кола од секое ДИК.



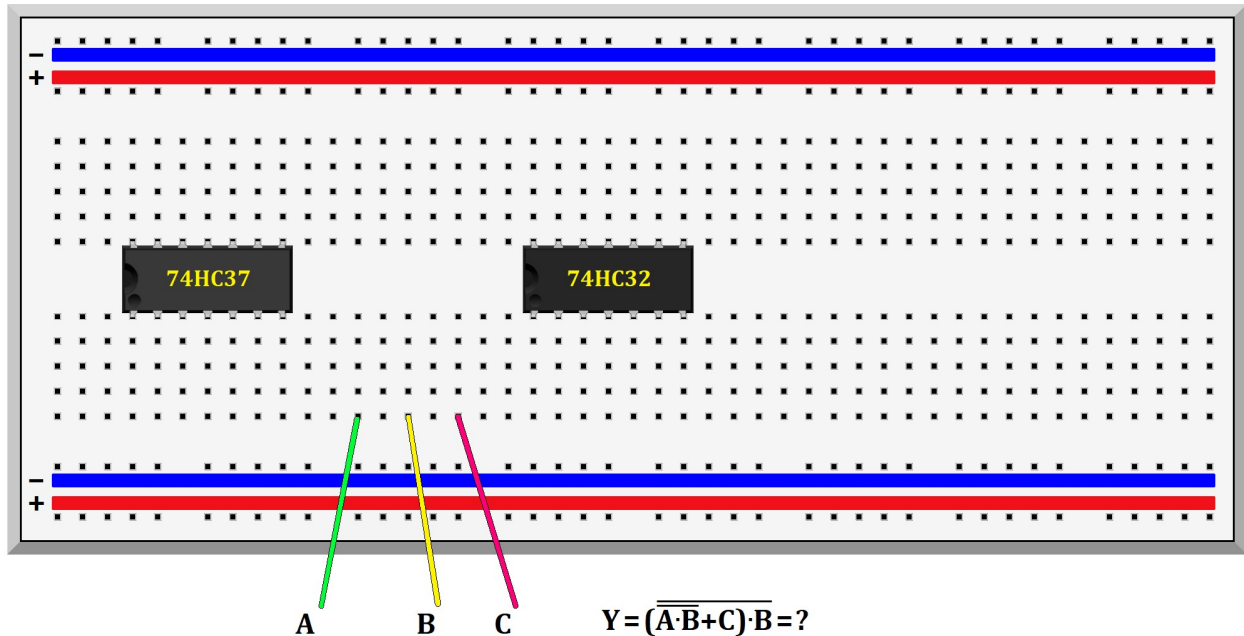
Слика за задача 4-13

(*) **Задача 4-14:** На сликата е даден реален изглед на експериментална прото плочка која реализира некоја практична вежба. Од тебе се бара истата да ја анализираш и потоа да ја нацрташ нејзината електрична шема вклучувајќи ги искористените логички кола од ДИК, како и сите останати надворешни елементи.



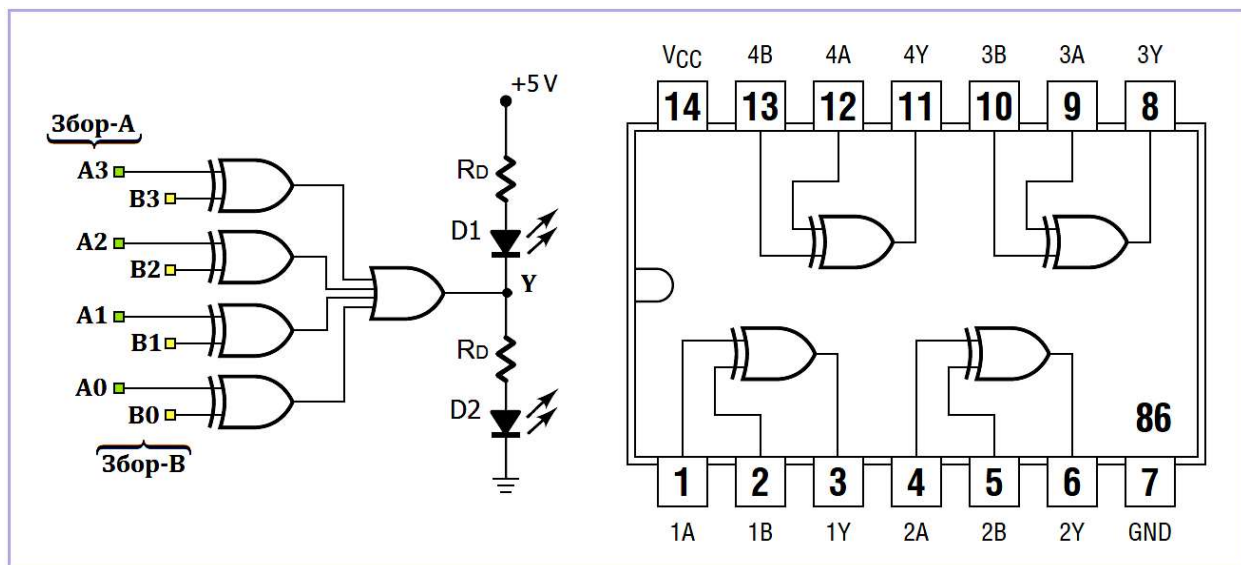
Слика за задача 4-14.

(* **Задача 4-15:** На сликата е даден реален изглед на експериментална прото плочка на која се поставени две интегрирани кола: 74HC37 и 74HC32. Имајќи ја предвид нивната внатрешна логичка структура нацртај ги врските со кои ќе се реализира логичката функција $Y = (\overline{A \cdot B + C}) \cdot B = ?$.



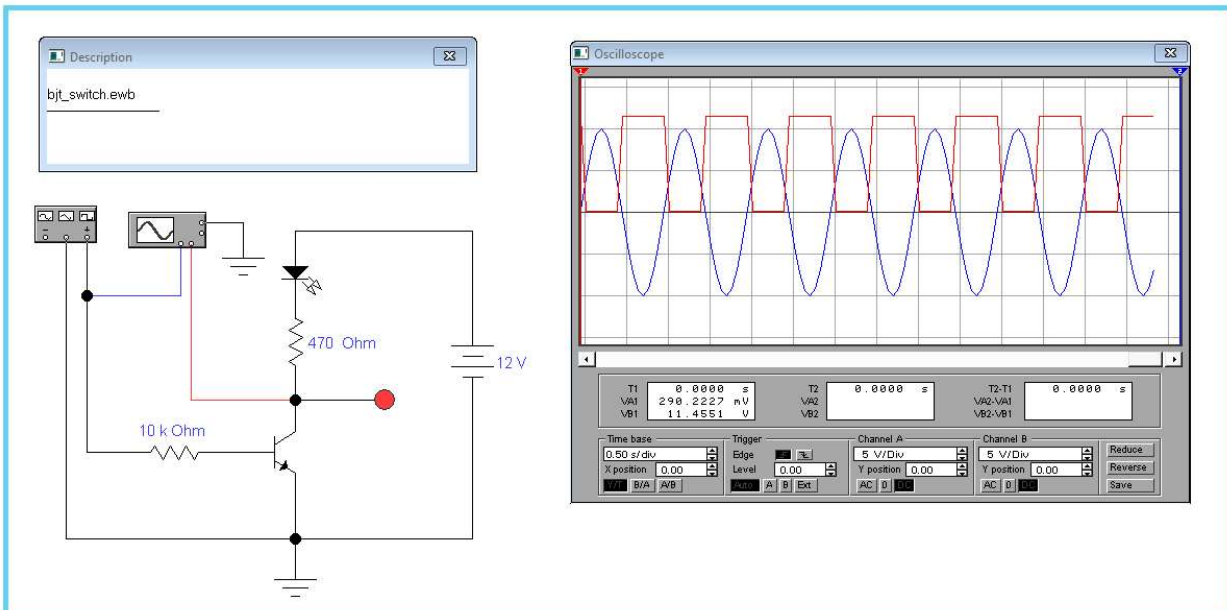
Слика за задача 4-15.

(* **Задача 4-16:** Логичката шема дадена на сликата претставува наједноставно коло за препознавање на еднаквост на два бинарни збора, бит-по-бит, секој со должина од по 4 бита. Првиот податок е претставен со четворката битови A3, A2, A1 и A0, додека вториот со битовите B3, B2, B1 и B0. а) Изврши анализа на логичката шема и објасни кога излезната променлива Y ќе има логичка вредност 1, а кога 0? б) Ако едната светлечка LED диода која покажува еднаквост на податоците треба да биде зелена, а другата за тоа дека тие се различни е црвена, која е која од диодите D1, односно D2? Образложи го својот одговор. в) Решението на дадениот проблем реализирај го на експериментална протоплочка користејќи соодветни ДИК и надворешни елементи.

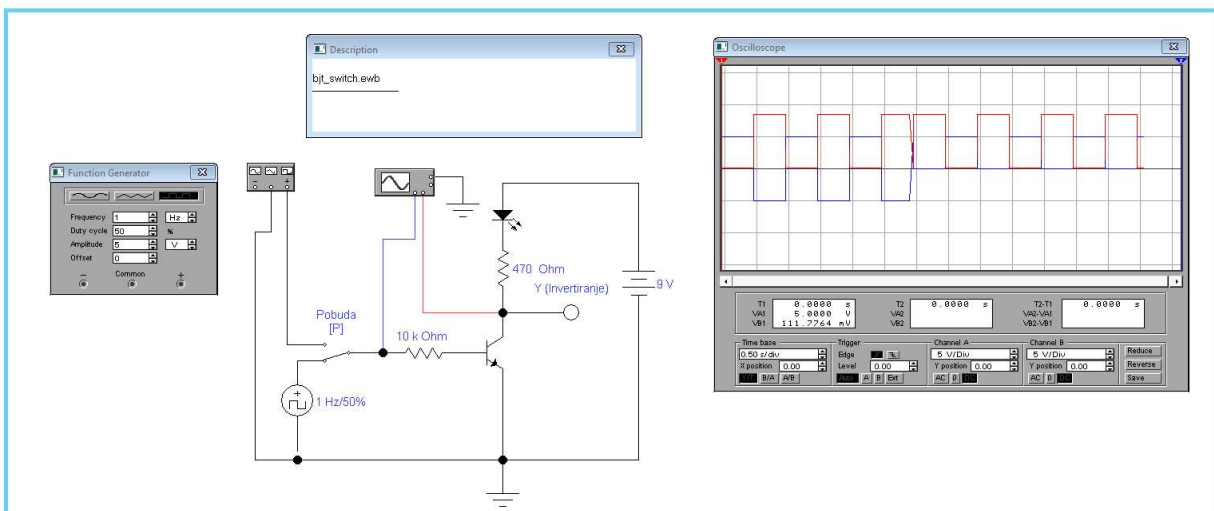


Слика за задача 4-16.

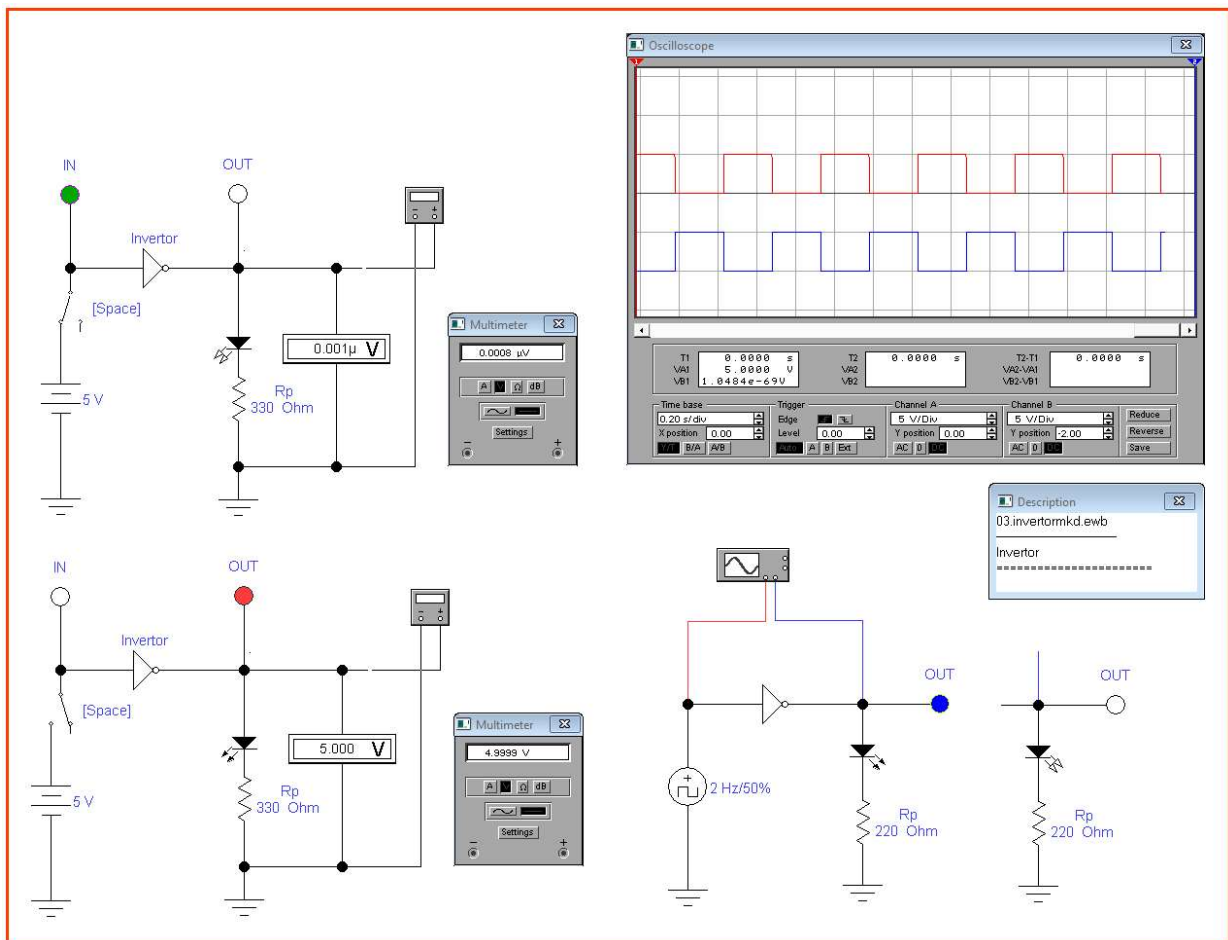
4.3. СИМУЛАЦИСКИ ВЕЖБИ



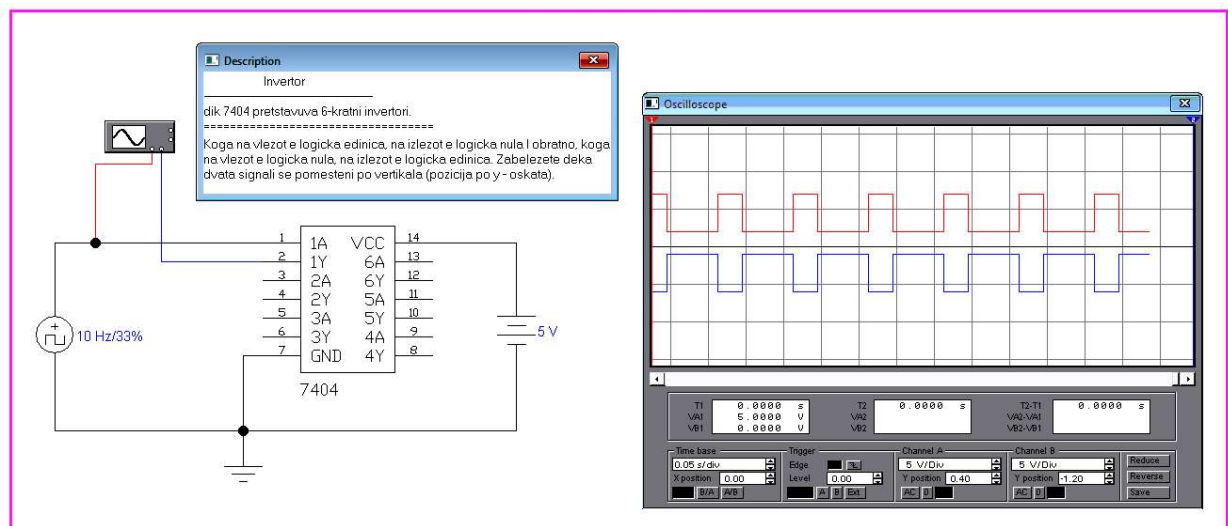
СВ-4.1 Принцип на работа и однесување на инвертор со биполарен транзистор



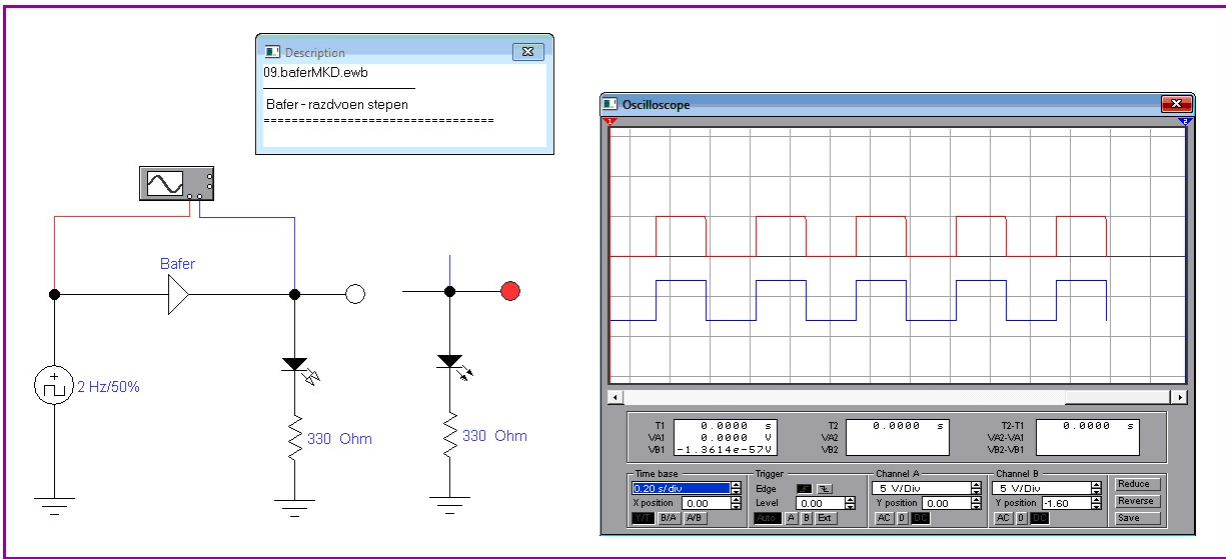
СВ-4.2 Принцип на работа и однесување на инвертор со биполарен транзистор



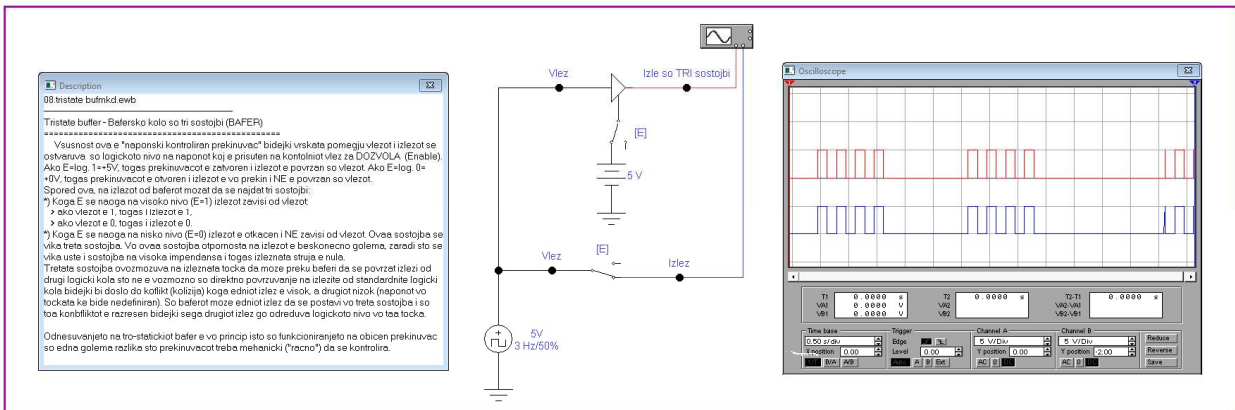
СВ-4.3 Принцип на работа и однесување на инверторско коло



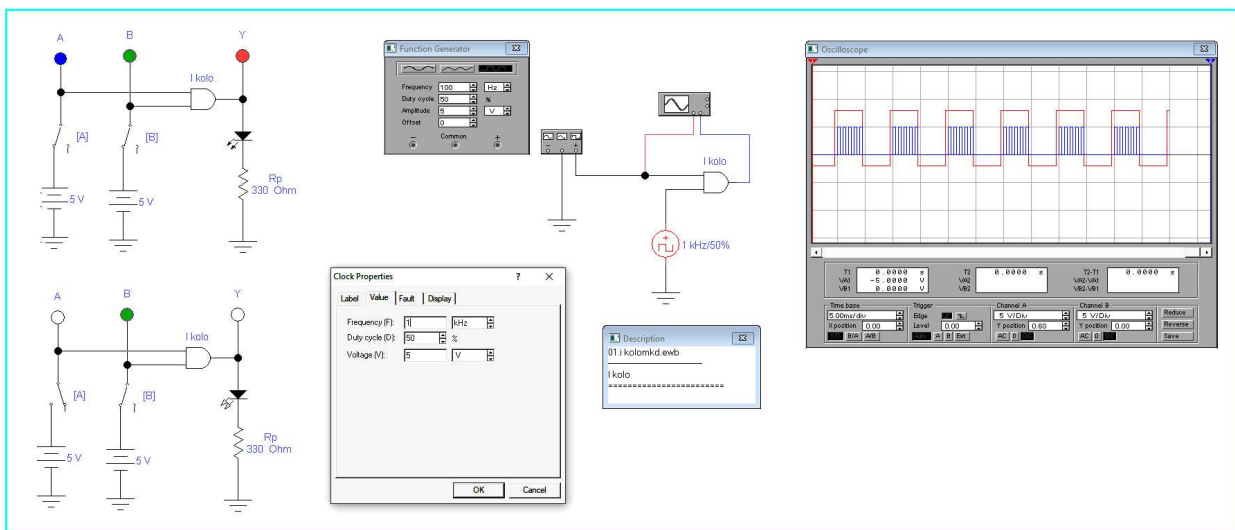
СВ-4.4 Примена и начин на функционирање на ДИК 7404: 6-кратни инвертори



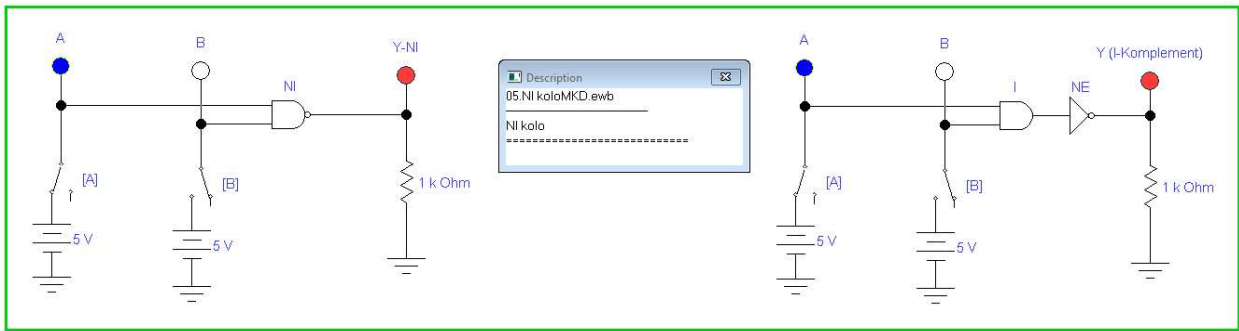
SV-4.5 Princip na работа i odnesuvanje na baferско коло (razdvoen stepen)



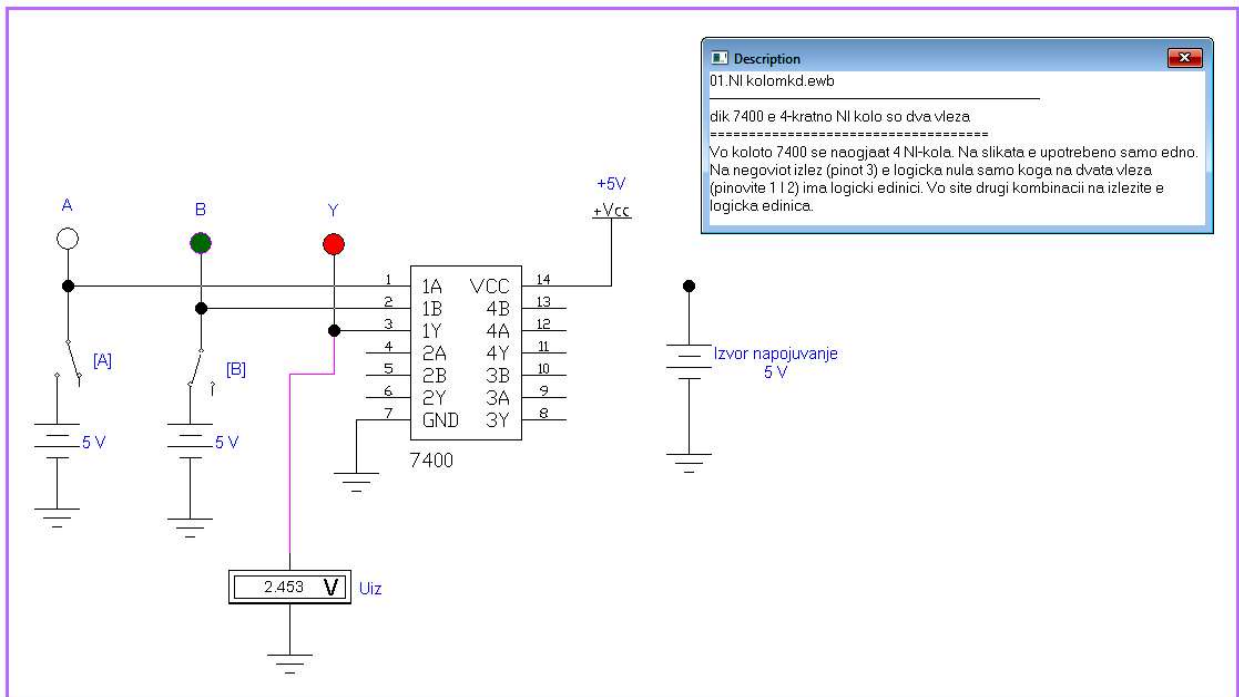
SV-4.6 Princip na работа i odnesuvanje na baferско коло so tri sostojbi



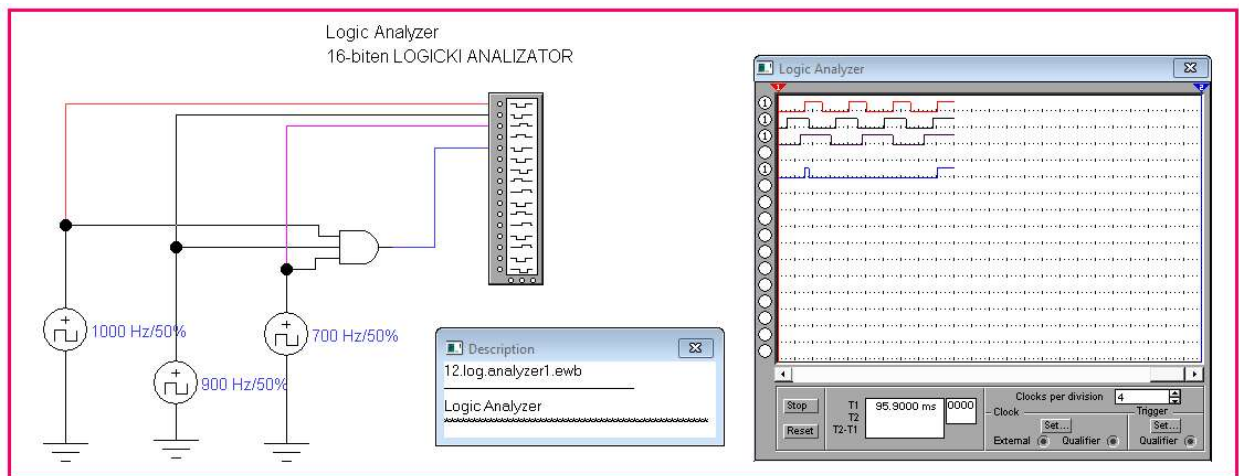
SV-4.7 Princip na работа i odnesuvanje na logičko I kolo so dva vlez



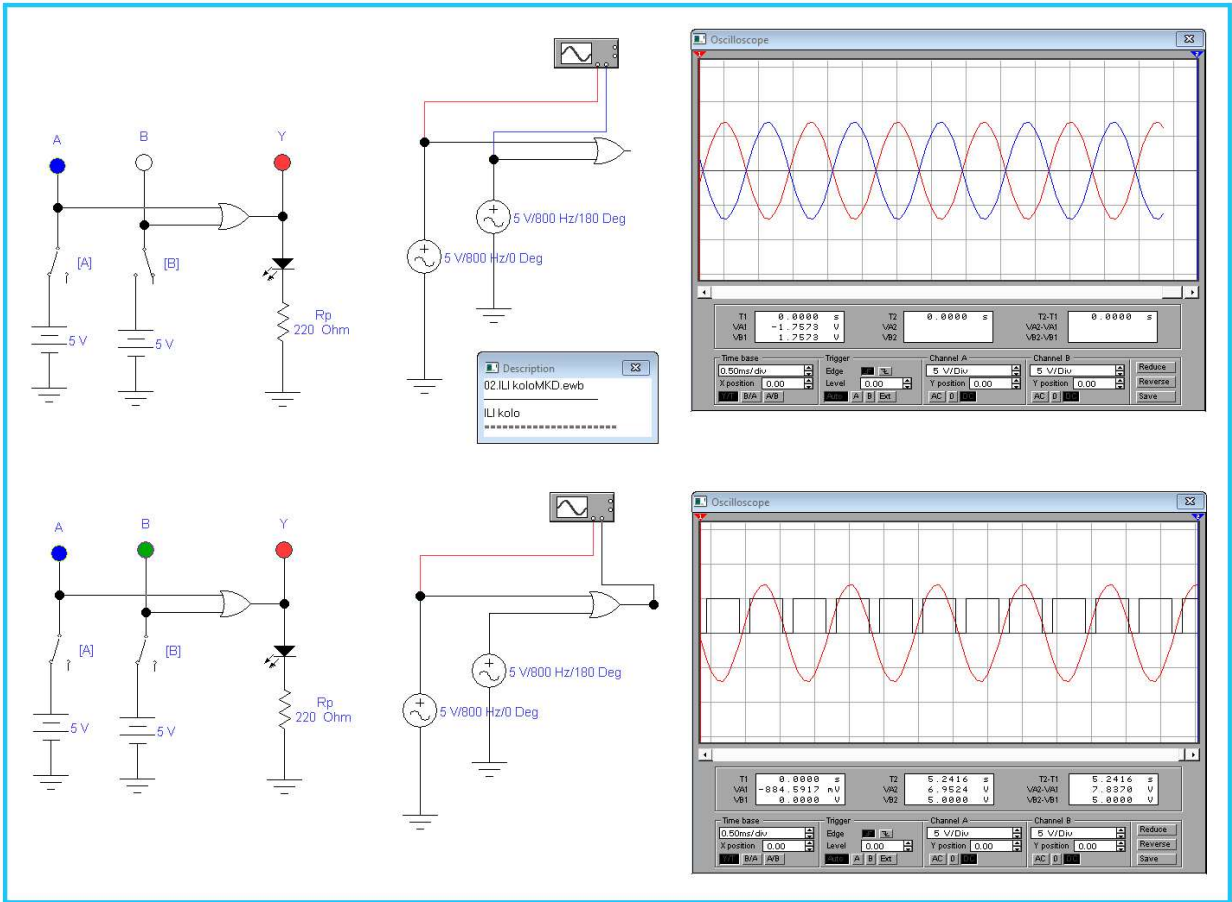
СВ-4.8 Принцип на работа и однесување на логичко НИ коло со два влеза



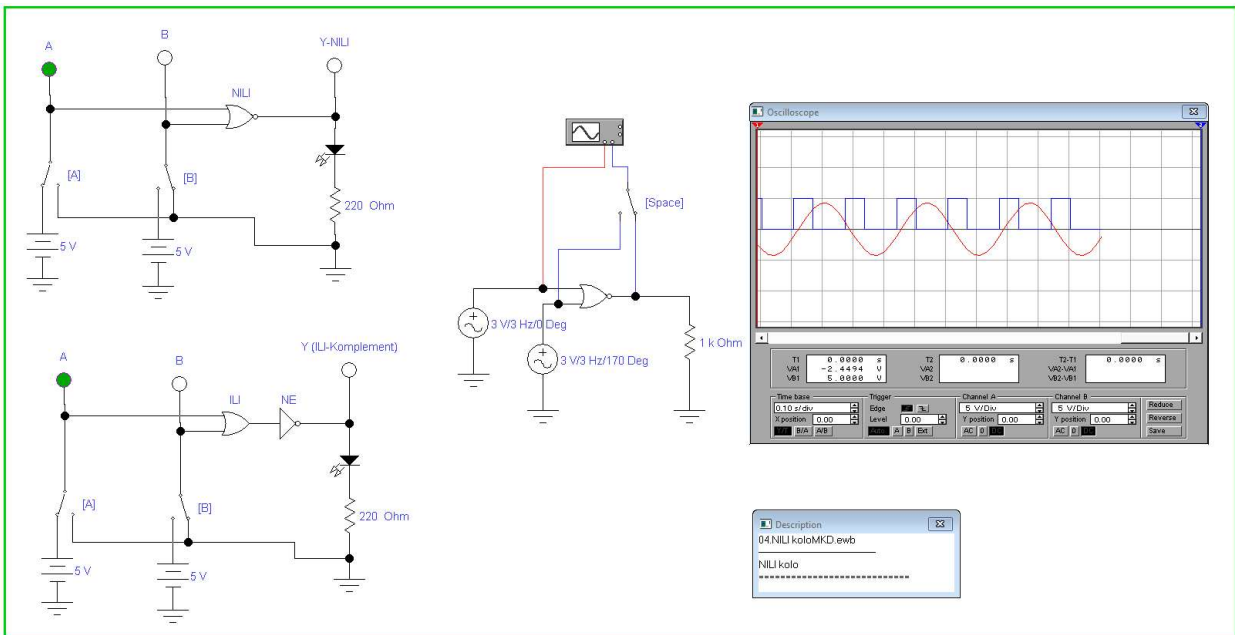
СВ-4.9 Примена и начин на функционирање на ДИК 7400: 4-кратни НИ-кола по два влеза



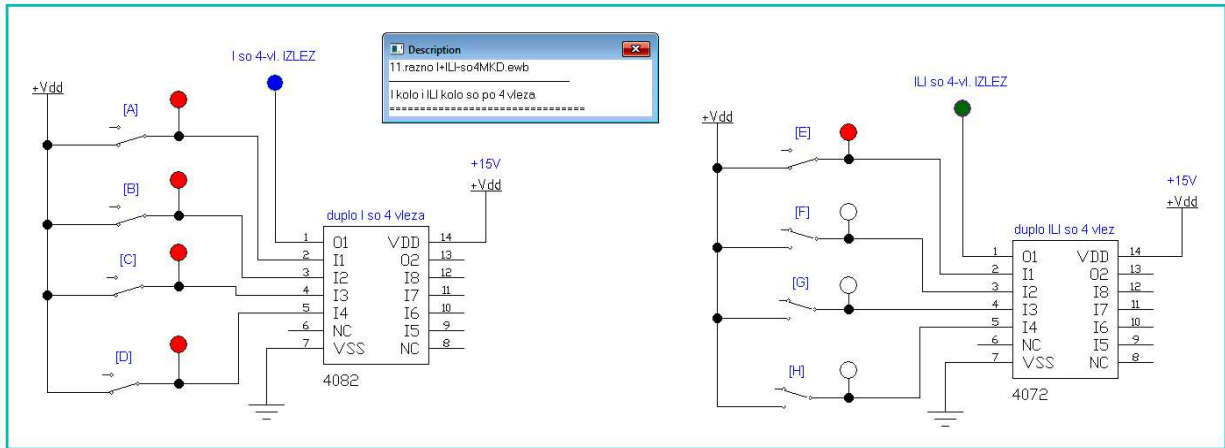
СВ-4.10 Принцип на работа и однесување на логичко НИ коло и логички анализатор



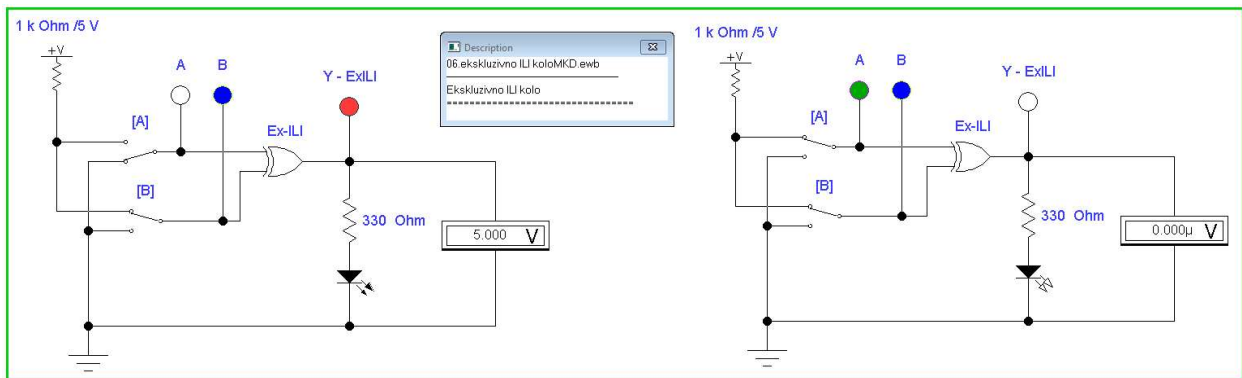
СВ-4.11 Принцип на работа и однесување на логичко ИЛИ коло со два влеза



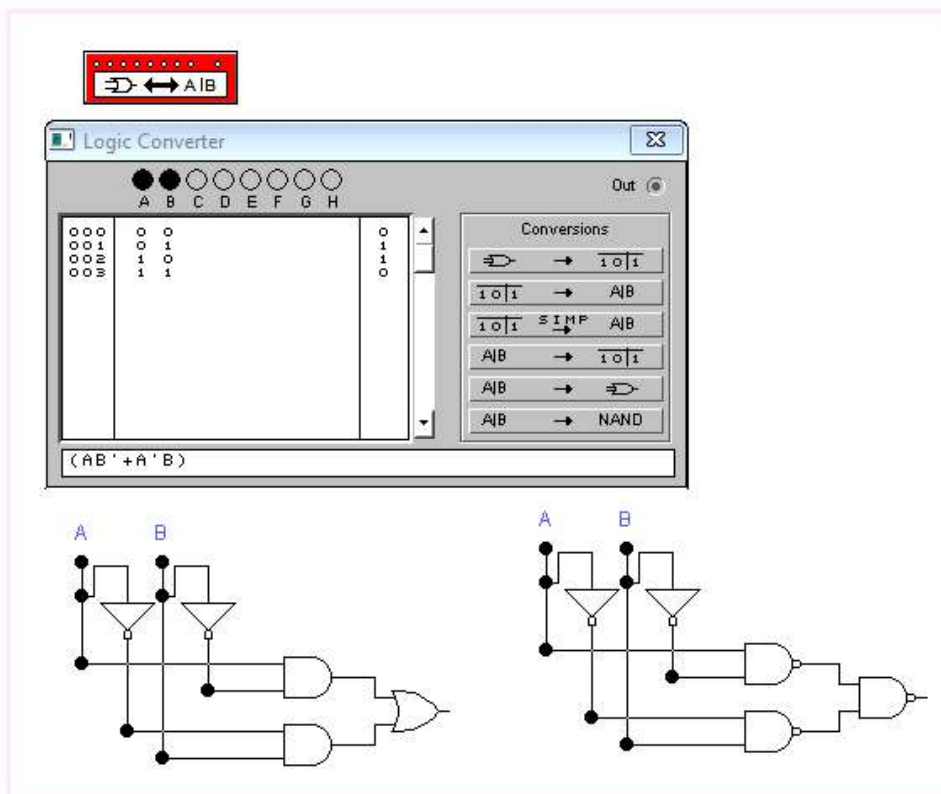
СВ-4.12 Принцип на работа и однесување на логичко НИЛИ коло со два влеза



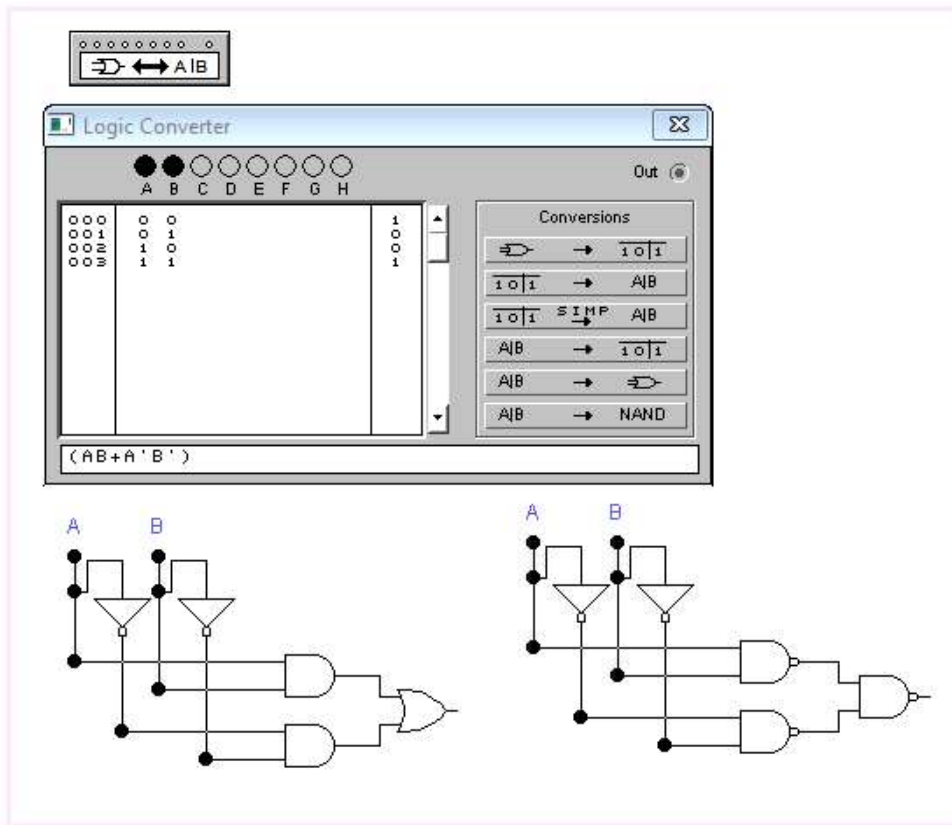
СВ-4.13 Примена и начин на функционирање на
 а) ДИК 4082: 2-кратни И-кола и б) ДИК 4072: 2-кратни ИЛИ-кола по четири влеза



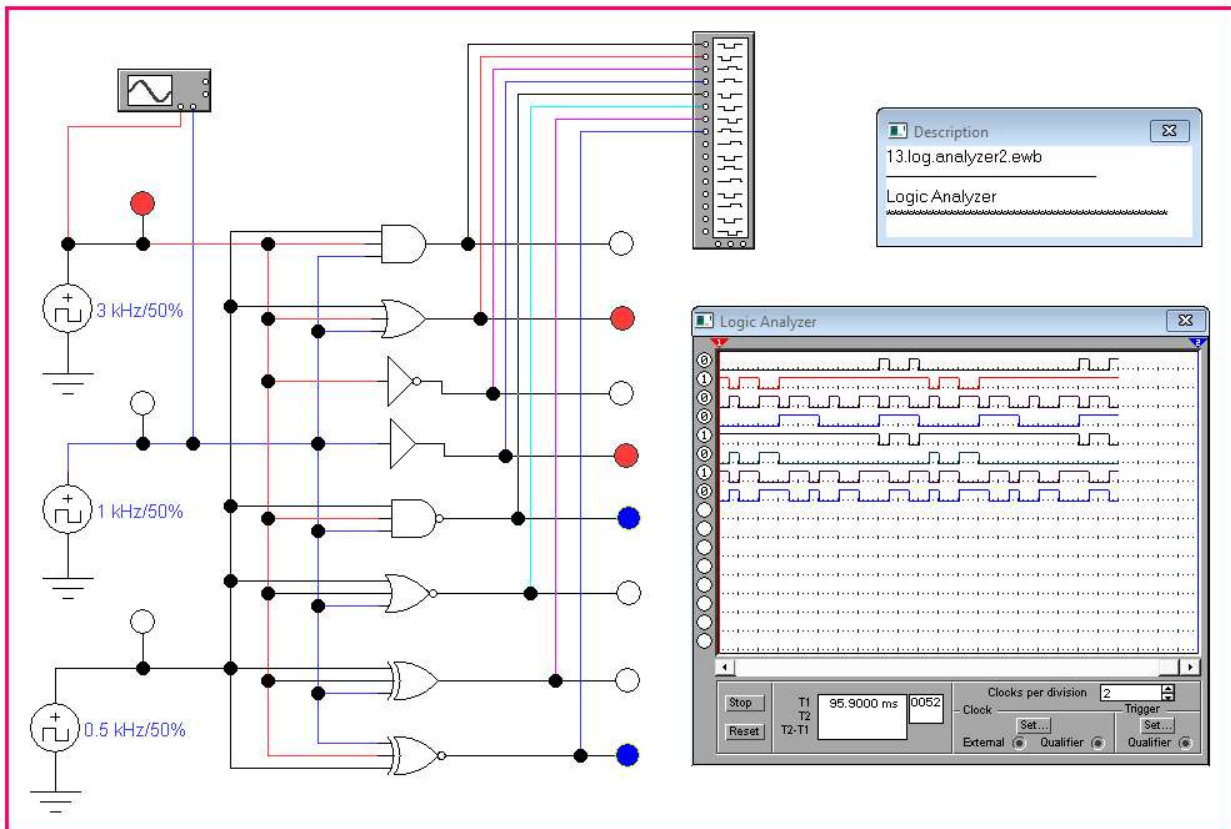
СВ-4.14 Принцип на работа и однесување на логичко ЕксИЛИ коло



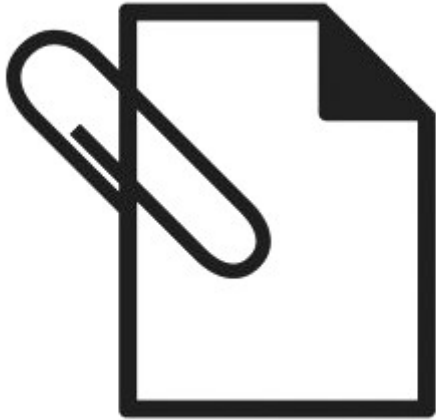
СВ-4.15 Принцип на работа и однесување на функцијата ЕксИЛИ и логички конвертор



СВ-4.16 Принцип на работа и однесување на функцијата ЕксНИЛИ и логички конвертор

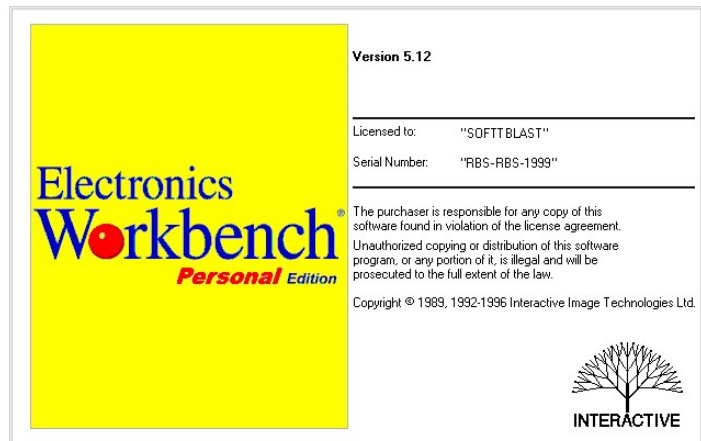


СВ-4.17 Принцип на работа и однесување на логички кола и логички анализатор



ДОДАТОЦИ

Додаток А



Упатство за користење

Electronics Workbench 5.12

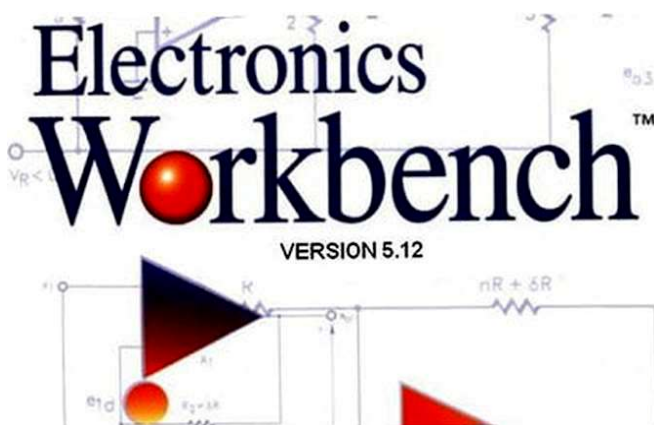
Софтверски пакет за анализа и симулација на дигитални системи

Вовед

Постојат голем број софтверски пакети за симулација и анализа на работата на електричните кола. Со нив може да се моделира однесувањето на различни аналогни, импулсни и дигитални електрични кола. Ваквите програми овозможуваат да се испитува однесувањето на конкретно коло со реални вредности на елементите и компонентите кои влегуваат во неговиот состав, и нивно тековно менување. Целта е да се вршат различни анализи и тоа за еднонасочен режим на работа, (за еднонасочен сигнал, DC), за наизменичен сигнал (AC), и преоден режим на работа (транзиентна анализа). Ваквите програми содржат голем број на најразлични модели на реални пасивни и активни полупроводнички елементи и компоненти, интегрирани кола, генератори, инструменти итн.

Еден ваков софтверски пакет е и познатиот *Electronics Workbench* кој ќе го обработиме во продолжение во најкуси црти. Оваа програма ја има во различни верзии, од кои верзијата која што е наменета за образовни институции, ученици и студенти е MULTISIM v14 којашто може да се спушти директно преку врската: <http://www.ni.com/download/ni-circuit-design-suite-educational-edition-14.1/6510/en/>. Меѓутоа, за училишна примена сосема е доволна верзијата 5 од која најмногу е користена EWB 5.12.

EWB 5.12 е доста поедноставна верзија за користење во однос на поновите верзии, но сепак е прилично моќна и многу корисна за ученици, студенти и почетници. Освен тоа лесно се симнува од веб-страната на познатата и непрофитна интернет библиотека <https://archive.org> со конкретниот интернет линк: <https://archive.org/details/ElectronicWorkbenchEwb5.12>. Покрај оваа врска, EWB 5.12 може да се најде за спуштање уште на два интернет линкови, и тоа: <http://www.mediafire.com/file/32vnaiv67mgp5a9/Electronic+Workbench+Ewb+5+12.zip>.



Разликата која што се јавува во насловот на различните верзии на програмот EWB е заради тоа што познатата фирма Nacional Semi-conductor (NI) ги откупи правата и тимот програмери на EWB, и потоа новите подобрени верзии на EWB ги наслови со MULTISIM. Софтверскиот пакет може бесплатно да се преземе како демо-верзија за вежбање и пробување на нејзините можности.

Верзиите кои се купуваат располагаат со многу поголеми можности и со подобри перформанси во однос на демо – верзијата, а како такви постојат верзии за студенти, за едукативна намена и за професионалци. Секоја од нив со повисока цена една од друга, но со зголемен квалитет и перформанси.

1. Главни особини и карактеристики

Electronics Workbench е софтверски пакет кој врши емулација на виртуелна лабораторија преку симулирање и испитување на електрични кола со најразлична конфигурација. Негови добри страни се:

1. Можност да се дизајнираат и анализираат секакви видови електрични кола без да се купуваат и практично да се користат реални електрични и електронски елементи, компоненти и инструменти;
2. Едноставен интерфејс кој е лесен за учење и применување, бидејќи само со кликување и влечење (анг. drag and drop) може лесно да се цртаат дури и сложени електрични шеми;
3. Можноста да се прават различни експерименти, испитувања и анализи со голем процент на точност и прецизност;
4. Примена и ракување со сите инструменти кои се потребни во една лабораторија за аналогна, импулсна и дигитална електроника и
5. Ниска цена на чинење - цената на купување и одржување на опремата што се користи во Electronics Workbench во овај случај е многу помала во однос опремата која е потребна во реална лабораторија по електроника.

Програмот Electronics Workbench (EWB) се користи како софтверска дизајнерска алатка за креирање и симулирање на работата како на електрични, така и на импулсни, но и на логички шеми на вашиот персонален компјутер или лап-топ.

Пристапот, принципот на начинот на користење, како и можностите на EWB ќе ги запознаете постапно преку преку моделирање и анализа на класичен отпорнички напонски делител, потоа на RC и на CR коло како кола за обликување на сигнали. Креирањето на комбинациски и секвенцијални мрежи, како и тестирањето и испитувањето на нивното однесување и утврдување на принципот на функционирање ќе го оставиме за крајот на овој прирачник.

2. Насоки за анализа на електрични кола

Што се однесува до принципот на кој може да се симулира, испитува и анализира однесувањето на некое електрично коло најнапред ќе треба:

1. Користејќи ја програмата и воедно имајќи ја пред себе електричната шема на колото истата да ја нацртаме;
2. Да ги определиме мерните точки, влезните и излезните сигнали, како и индикаторските елементи и инструментите кои ќе ги употребуваме и поврзиме на соодветните места и
3. Да ја вклучиме симулацијата и да внимаваме како се однесува креираното коло, поточно што покажуваат приклучените инструменти.

Заради оваа цел прво ќе се задржиме на основните менија и алатки на програмата, а потоа ќе се фокусираме на принципот на креирање на одредена електрична шема и анализа и испитување на нејзината работа.

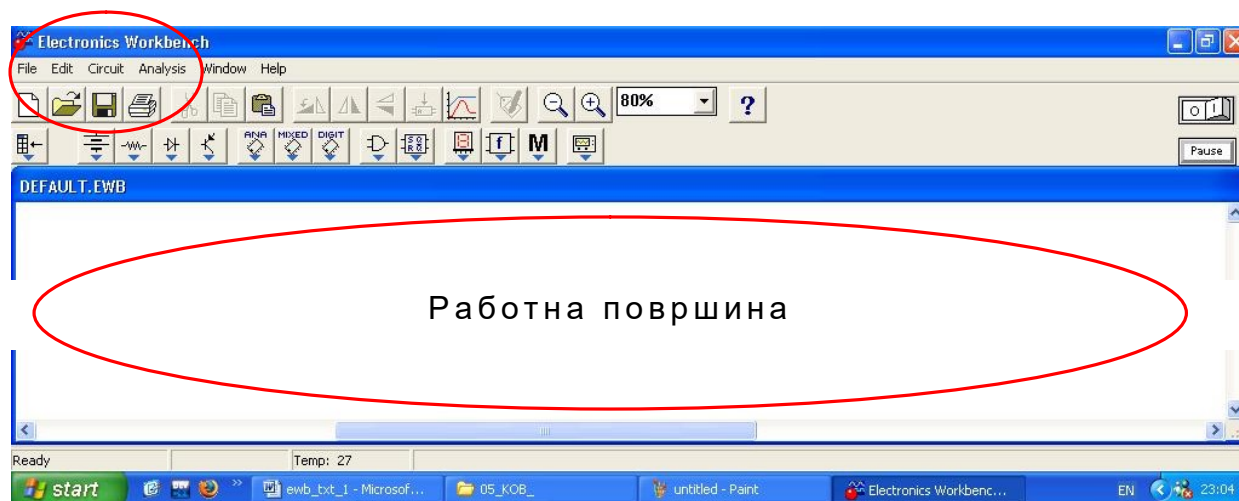
Да не заборавиме една важна забелешка. Секоја верзија на Electronics Workbench EWB 512, од каде и да ја спуштите, нема можност за враќање на ниту една активности назад бидејќи не постои команда `_UNDO`. Невообичаено, но за жал, вистинито! Заради ова ќе треба секој напредок при цртањето на вашата шема често го запамтувате со стандардната команда `SAVE`.

3. Основни менија

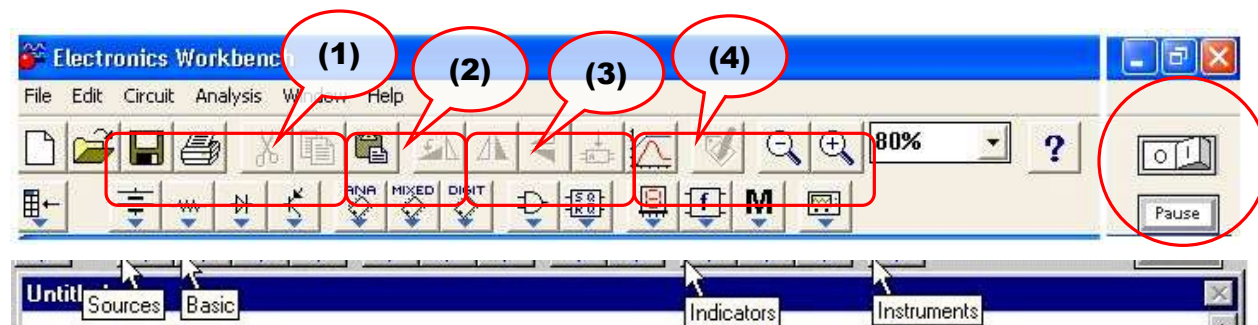


Програмата се стартува на вообичаен начин со `Start > Programs Electronics Workbench` или со притискање на нејзината икона од работната површина.

По стартувањето на програмата, пред нас излегува основниот екран прикажан на сл. 1-1 кој најголемиот дел го отстапува на работната површина. Во горниот дел содржи поголем број менија меѓу кои веднаш паѓаат в очи добро познатите копчиња за работа со фајлови како што се креирање, отворање, затворање, бришење и печатење. Датотеките со кои работи програмата имаат екстензија `*.ewb` и всушност тоа се електричните кола кои ќе ги анализираме во поглед на нивната работа.



Сл. 1-1. Основен екран на програмата Electronics Workbench



Сл. 1-2. Основна лента со алатки (алатник) на Electronics Workbench

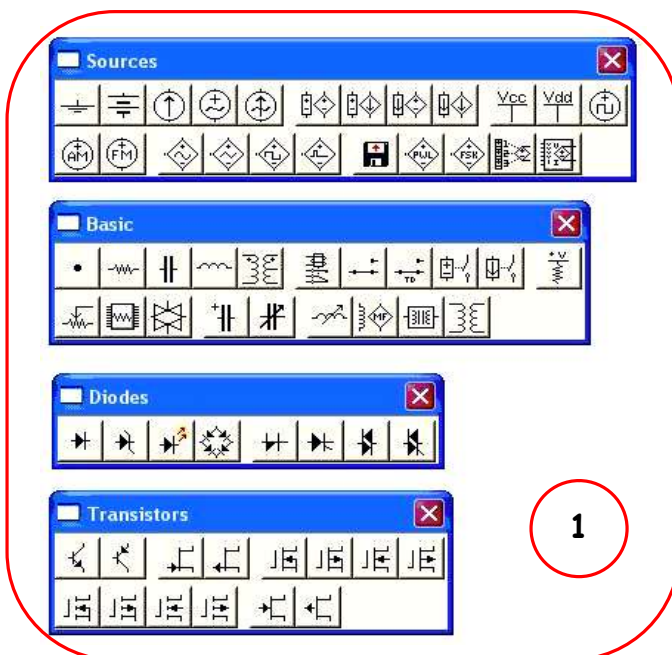
За цртање на електрични кола и нивна анализа најважни се менијата кои ни стојат на располагање во вториот ред под основата лента со алатки и тие на следната сл. 1-2 се означени со бровите (1), (2), (3) и (4). Со кликување на секое од понудените квадратчиња се отвора соодветна библиотека на елементи или компоненти.

① Така на пример ако притиснеме на едно од квадратчињата означени со (1) на располагање ќе ни се појават (сл. 1-3):

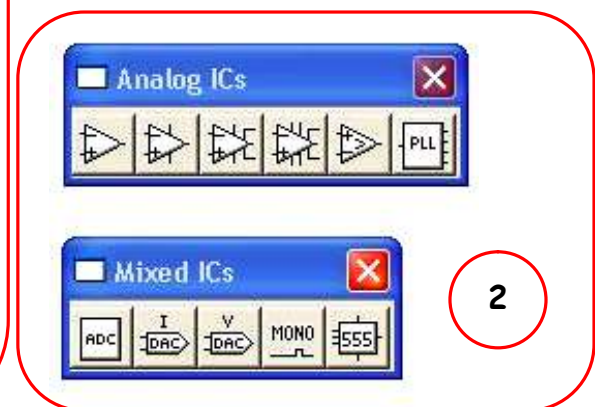
- различни типови на напонски и струјни независни и зависни извори за напојување ...;
- базични (основни) елементи: отпорници, кондензатори, калеми, спојници;
- диоди од секаков тип: сигнални, светлечки, Зенерови, потоа динистори, тиристори, итн. и
- транзистори, и тоа: биполарни (од NPN и PNP тип), униполарни (N и P канални FET-ови и MOSFET-ови).

② Со селекција на квадратчињата означени со (2) имаме можност да употребиме (сл. 1-4):

- различни операциски и други типови на засилувачи, компаратори, како и секакви други аналогни интегрирани кола, потоа
- хибридни интегрирани кола кои се користат во аналогната, во дигиталната и импулсната електроника, како што се: аналогно - дигитални конвертори, дигитално – аналогни конвертори, моностабилни мултивибратори, како и познатото временско интегрирано коло 555, и сл.



Сл. 1-3. Основни елементи



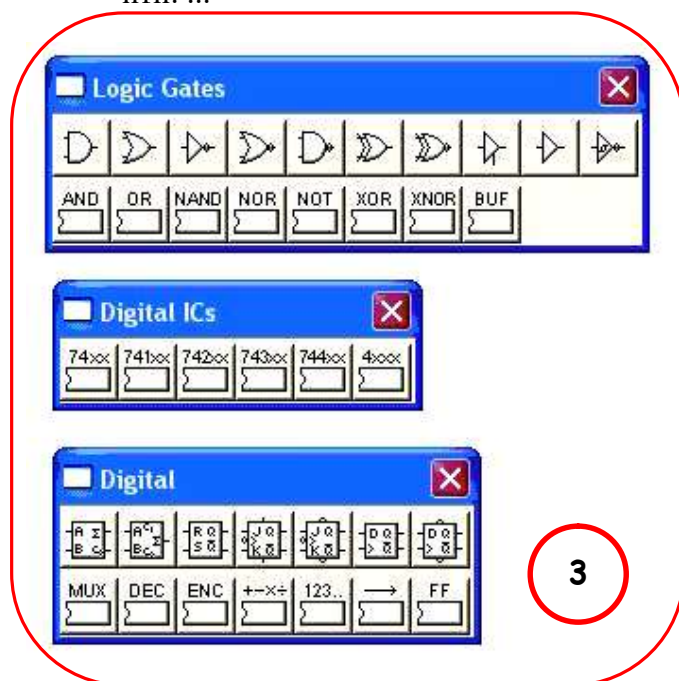
Сл. 1-4. Интегрирани елементи

③ Ако активираме едно од квадратчињата означени со (3) тогаш можеме да цртаме електрични шеми кои содржат дигитални елементи и компоненти, (сл. 1-5): и тоа:

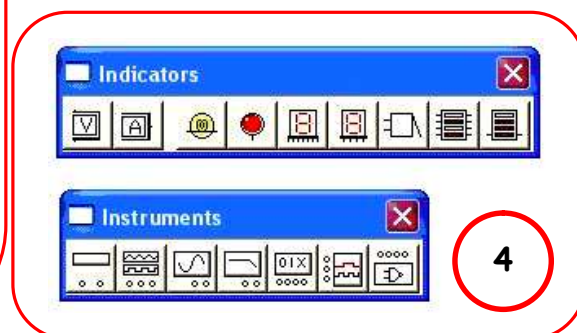
- логички кола: основни и поедноставни: И, ИЛИ, НЕ, НИЛИ, ЕКСИЛИ, ... итн;
- дигитални интегрирани кола од серијата 74xx или 40xx: биполарни или CMOS ... и
- основни мемориски елементи: флип-флопови и други комбинациони компоненти како де/мултиплексери, де/кодери, ...

④ Библиотеката симболи означена со (4) ни овозможува поврзување на елементи, компоненти и уреди кои се корисни за следење на однесувањето на колото што се анализира кои се поврзуваат на влезните, излезните или испитните точки на шемата (сл. 1-6):. Така на пример,

- од индикаторите можеме да употребиме светлечки диоди, седум-сегменти екрани, амперметри и волтметри, додека
- од инструментите можеме да користиме: дигитален мултимер, двоканален осцилоскоп, функциски генератор, генератор на бинарни комбинации (зборови), ИТН. ...



Сл.1-5. Логички и дигитални кола



Сл.1-6. Индикатори и инструменти



На основната лента со алатки, горе во средината, се наоѓа и “лупата” која овозможува зголемување или намалување на погледот врз колото кое тековно ќе се работи.



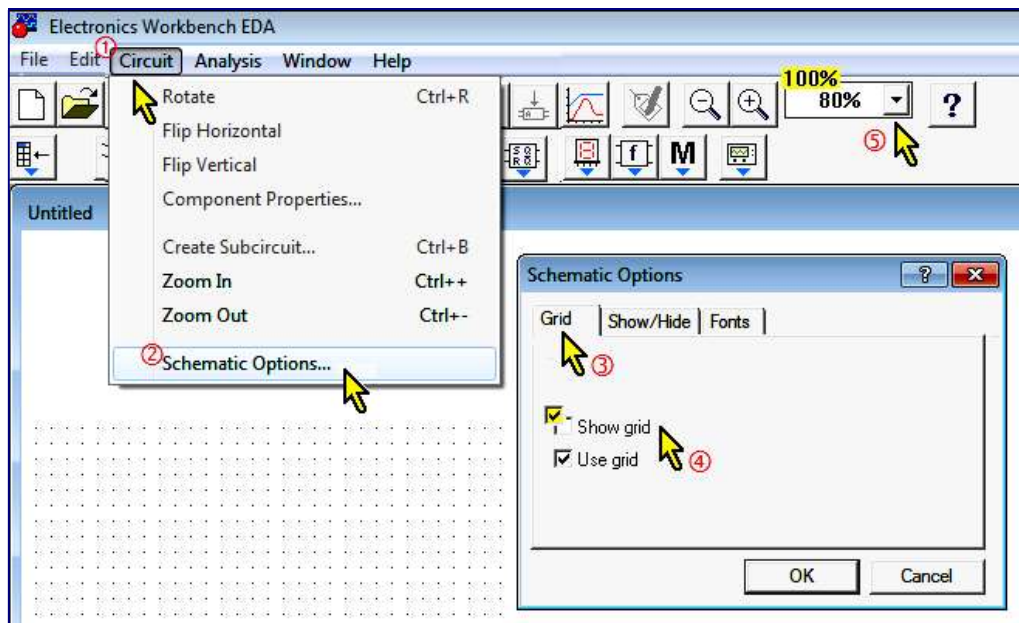
На лентата со алатки, во горниот десен агол од екранот може да се забележи и еден преклопник кој има многу важна улога. Имено, со негово вклучување се симулира работа на електричната шема која сме ја формирале, додека со негово исклучување симулацијата се стопира. Под ова копче се наоѓа и тастерот со кој во било кој момент може привремено да се стопира (паузира) нејзиното извршување.

4. Моделирање и анализа на едноставни електрични кола

Пред да се започне со моделирањето, веднаш по стартувањето на програмата EWB512, препорачливо е

- 1) од алатникот да се избере опцијата <Circuit> и да се постави мрежа (GRID) на работната површина: <Circuit><Schematic Options><Grid><Show grid> , и
- 2) погледот да се постави на 100% (ZOOM да се промени од 80% на 100%).

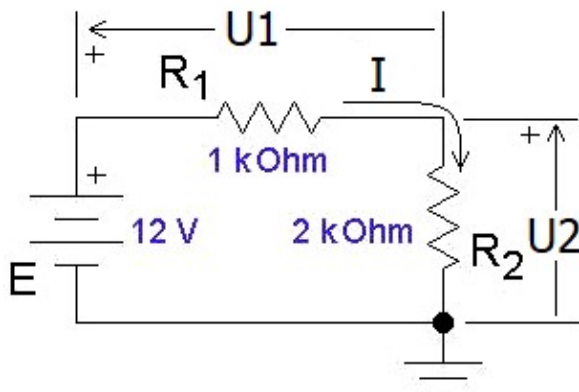
Доколку не се постапи според препораките, работната површина ќе остане бела како празен лист, а погледот на шемите кои ќе се работаат ќе биде нешто помал. Ако сте повеќе навикнати на таков изглед едноставно игнорирајте ги препораките, или применете ја онаа којашто вас ви одговара.



Сл. 1-7. Поставување на мрежа и промена на факторот на зумирање

4.1. Напонски делител

Презентирианиот принцип на работа се однесува на многу едноставен пример од електротехниката: тоа е напонскиот делител чија електрична шема на сите ни е добро позната и која е претставена на сл. 1-7, како и равенките со кои се определуваат струјата во колото и напоните на отпорниците.



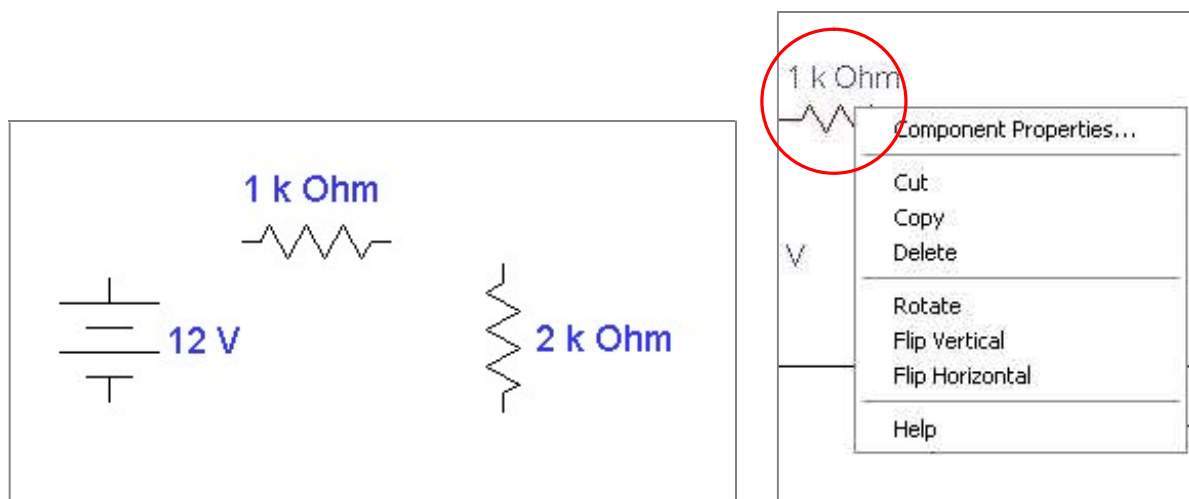
$$I = \frac{E}{R_1 + R_2} = \frac{12V}{3k\Omega} = 4mA$$

$$U = R_1 I = \frac{R_1}{R_1 + R_2} E = 4V$$

$$U = R_2 I = \frac{R_2}{R_1 + R_2} E = 8V$$

Сл. 1-7. Електрична шема на напонски делител со конкретни вредности на елементите

По стартувањето на програмата ќе треба да отвориме нов документ и истиот да го именуваме, како на пример *nap-del*, којшто веднаш се креира и ја добива екстензијата *.ewb*. За да се нацрта шемата треба наједноставно да се кликне на соодветното квадратче каде се наоѓа елементот што е потребен, истиот треба да се избере од паѓачкото мени и со држење на левиот клик на глумчето и влечење на елементот да се постави на работната површина. Ќе се забележи дека секој елемент се спушта во хоризонтална положба. Најдобро е оваа постапка повеќе пати да се повтори и на листот да се наредат сите елементи од шемата според сл. 1-8 а).

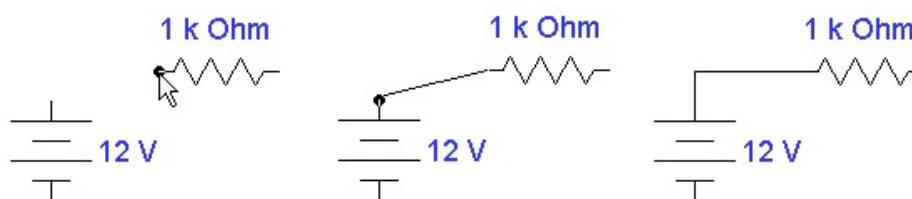


Сл.1-8. а) Изглед на подредени елементи

б) Опции за работа со елементи

Елементите кои треба да се постават во вертикална положба, се ротираат со дво-клик врз елементот со што истиот прво се селектира, а потоа со десен клик на глумчето се отвораат неколку различни опции кои се однесуваат на елементот меѓу кои и копирање, бришење, негова ротација, огледално копирање, менување на вредностите и слично, според сл. 1-8 б).

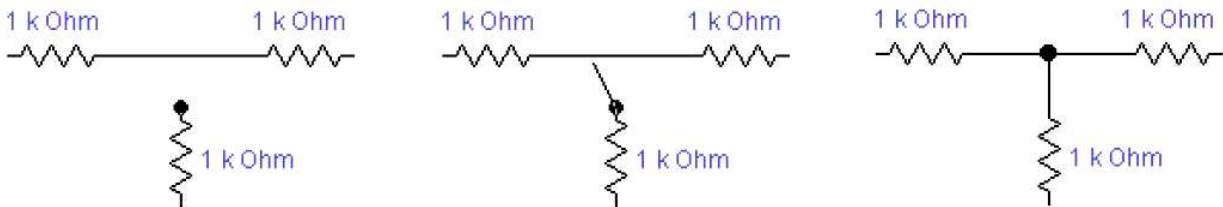
За меѓусебно поврзување на елементите потребно е да се изврши спојување на по еден крај од два елемента применувајќи линии, т.е. проводни жици. За таа цел со глумчето се поинтира на едниот крај од елементот при што се појавува црна точка и со влечење се пристапува до крајот на другиот елемент. Кога и на тој крај ќе се појави црна точка, тоа значи дека врската може да се воспостави, според сл. 1-9. Во тој момент се отпушта глумчето и врската е остварена.



Сл. 1-9. Принцип на поврзување на два краев

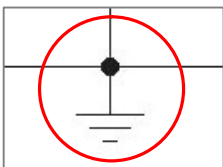
Следејќи ја претходната постапка со која се врши поврзување во три чекори, како еден многу едноставен пример може да се нацрта колото на напонскиот делител од сл.1-7.

Овде може да се каже само уште тоа дека ако поинтираме од некој елемент на едно место на проводник кој веќе спојува два елемента, таму автоматски ќе се појави спојна точка на која најмногу можат да се поврзат до четири проводници и тоа од секоја страна по еден, како што се гледа од следниот пример даден на сл. 1-10.



Сл. 1-10. Принцип на поврзување на повеќе проводници во единствена точка

Во процесот на формирањето на врските корисна улога може да одигра спуштањето на една или повеќе вакви точки (јазли) од лентата со алатки, горе лево во менито на основните елементи (анг. basics elements) и тоа уште на почетокот кога се подредуваат елементите на работната површина.




За крај треба да се внимава дека секое коло што се креира треба да биде заземјено на нултиот потенцијал за што од основните елементи се зема симболот за маса. Исто така, не треба да се заборави дека при процесот на поврзување на располагање ни стои и алатката за зумирање.

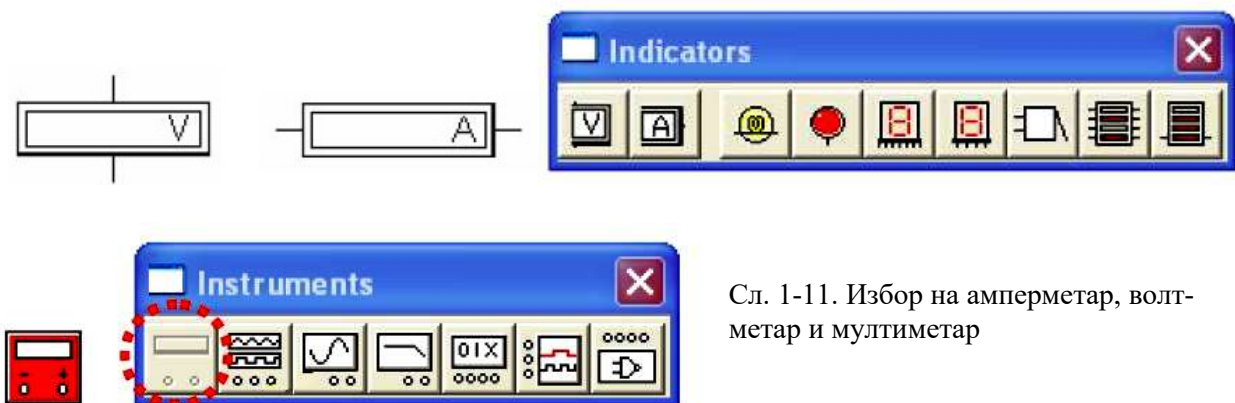
Со неа, по конфигурацијата



потреба, може да се зголемува-намалува погледот врз на електричната шема заради олеснување на поврзувањето.

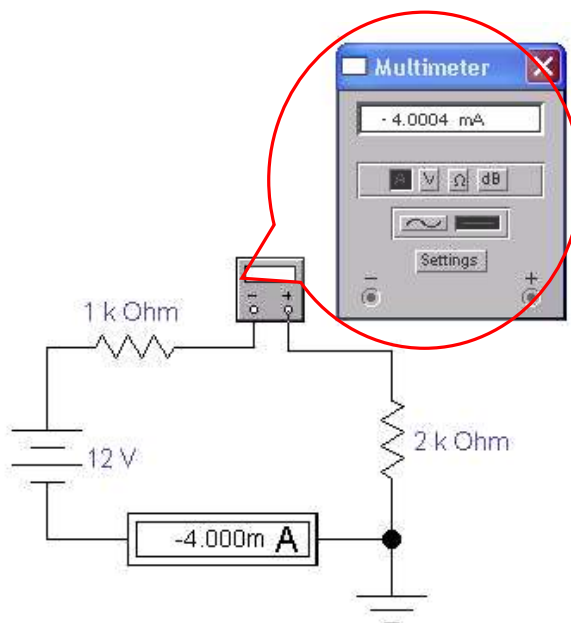
По завршеното поврзување и визуелна проверка на шемата која сме ја нацртале истата се запамтува и потоа се стартува симулацијата со притискање врз копчето  кое се наоѓа горе десно на лентата со алатки.

За да се изврши мерење на напоните и струјата кај напонскиот делител кој пред малку го моделиравме го применуваме мултиметрот кој ни стои на располагање во групата на инструменти, како и амперметарот и волтметарот од групата на индикаторски елементи (сл. 6-11).

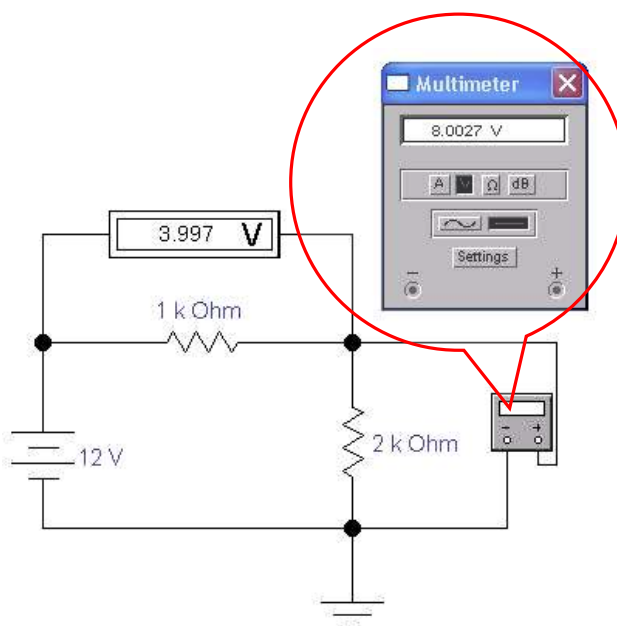


Сл. 1-11. Избор на амперметар, волтметар и мултиметар

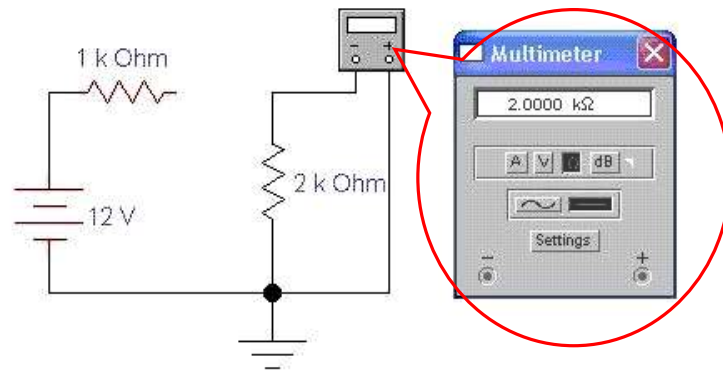
Амперметарот и волтметарот се поврзуваат наједноставно на вообичаениот начин: амперметарот сериски, додека волтметарот паралелно. Меѓутоа мулти-метарот покрај тоа што ќе треба се поврзи, со двоклик можеме да добиеме целосна и детална слика на инструментот, од која може да се отчитуваат сите потребни мерења. На следните две слики, сл. 6-12 а) и б), редоследно се претставени предвидените мерења на струјата и напоните, додека на сл. 1-13 е претставено мерење на отпорност на отпорник со мултиметар.



Сл. 1-12 а) Мерење на струја



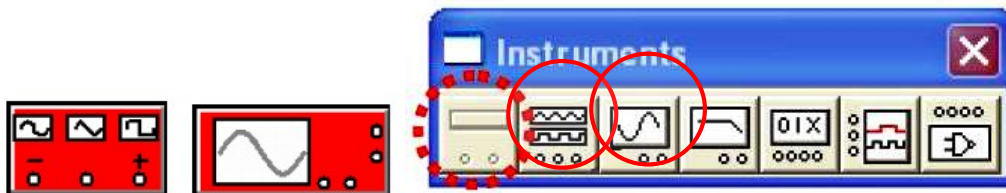
Сл. 1-12 б) Мерење на напон



Сл. 1-13. Мерење на отпорност со мултиметар

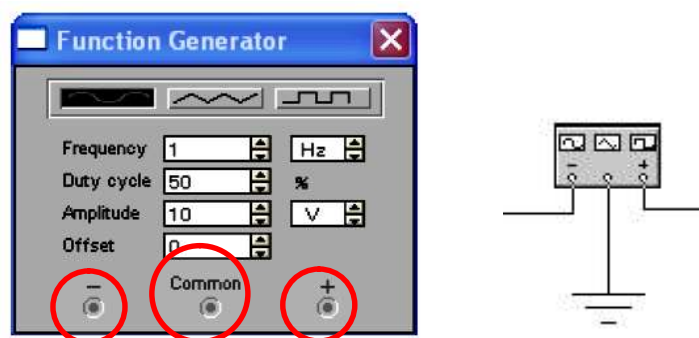
4.2. RC и CR коло

Во продолжение ќе презентираме примена на EWB во која се врши анализа на RC и на CR коло, како два примери на кола за обликување на сигнали, кои се побудени со периодична поворка на биполарни правоаголни импулси. За да може да се следи однесувањето на колата повторно ќе се избераат базични елементи и тоа отпорник и кондензатор, R и C. Следен чекор е селекција на библиотеката со инструменти преку притискање на соодветното копче, а со единствена цел на работната површина да се спуштат и да се поврзат функцискиот генератор и двоканалниот осцилоскоп, според сл. 6-14.. Имено, со генераторот ќе се побудуваат RC колата, додека со осцилокопот ќе се следи однесувањето на мрежата.



Сл. 1-14. Избирање на функциски генератор и осцилоскоп

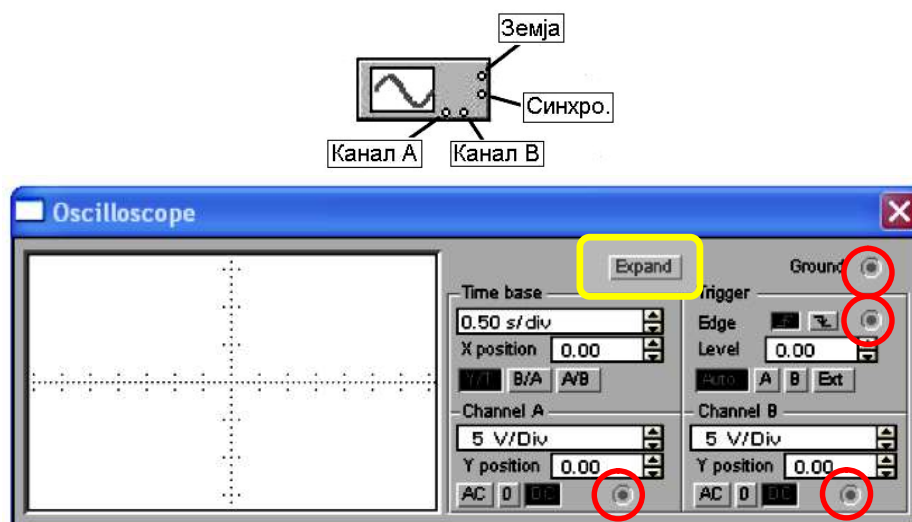
Функцискиот генератор има три приклучоци (сл. 6-15): еден е заеднички за заземјување, а другите два се меѓусебни инвертирани – со спротивна фаза на кои се добива простопериодичен, триаголен или правоаголен периодичен побуден сигнал. Со двојно кликување на инструментот се добива подетална слика на која може да се врши избор и промена на потребните величини: обликот, амплитудата и фреквенцијата.



Сл. 1-15. Функциски генератор

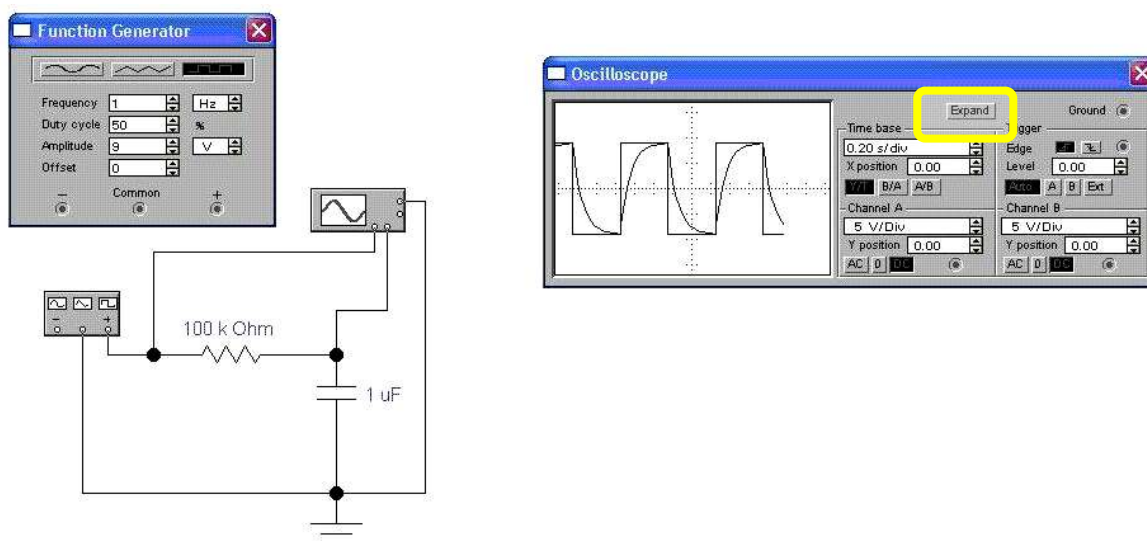
Оцилоскопот има четири приклучоци: еден е заеднички заради заземјување, вториот е влез за еден сигнал (каналот А), третиот е канал В за приклучување на уште еден влезен сигнал, а четвртиот е за приклучување на надворешен синхронизационен сигнал (сл. 1-16).

Со двојно кликување на оцилоскопот се добива негова развиена слика односно слика на предниот панел од која подобро се следат брановите облици на сигналите, и воедно, може да се вршат попрецизни отчитувања, но и промена на потребните величини на каналите: поделок по амплитуда, поделок во време и слично.



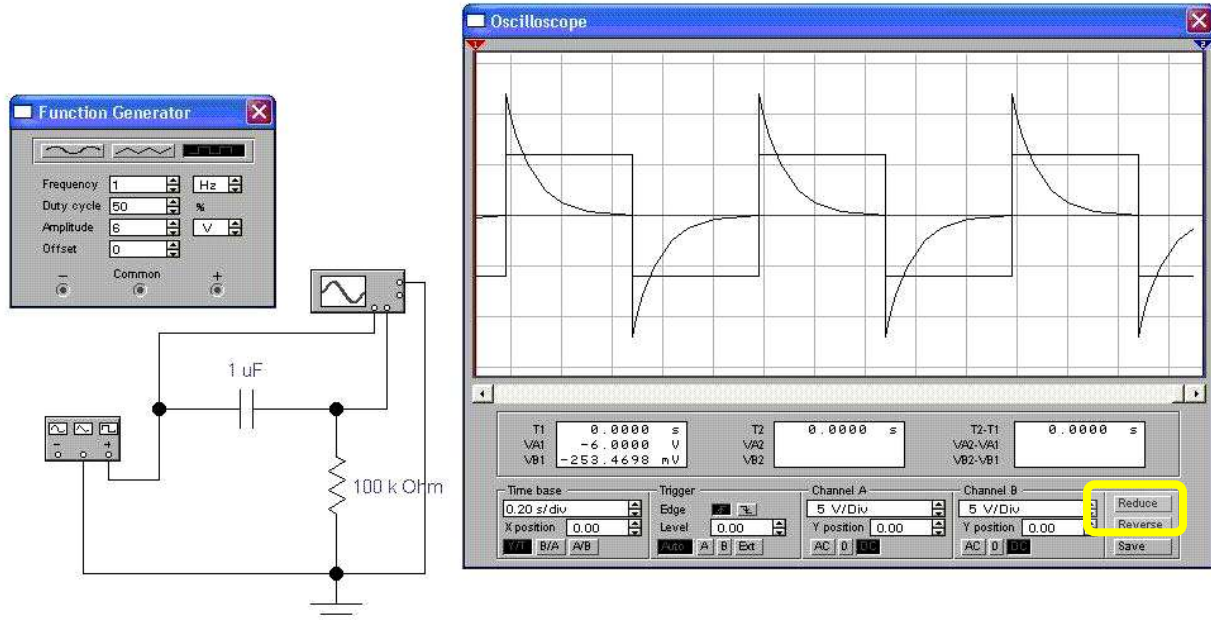
Сл. 1-16. Двоканален оцилоскоп

RC коло: Првиот канал од оцилоскопот ќе се поврзи на влезниот напон, т.е. паралелно на излезот од функцискиот генератор за да се следи побудата, додека вториот канал се поврзува на отпорникот за да се следи одзивот (излезниот сигнал) на таа побуда, според сл. 1-17.



Сл. 1-17. Анализа на RC коло побудено со правоаголен периодичен сигнал

CR коло: При анализата на CR колото, заради појасно следење на сигналите и попрецизна работа со осцилоскопот може да се користи неговиот проширен облик кој може да се добие кога ќе се притисне на копчето <expand>. По оваа акција шемата за анализа на CR колото го добива изгледот прикажан на сл. 1-18.



Сл. 1-18. Анализа на CR коло побудено со правоаголен периодичен сигнал

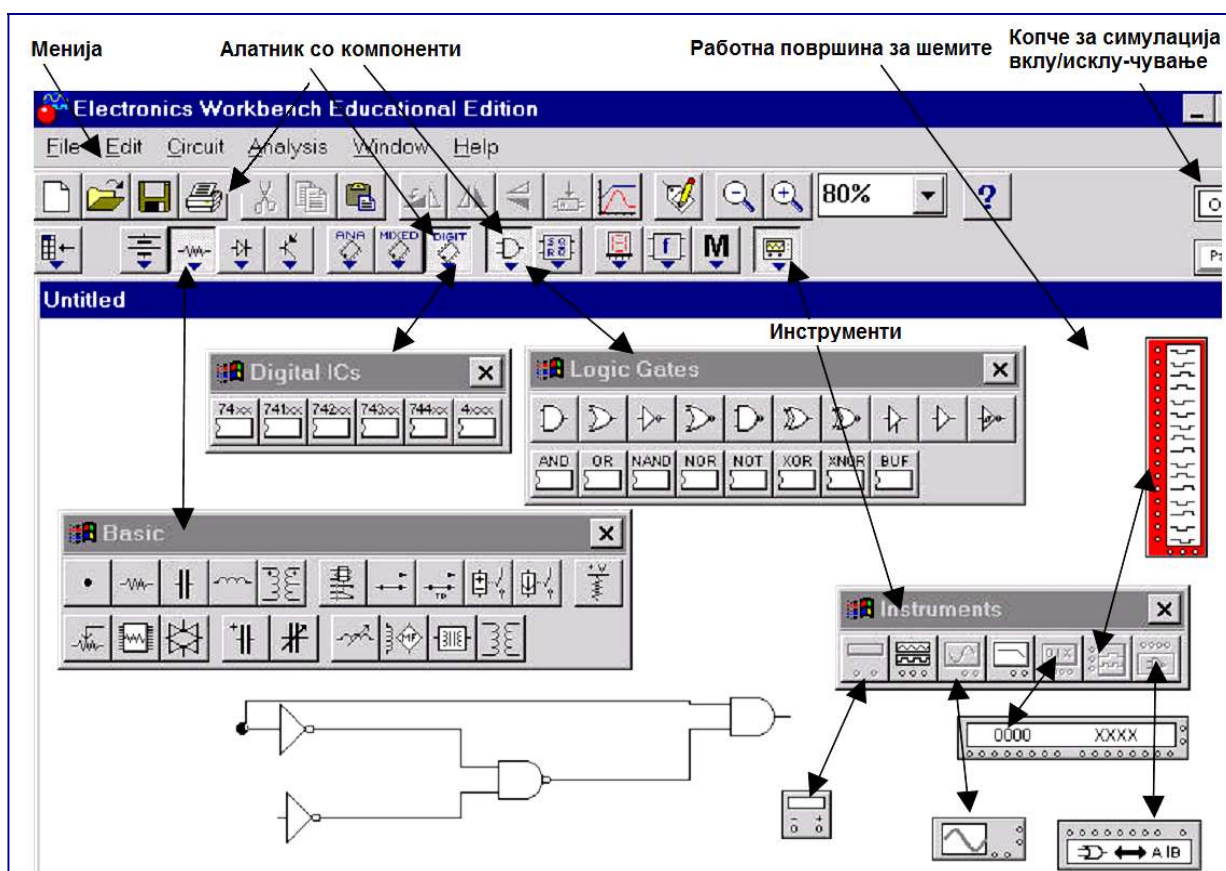
5. Креирање и анализа на логички шеми

EWB ги содржи и сите потребни компоненти и инструменти за цртање, тестирање и испитување на логички шеми со различна тежина. Со него ќе изработувате вежби со кои ќе се симулира работата на дигитални комбинациски и секвенцијални мрежи, со различна конфигурација и комплексност, почнувајќи од прилично едноставни, до посложени.

Пред да започнете со првичните симулациски вежби, кои се доста едноставни, за секоја од нив ќе треба сами претходно да ги имате креирано: соодветната таблица на вистинитост, логичката равенка, Карноовата карта за нејзина минимизација и логичката шема. Целта е да се стекнете со одредено искуство во дизајнирање на логички кола и за вежбање на процесот на минимизација со Карноовите карти. За почеток, исто така, ќе се потсетиме и на корисничкиот интерфејс на EWB содржи лета со менија, лента со алатки, како и голем број на елементи, компоненти и блокови.

Електричните и логичките шеми се цртаат во основниот екран, а тоа е прозорецот за цртање на шеми. Компонентите и инструментите, кои ви се потребни за да креирате кола, се класифицирани во различни групи на сродни компоненти, наречени кошнички со алатки (анг. parts bin). Секоја кошничка има соодветна сликичка, како копче во алатникот. Со кликање на едно од овие копчиња на екранот се појавува помала лента со алатки како уште еден дополнителен мал алатник, кој исто така се состои од различни сликички – копчиња, кои ги претставуваат компонентите и инструментите што се наоѓаат во таа кошничка.

За да можете да поставите компонента или инструмент во основниот прозорец потребно е да кликнете на копчето на посакуваниот дел и да ја влечете компонентата или инструментот во прозорецот во кој ќе се креира колото. Алатникот за инструменти (анг. Instruments toolbar), покрај другите, содржи дигитален инструмент, генератор на зборови, логички анализатор и логички конвертор. Овие инструменти можете да ги влечете и да бидат составен дел на колото во прозорецот каде што го креирате истото. Тие може да се користат за да се тестира колото кое штотуку сте го креирале на ист начин како што би ги користеле реалните инструменти за тестирање во вашиот училишен кабинет по електроника. Последната компонента на лентата со менија е прекинувачот за напојување. Со него практично се овозможува започнување на симулација на колото. Вие треба само да кликнете на овој прекинувач и да го активирате во оној момент кога веќе го имате завршено дизајнот на колото и кога ќе бидете подготвени за тоа.

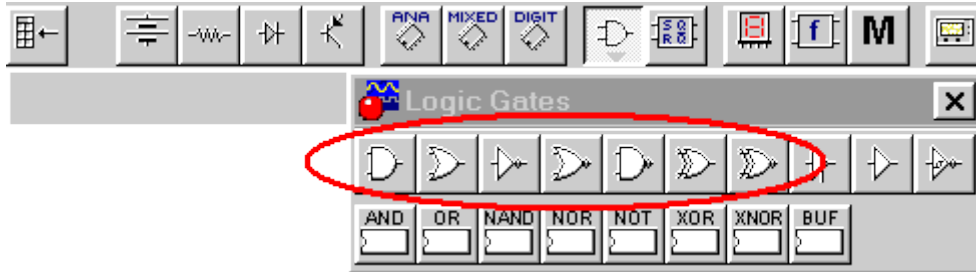


Сл. 1-19. Основен екран на Electronics Workbench со означени менија

Наједноставен начин да се запознаете со EWB, кога сте почетник, е да нацртате логичка шема на некоја многу едноставна комбинациска мрежа како што е на пр. логичко И коло на чии влезови се приклучени два прекинувачи, а на излезот е поврзана сигнална сијаличка. Процесот на цртање на ваквиот наједноставен дигитален систем е прикажан во чекори и илустриран со следните неколку слики за секој од нив.

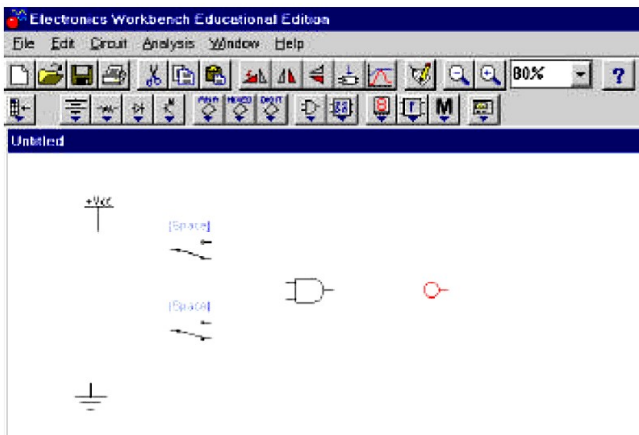
Во EWB, корпата со логички кола, покрај стандардниот шематски приказ на символите на основните логички кола, се вклучени и дигиталните интегрирани кола што се наоѓаат во долниот ред на оваа кошничка. За оваа вежба, ќе ги употребите првите седум основни логички кола наброени во првиот ред, а тоа се: И, ИЛИ, НЕ (Инверторот), НИЛИ, НИ, ЕксиЛИ и ЕксНИЛИ колата.

Треба да бидете внимателни и да го занемарите вториот ред каде што се поставени компоненти кои се сосема поинаку означени бидејќи се работи за дигитални интегрирани кола од стандардните TTL и CMOS логички фамилии со сериски ознаки 74xx и 40xx.

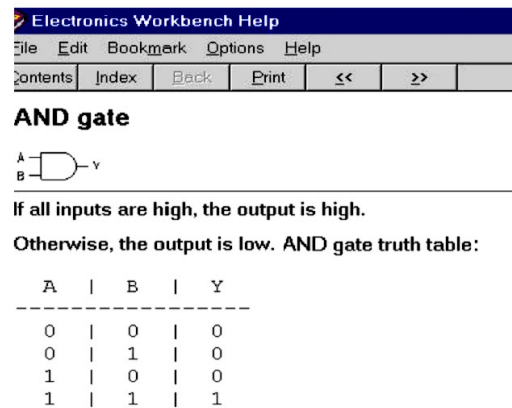


1-20. Мени со логички кола

Чекор 1: Најдете ги соодветните компоненти и делови од алатниците со кошнички и сместете ги на работната површина од основниот прозорец каде ќе го креирате колото, како што е прикажано на следната слика од екранот. На прв поглед не се забележува вредноста на напојувањето, и заради тоа треба да запамтите дека копчето Vcc претставува батерија како еднонасочен извор за напојување од +5 V.



1-21. Смесување на компонентите

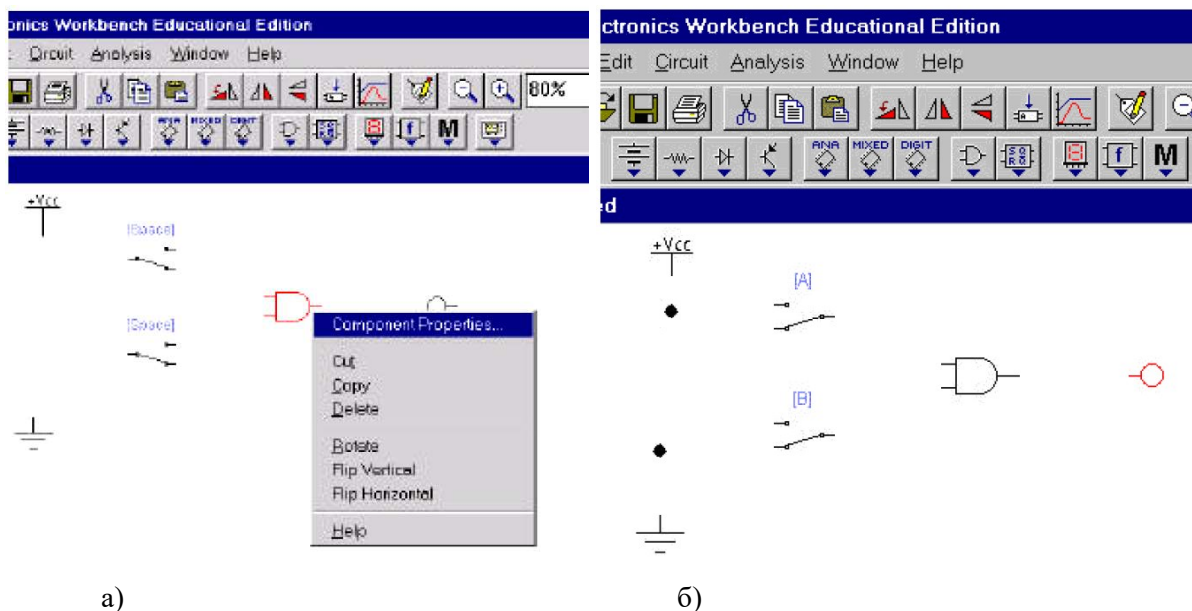


1-22. Прозорец за помош

За да добиете дополнителни информации за некоја компонента или за некој инструмент, треба тој елемент да го селектирате со лев клик на глумчето кога е над него, и потоа да го притиснете тастерот F1. Ќе ви се појави прозорец за помош со информациите кои ги баравте. Следната слика е од екранот и претставува еден пример за тоа како изгледа менито за помош на поставеното логичко И коло со два влеза.

За да ги поставите или вметните ознаките и со тоа да зададете вредности на компонентите, или да го промените бројот на влезови или излези на некоја компонента, селектирајте ја истата со лев клик, кликнете на десното копче од глумчето и од новодобиеното мало мени, кое се гледа на следната слика што е копија од екранот, изберете својства на компонентата (анг. component properties). Треба да забележите и тоа дека истото мени може да се користи и за копирање, бришење, ротирање или огледално пресликување (анг. flip) на селектираната компонента.

Чекор 2: Применувајќи ја претходно наведената постапка означете ги и ротирајте ги оние компоненти кои што се потребни за да се добие сликата што е копија на основниот екран и која е прикажана подолу.



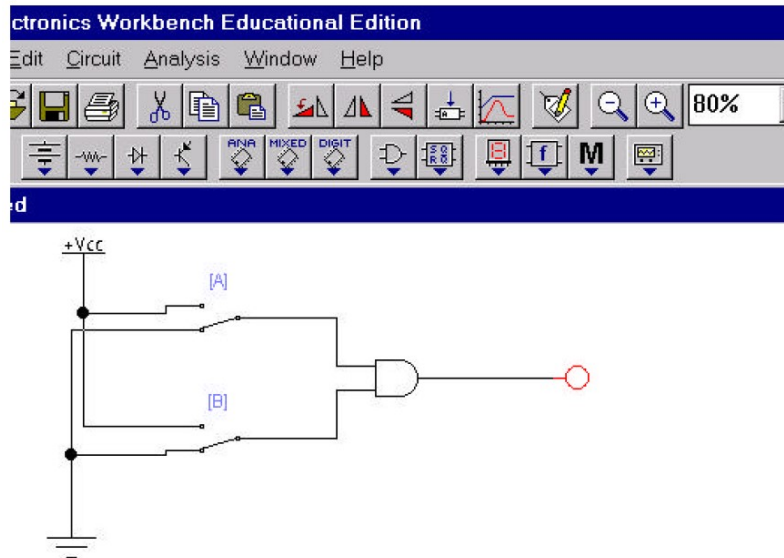
1-23. Нагудување на компонентите

За да ги поврзете компонентите заедно, позиционирајте се со глумчето на крајната точка од компонентата каде сакате да остварите врска, притиснете го левото копче на глумчето, задржете го и повлечете го, со што ќе се појави линија за врска која претставува проводник. Повлечете ја линијата до крајот на другата компонента или до приклучокот за некој инструмент. Кога крајот на втората компонента или на инструментот ќе се истакне или осветли, ослободете го копчето на глумчето. Линијата се насочува и поврзува под прав агол, без да ги преклопи икончињата на инструментите или на другите компоненти.

Ако влечете жица од крајот на компонентата до друга жица и истата ја допрете, кога ќе го отпуштите копчето на глумчето автоматски се креира конектор, т.е. точка на спојување како симбол на залемување. Копчето за конектор, неговиот симбол како голема точка, се појавува и во основната лента со алатки (анг. Basic toolbar). Ова ви овозможува да вметнувате конектори во постоечкиот дизајн на колото, а потоа да повлечете друга жица до еден од неговите четири слободни краеви кои се негови приклучни точки. Алтернативно, можете да го поставите конекторот на основниот екран каде што го цртате колото и тоа на она место каде што планирате да направите врска и да влечете жици од другите елементи кон неговите краеви. Замапнете дека на еден конектор можат да се приклучат најмногу до 4 водови. Искуството покажува дека поставувањето на конектори на испланирани места во основниот прозорец пред да се повлекуваат проводни водови е добра практика, како што може и да се види на приложената слика.

Чекор 3: На следната слика е прикажан изгледот на логичката шема според претходната техника кога најнапред се поставуваат спојните точки, а потоа се остваруваат врските. Поврзете ги и вие компонентите како што е прикажано на сликата од основниот екран.

Чекор 4: Со помош на глумчето, кликнете на прекинувачот за напојување за да го вклучите напојувањето и со тоа да ја симулирате работата на оваа едноставна логичка шема. Потоа, притиснувајте различни комбинации на тастерите А и В за да ја проверите неговата функција и да ја потврдите табелата на вистинитост за означеното И коло, која сигурно ви е многу добро позната.



1-24. Изглед на логичка шема на колото

Насоки и препораки:

Доколку треба да креирате некое друго посложено коло треба да користите проводници во различни бои, бидејќи обоените линии полесно можат да се разликуваат и со нив да се пратат врските во шемите. За да ја смените бојата на некој проводник, двојно кликнете со левото копче на маусот на таа жица, или одете над неа, и со десен клик изберете ја опцијата за карактеристики на жицата (анг. wire properties) и опцијата за шемата (анг. Schematic Option). Кликнете на една од неколкуте бои (анг. color) и изберете една нова боја од понудените квадратчиња со различни бои во прозорецот за дијалог што се појавил.

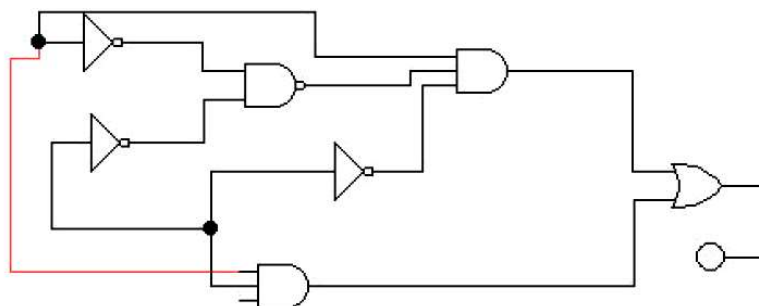
Логичките порти кои ќе бидат повлечени од кошничката со делови ќе имаат два влеза. Доколку имате потреба за дополнителните влезови, тие може да се додадат со десен клик на саканата логичка порта, избирајќи „Својства на компоненти“ (анг. "Component Properties"), а потоа „Број на влезови“ (анг. "Number of Inputs").

За да внесете компонента во постоечко коло, и таа да биде директно поставена и приклучена на некои од проводните линии во шемата, ќе треба истата да ја поставите над нив. Ако има простор, таа ќе биде автоматски вметната и нејзините краеве автоматски поврзани. Но, ако нема доволно простор за компонентата, таа ќе остане над водот без да биде вметната.

5.1. Дигитални инструменти и нивна примена

Претходните четири чекори ви помогнаа постапно да научите како да креирате логичка шема за дадена едноставна комбинациска мрежа и да ја проверите нејзината функција. Следна работа што треба да ја совладате е поврзувањето на дигиталните инструменти и нивната примена за тестирање и испитување на (малку или многу) посложени логички шеми.

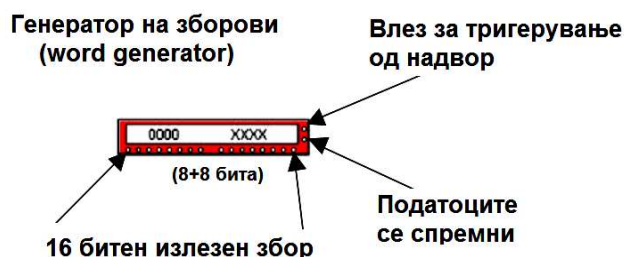
За исполнување на поставената цел ќе треба најнапред во основниот прозорец на EWB да ја нацртате логичката шема прикажана на следната слика за која постапно, повторно во чекори, ќе биде објаснето приклучувањето, иницијализацијата и примената на следниве три дигитални инструменти: генераторот на зборови (анг. Word Generator), логичкиот анализатор (анг. Logic Analyzer) и логичкиот конвертер (анг. Logic Converter). Сите инструменти се зголемуваат со лев-двоклик на глумчето. Воедно се отвораат можности за нивна иницијализација и фино дотерување.



1-25. Изглед на логичка шема

5.1.1. Генератор на зборови (Word Generator)

Генераторот на зборови може да побудува веќе креирана логичка мрежа преку генерирање на низи од 16-битни зборови (два бајти) на своите 16 излези, при што секој збор претставува различна комбинација од битови. Со збор-генераторот можете овие комбинации на дигитални зборови да ги испраќате до влезовите во логичките шеми со цел да извршите нивно тестирање. Иконата на генераторот на зборови изгледа вака:

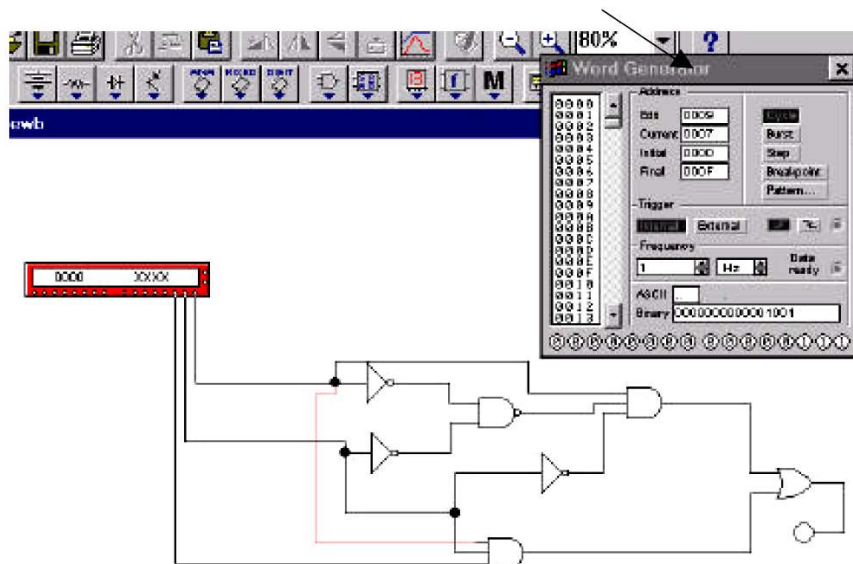


1-26. Генератор на зборови

За да видите како работи генераторот на зборови и да извршите негово тестирање додајте го во колото како што е прикажано на сликата подолу, која е копија од екранот на EWB.

Чекор 1. Со позиционирање на глумчето на генераторот на зборови и со двоен клик на него ќе се отвори панелот за контрола и нагодување на неговите параметри.

Чекор 2. Во менито за контрола на генераторот на зборови поставете ја фреквенцијата на 1 Hz, иницијализирајте го полето за почетна вредност на 0000, додека во полето за крајна вредност внесете 000F. Забележете дека 16-битните зборови се зададени во хексадецимално означување како 4 хекса цифри, секоја преставена со по 4 бита според позната таблица за конверзија од бинарен во хекса систем. Кликнете на копчето со кое се поставуваат бинарните комбинации според еден од понудените шаблони (анг. Pattern) и одберете ја опцијата за броење нанапред (анг. Up Counter). Кликнете на копчето за чекор-по-чекор (анг. Step) од контролниот панел на генераторот и гледајте како се однесува и како свети LED диодата. Обидете се истото да го повторите, но со некој друг образец така што ќе притиснете на некое друго копче, на пр. за циклично повторување (анг. Cycle) кога зборовите циклично се генерираат и се повторуваат, или на копчето за последователно и брзинско испукување на зборовите кога генераторот испраќа рафално неколку зборови еден по друг (анг. Burst) и потоа застанува.



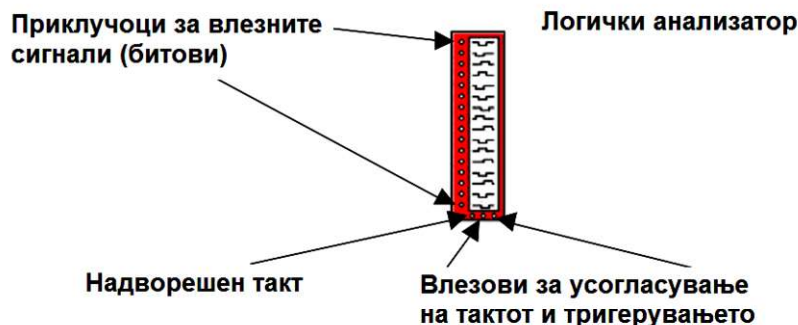
1-27. Поврзување на генераторот на зборови на логичката шема

Чекор 3. Користејќи го претходниот чекор, изведете ја логичката функција за колото и верификувајте ја точноста на неговата таблица на вистинитост.

5.1.2. Логички анализатор (Logic Analyzer)

Логичкиот анализатор со кој располага EWB е 16-канален бидејќи може едновремено да прикажува 16 излези од веќе конструирани логички шеми. На нив може да се добијат најмногу до 16 временски дијаграми во карактеристичните точки на шемата. Тие ги претставуваат напонските нивоа во секоја точка во функција од времето, што е во основа слично со сликата која може да ја забележите кога имате вклучен осцилоскоп во некое аналогно електрично коло. Разликата е во тоа што сега временските облици кои се прикажуваат претставуваат дигитални сигнали чии напонски вредности се менуваат и можат да примат само две нивоа: високо, кое одговара на логичка единица, или ниско кое соодветствува на логичка нула.

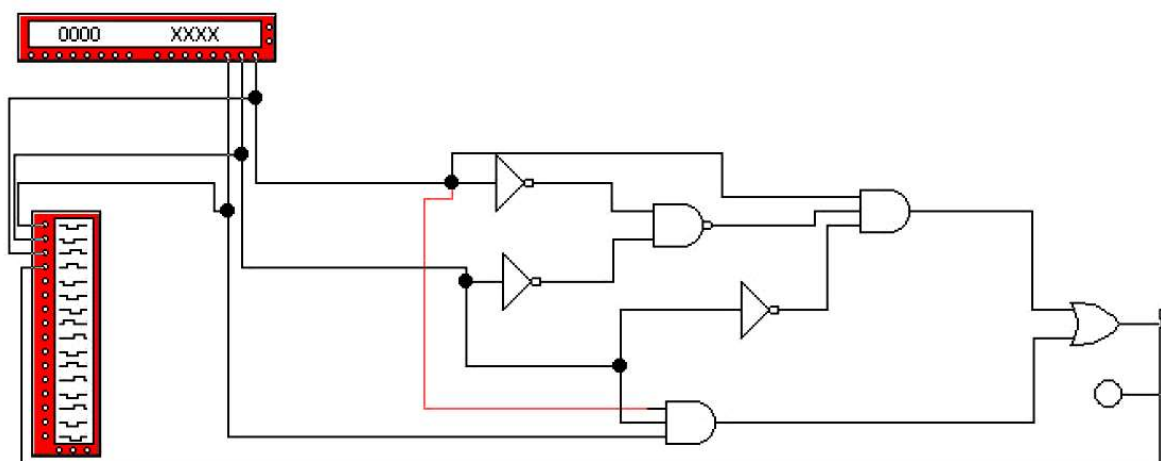
Иконата на логичкиот анализатор го има изгледот како на следната слика.



1-28. Логички анализатор

За да го пробате принципот на работа на логичкиот анализатор и да извршите негово тестирање, вметнете го во колото како што е прикажано на следната слика, која претставува уште една копија од основниот екран на EWB.

Чекор 1. На првите три влеза од логичкиот анализатор поврзете ги влезовите од шемата, а на неговиот единствен излез приклучете го нејзиниот излез.



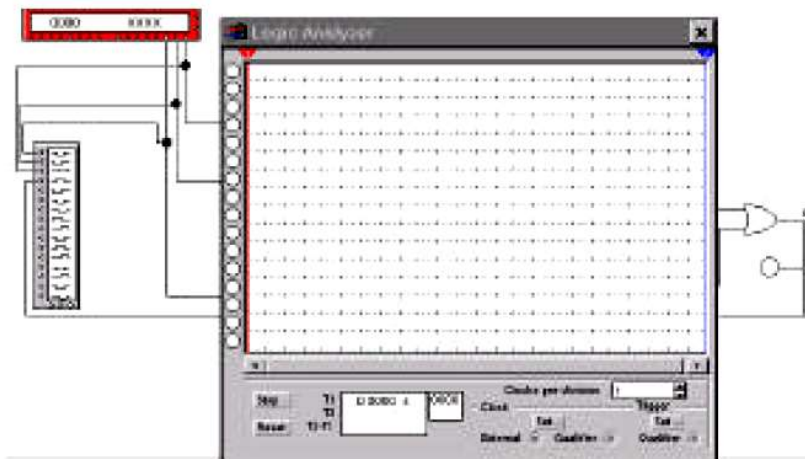
1-29. Поврзување на логичкиот анализатор на логичката шема

Чекор 2. Двојно кликнете на логичкиот анализатор за да го отворите неговиот панел-прозорец како што е прикажано подолу:

Чекор 3. Поставете ги такт-импулсите на едно квадратче по поделок. Потоа, кликнете на копчето за поставување (анг. Set) во празната рамка на такт-сигналот (анг. Clock) и поставете ја внатрешната фреквенција (анг. Internal Clock Rate) на вредност од 1 Hz.

Чекор 4. Вклучете го прекинувачот за напојување и следете го временскиот дијаграм на излезниот сигнал кој се добива на прозорецот од анализаторот.

Чекор 5. Поверете го и потврдете го добиениот временски дијаграм со табелата на вистинитост на колото.



1-30. Изглед на временскиот дијаграм на логичкиот анализатор

5.1.3. Логички конвертер (Logic Converter)

Логичкиот конвертер е многу интересна и „силна“ алатка која може да има голема примена во вашите симулациски вежби. Со него EWB навистина ви обезбедува многу згоден инструмент за широка примена.

Логичкиот конвертер врши конверзија од еден начин на прикажување во друг, поточно преминување од дадена логичка функција во нејзина логичка шема, и обратно. Освен тоа, „во игра“ може да се вклучи и таблицата на вистинитост, аналитички приказ со логичка равенка, па дури и минимизирање на логичка функција со методот на Карноови карти. Така на пр. со конверторот на логика може логичка мрежа да се прикаже на различен начин: со таблица на вистинитост, со логичка равенка и логичка шема на комбинациска мрежа на колото во изворен и минимизиран облик.

Изгледот на иконата за логичкиот конвертер е прикажана на сл. 1-31.

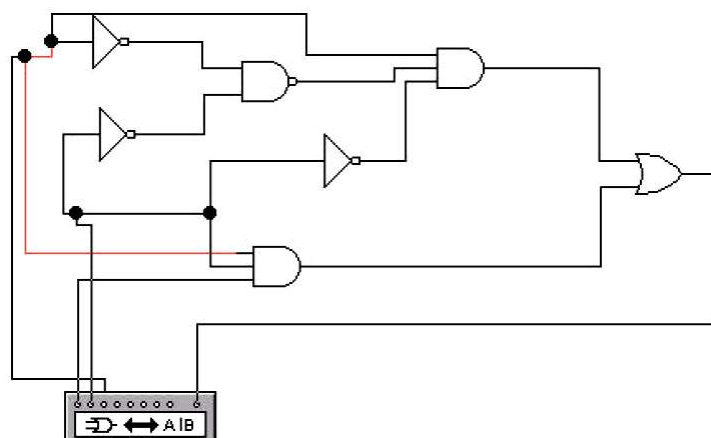


1-31. Логички конвертер

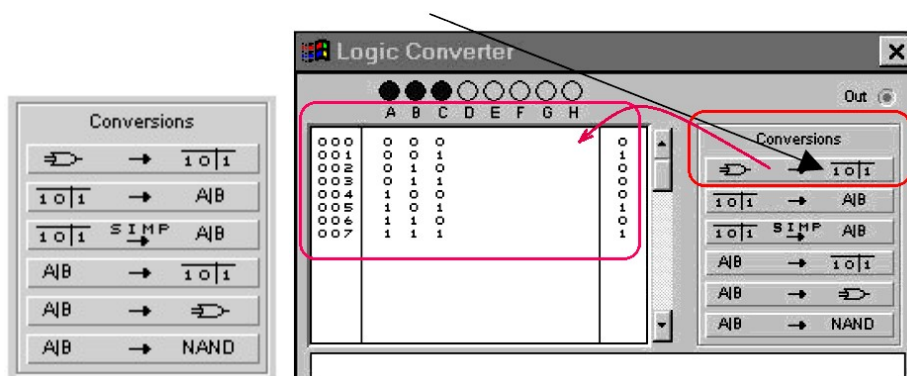
За да го тестирате и испитате принципот на работа на логичкиот конвертор ќе треба да го додадете и да го поврзете во колото како што е дадено на сликата, која преставува нова копија од основниот екран на EWB.

Чекор 1. На првите влезови од логичкиот конвертер поврзете ги трите влезовите од шемата, а на неговиот единствен излез приклучете го нејзиниот излез, исто како што е прикажано на следната слика презентирана подолу (сл. 1-32.).

Чекор 2. Двојно кликнете на конвертерот за да го отворите неговиот панел и потоа кликнете на копчето за конверзија за да ја видите таблицата на вистинитост за колото (сл. 1-33). Споредете ја таблицата на вистинитост со вашата таблица која претходно сте ја добиле по аналитички пат со анализа на изработената логичка шема.

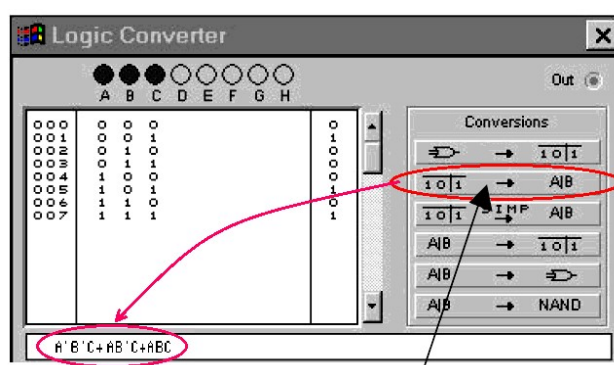


1-32. Поврзување на дадена логичка шема на логичкиот конвертор



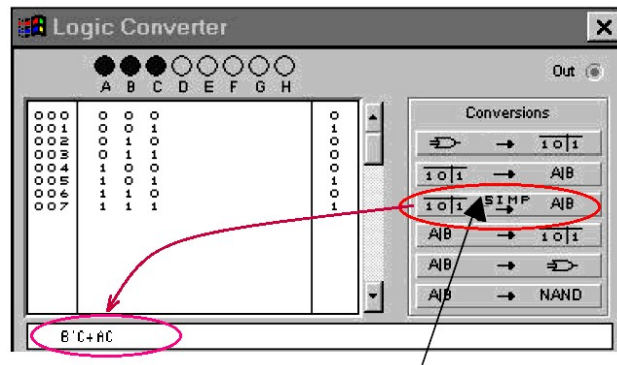
1-33. Анализа и конверзија на логичка шема на дадена функција во табела на вистинитост

Чекор 3. Кликнете на табелата на вистинитост на копчето за равенки за да ја добиете равенката за колото (сл. 1-34).



1-34. Конверзија на табела на вистинитост во логика равенка

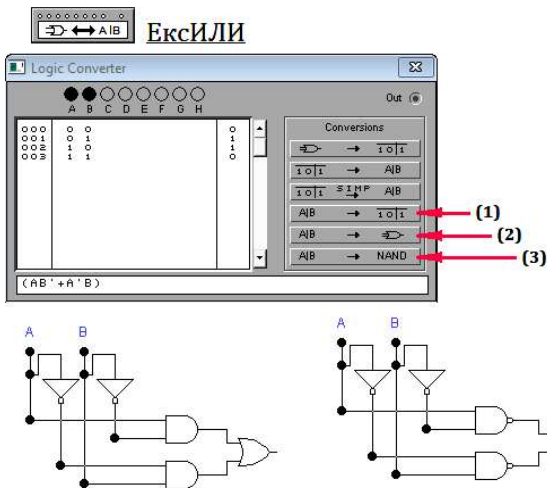
Чекор 4. Кликнете на таблицата на вистинитост, која е означена со копче за минимизација (анг. SIMP). Тоа е следното копче надолу со што ќе да ја добиете поедноставената - минимизираната равенка за дадената табела на вистинитост (сл. 1-35).



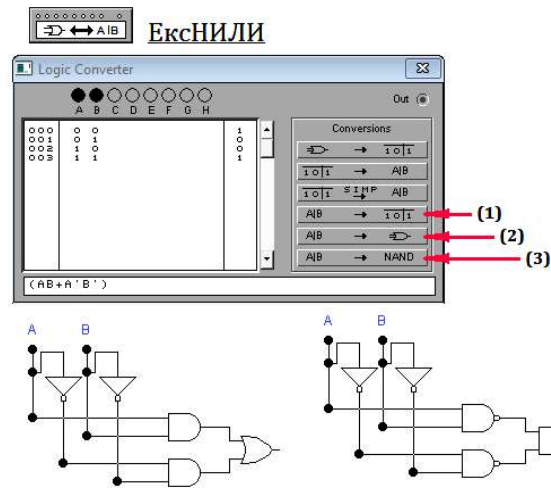
1-35. Минимизација на табела на вистинитост

Чекор 5. Пробајте ги и другите три карактеристични можности на логичкиот конвертер. Имено, покрај наведените претворувања, конвертерот може да се користи и за конвертирање на позната логичка равенка на зададена логичка функција во таблица на вистинитост, нејзина логичка шема реализирана како комбинациска мрежа со инвертори, И и ИЛИ логички кола, како и со логичка шема изведена само со НИ логички кола со по два влеза.

Како две едноставни вежби можете, со логичкиот конвертерот и последно наведените три конверзии, едно по едно, да ги реализирате ЕксИЛИ и ЕксНИЛИ логичките кола според сл. 1-36 и сл. 1-37. Тоа може да го изведете така што по отворањето на панелот на конвертерот во најдолниот негов дел каде се наоѓа просторот за внесување на логичка равенка прво ќе го внесете изразот за ЕксИЛИ колото: $AB'+A'B$, а после тоа и изразот $AB+A'B'$ кој што одговара за ЕксНИЛИ логичкото коло. Од наведените равенки лесно може да заклучите дека комплементирањето на логичките променливи се означува со апостроф (').



1-36. Синтеза на ЕксИЛИ логичко коло



1-37. Синтеза на ЕксНИЛИ логичко коло

За секоја равенка посебно ќе треба редоследно да ги избирате последните три копчиња едно по едно при што по секој избор за дадената логичка равенка ќе добивате соодветни: таблица на вистинитост, И-ИЛИ мрежа и НИ логичка шема. По завршувањето на двете постапки ќе треба да го имате добиено изгледот на основниот екран на EWB како што е дадено на сликите.

Додаток Б

ПРЕПОРАКИ ЗА БЕЗБЕДНОСТ И ЗАШТИТА ПРИ РАБОТА



ПРЕДУПРЕДУВАЊЕ:

Електричната енергија е фатална!

За себе и за тие околу вас секогаш мора да повторувате и да нагласувате дека струјниот удар може да ве убие.

Не смеете да правите грешки!

За непречено и безбедно изведување на практичните вежби, потребно е да се одржува чисто работното место и да се превземат неопходни безбедносни мерки за заштита при работа. Секој ученик, иден техничар или инженер, должен е по завршувањето на вежбата да го исклучи напојувањето, да ги врати на своето место алатите, инструментите, елементите и компонентите што ги користел, додека отпадниот материјал треба да го фрли во корпата за отпадоци.

1. Општи насоки и инструкции за безбедност и заштита при работа

Во кабинетот каде што вие, како ученици, ги изведувате практичните вежби, треба да ги знаете и да ги исполнувате вашите обврски, внимавајќи на следните активности:

1. Почитувајте го времето за доаѓање на вежби во кабинетот за да не им го одвлекувате вниманието на наставникот и другите ученици кои веќе започнале со реализација на вежбите, бидејќи може да направат непожелни проблеми, кои се небезбедни за нив.
2. Никогаш не обидувајте се да експериментирате со приклучоците во ѕидот (штекерите) бидејќи на нив има напон од 220V, кој е опасен и фатален по живот.
3. Секогаш треба да ја знаете локацијата на главниот осигурувач, противпожарниот апарат и комплетот за прва помош.
4. Кај наставникот веднаш треба да пријавите опасни или исклучителни услови, како што се на пр: опрема што мириса на изгорено или која не работи како што се очекува. Ако не сте сигурни што го предизвикува проблемот или што се случува, веднаш исклучете го главниот осигурувач.
5. Одржувајте ја дисциплината во просторијата, бидејќи несоодветното и несериозно однесување ќе доведе до ваше отстранување од кабинетот.
6. За време на работата мобилните телефони треба да ви бидат исклучени.
7. Внимавајте на хигиената во кабинетот, кој треба да биде чист во секое време. На работните места каде што се реализираат вежбите не е дозволено внесување на храна и пијалоци.

8. Никогаш не користете прекинати кабли или скршени конектори, ниту оштетени инструменти. Веднаш сигнализирајте го тоа кај наставникот и дајте му ги истите.
9. Не ракувајте со никаков алат, инструменти и друга опрема без да ги прочитате упатствата за користење за секој од нив, како и мерките за заштита и безбедност, кои одат заедно со опремата или ќе ги добиете од страна на наставникот.
10. Строго следете ги пишаните и вербалните упатства дадени од наставникот. Внимателно прочитајте ги процедурите во Упатството за изработка на вежбите пред да започнете со нивна реализација. Ако не ги разбирате упатствата, прирачниците и процедурите, слободно прашајте го наставникот.
11. Никогаш немојте да работите сами. Треба да бидете придружени од вашиот наставник или соученик.
12. Избегнувајте да носите накит при реализацијата на практичните вежби. Прстените и ѓерданите обично се одлични проводници на електрична енергија.
13. Како посебни мерки на претпазливост при вежби со лемење ги истакнуваме:
 - а) Држете ја лемилицата подалеку од вашето тело. Не ја насочувајте кон вас.
 - б) Елементите и компонентите кои ги лемите загревајте ги внимателно и доволно, бидејќи ако претерате преголемата топлина може трајно да ги оштети, па дури и бакарните водови на ППК – плочката.
 - в) Во случај на изгореница или повреда, побарајте прва помош од наставникот, во најблиската амбуланта или докторска ординација.
14. Треба да знаете правилно да ракувате со полупроводничките компоненти. Кон чувствителните елементи или компоненти, како на пр. CMOS и другите дигитални интегрирани кола, разните видови транзистори, итн., треба да се однесуваме многу внимателно. Несоодветното поставување и залемување на одреден елемент може делумно или трајно да го оштети склопот во кој е таа компонента вградена. Склоповите може да се оштетат при течење на преголеми струи низ нив, со нивно прегревавање, со погрешно поврзување на поларитетот на изводите или со електро-статско празнење. Затоа, секогаш ракувајте со електронските склопови, како што е наведено во спецификациите во документот со податоци (анг. datasheet) или во друга пропратна документација.
15. Пред да го вклучите колото во функција, проверете ги врските на помеѓу сите елементи кои влегуваат во неговиот состав. Немојте да вршите промени во колото кога е вклучено напојувањето. Конекторите немојте присилно да ги приклучувате во приклучоците.
16. Избегнувајте тестирање и проверка на исправност на компоненти во електрични кола кои се под напон.
17. По завршувањето на вежбата, земете ја со вас вашата работна тетратка за вежби и не заборавајте да ја носите за наредниот час. Со знаење на наставникот, вратете ги на своето место во кабинетот алатите, опремата, инструментите, каблите, елементите, компонентите и плочките. Не земајте ништо од кабинетот без дозвола.
18. Тетратката за вежби треба да ја носите секој час. Во неа треба да бидат внесени мерењата од тековната вежба, како и забелешките од претходните час. Наставникот треба да може во секој момент да провери што имате запишано во тетратката.

2. Принципи за безбедност на електричната опрема

Безбедноста на опремата се однесува на специфична опрема која треба да е произведена така да се спречи несреќа при нејзиното користење. Несреќата може да биде последица на една или повеќе опасности што можат да се појават при инсталирање или употреба во нормални или вонредни услови на работа на опремата. Основниот принцип на безбедност е дека мерките за безбедност мора да бидат вградени уште во фазата на проектирање на опремата, што понатаму продолжува преку нејзиното производство, испорака, инсталација и функционирање. При дизајнирањето, сите потенцијални опасности мора да се идентификуваат и корегираат и да се отстранат без да се влијае врз изведбата на опремата и тоа со минимален финансиски трошок.

Во однос на безбедноста, постојат четири важни чекори што треба да се преземат при дизајнирање:

1. идентификација на сите можни опасности при нормални услови на работа и во сите предвидливи услови на појава на дефект;
2. дизајнирање на мерки за безбедност што треба да се вградат во опремата;
3. утврдување на сигурносни мерки што не можат да се инсталираат во опремата, што доведува до процес на дизајнирање на заштитна опрема;
4. развивање на безбедносни упатства, упатства за инсталација, означување, предупредувања, итн., за да се покријат сите опасности утврдени во претходните три чекори.

Во сите горенаведени чекори, одговорноста за постигнатото ниво на безбедност на опремата е на производителот. Важно е да се разбере дека, во текот на работниот век на опремата, само производителот е одговорен за нејзиното работење.

Опасностите поврзани со безбедноста на електричната опрема се:

- ☞ електричен удар,
- ☞ механички опасности,
- ☞ топлина,
- ☞ оган,
- ☞ влага,
- ☞ ризикот од корозија,
- ☞ зрачење,
- ☞ токсичност,
- ☞ опасност од звук и ултразвучен притисок,
- ☞ опасности од експлозија,
- ☞ опасности од човечки фактор,
- ☞ ергономски опасности.

За да се обезбеди прифатливо ниво на безбедност на опремата, при нејзината фабрикација треба да се применат соодветни национални правила или барања поставени од некој индустриски стандард. Постојат две категории на електротехничари, кои во нормални услови се занимаваат со електрична опрема: вработени кои работат со одредена опрема – оператори и персонал кој е вработен во одржувањето на опремата – сервисери. Техничарите кои ја одржуваат опремата мора да имаат соодветна техничка обука и искуство и затоа мора да е свесен за опасностите на кои се изложени при вршење на своите задачи, како и за мерките за намалување на опасностите за себе и за другите.

3. Складирање и рециклирање на електротехничките материјали

Рециклирањето претставува процес на преобразба на веќе употребените производи во суровини, кои повторно можат успешно да бидат употребени за добивање производи, еднакви со оние од кои тие произлегле или за добивање на сосема нови производи.

Елементи	Соединенија	Компоненти
❖ платина,	❖ тврда пластика,	❖ интегрирани кола,
❖ злато,	❖ нер'ѓосувачки челик,	❖ мотори,
❖ паладиум,	❖ PVC, полиетилен,	❖ извори за напојување,
❖ сребро, никел,	❖ челик,	❖ дисплеи,
❖ бакар, цинк,	❖ печатени плочки,	❖ батерии од олово,
❖ алуминиум,	❖ стакло,	❖ NiCd батерии, ...
❖ жива, ...		

Таб. 1 Материјали кои може да се рециклираат и повторно користат.

Рециклирањето е важно, бидејќи:

- ↳ ги штити и проширува производствените капацитети, со што се зголемува конкурентивноста на државата,
- ↳ ја намалува потребата од депонирање и инсинерација на отпадот,
- ↳ го спречува загадувањето, предизвикано од производството на производи добиени од појдовните материјали,
- ↳ заштедува енергија,
- ↳ ја намалува емисијата на стакленичките гасовите, кои имаат свое влијание врз глобалните климатски промени,
- ↳ ги зачувува природните извори како градежното дрво, водата и минералите,
- ↳ овозможува одржување на околината.

Електротехничките материјали се складираат и проследуваат за рециклирање од страна на Друштвото за управување со отпад “Нула отпад”, која е сместена во Скопје и собира електричен отпад од целата наша Република. Нула Отпад овозможува пристап до постојани и сигурни услуги за собирање, селекција, транспорт и рециклирање на електричниот отпад и отпадните батерии и акумулатори со кои би можеле да се осигураме дека предметите кои ќе обработени, всушност се рециклираат.

Интернет врска: <https://www.nulaotpad.com.mk/>.

Додаток В

Вовед во стандардизација и стандарди

Стандардот претставува документ подготвен со консензус и усвоен од страна на признато тело, со кој, заради општа и повторлива употреба, се обезбедуваат правила, упатства и карактеристики за определни активности или резултати од тие активности, чија цел е постигнување оптимален степен на уреденост во определно подрачје.

Стандардите се насекаде околу нас, иако ние не секогаш сме свесни за тоа. Постојат неколку различни типови на стандарди кои се однесуваат на и вклучуваат барања и/или препораки во однос на производи, системи, процеси или услуги. Стандардите, исто така, може да претставуваат начин со кој може да се опишат методите на мерење и испитување или да се воспостави заедничка терминологија во рамките на еден специфичен сектор. Во суштина стандардите се договорен начин на извршување на работите.

Стандардите се изработуваат и се дефинирани преку процес на споделување на знаење и градење заеднички став и консензус помеѓу технички експерти номинирани и назначени од страна на заинтересираните страни: бизнис заедницата, потрошувачите, државните органи и академските институции. Стандардот е документ со доброволна примена, а се состои од технички спецификации базирани на резултатите од искуството и технолошкиот развој.

Со цел да се изврши унифицирање на барањата за материјалите во смисла на воведување на униформност на методите и начините и процедурите за нивно испитување, во сите технички напредни земји се развиваат соодветни стандарди за таквата намена. Со овие стандарди се настојува да се опфатат сите материјали што се користат во техниката. Во последниве години, многу е направено во нашата земја во областа на стандардизацијата така што се прифаќаат познати интернационални стандарди, или стандарди на развиените земји со што се овозможува систематско стандардизирање на материјалите и нивно тестирање по групи.

Од националните стандарди попознати се Германските стандарди изготвени од страна на Институтот за стандардизација – DIN и Здружението за електротехника, електроника и информатичка технологија VDE, потоа од Американското здружение за тестирање и материјали ASTM, Институцијата за британски стандарди BSI, Руските GOST државни стандарди, и други.

Од меѓународните стандарди во областа на електротехниката најпознати се стандардите на Меѓународната комисија за електротехника (IEC), како и оние на Интернационалната асоцијација за стандарди (ISO).

На светско ниво се прават напори да се усогласат националните стандарди на поединечните држави со меѓународните стандарди, и тоа се со цел полесно да се прави споредба на резултатите од испитувањата на квалитетот на производите добиени во различни земји.

1. Институт за стандардизација на Република Северна Македонија

Институтот за стандардизација на Република Северна Македонија – ИСРСМ, <http://www.isrm.gov.mk>, врши работи и задачи од областа на стандардизацијата, кои произлегуваат од ратификуваните меѓународни договори кои ги склучила Република Северна Македонија, дефинирани според Законот за стандардизација и Статутот на ИСРСМ, спроведувајќи го системот за стандардизација во Република Северна Македонија.

Институтот за стандардизација, промовирајќи ја употребата на македонските национални стандарди, ги претставува интересите на македонската национална стандардизација во меѓународните, европските и регионалните организации, како и организациите за стандардизација во други земји. Во рамките на Секторот за стандардизација, воспоставена е инфраструктура на национални технички работни тела (технички комитети и работни групи) за извршување на работите од областа на стандардизацијата, а кои се однесуваат на подготовка, усвојување и повлекување на македонските стандарди и други стандардизациски документи на македонската стандардизација. ИСРСМ преку националните технички работни тела учествува во работата на меѓународните и европските тела за стандардизација. Следната интернет врска е линк до Советот на ИСРСМ и техничките комитети [ИСРСМ Совет - Совет на ИСРСМ](#).

The screenshot shows the website of the Institute for Standardization of the Republic of North Macedonia (ISRSM). The header features the ISRSM logo and the text "Институт за стандардизација на Република Северна Македонија". There is a search bar and a navigation menu with items like "Стандардизација", "Сертификација", "Услуги", "Обуки", "Инфо центар", "МСП", "За нас", and "Контакт". The main content area is titled "ISO, IEC, CEN, CLC, ETSI Директиви и внатрешни правила". Below the title, there is a paragraph of text explaining the purpose of the document and listing some related systems like "CEN Business Operations Support System (BOSS) .." and "CENELEC Business Operations Support System (BOSS) ..". At the bottom, there are three columns: "Членство и Договори" with logos for ISO, CEN, CENELEC, IEC, ETSI, and DIN; "Корисни линкови" with links for "Стандардизација Услуги", "Инфо центар", "За нас", "Контакт", and "Политика за приватност"; and "Контакт" with phone numbers, a fax number, an email address, and a physical address in Gjurgj Gajardin 15, k.o. 3, 1000 Skopje. The footer includes the copyright notice "Авторско право © 2021 Институт за стандардизација на Република Северна Македонија" and a "Најава" button.

Сл. В-1. Интернет врска до страницата на ИСРСМ

2. Пребарување на стандарди

Користењето на стандардите и нивното обезбедување е пообемна процедура, а текстовите на стандардите се напишани на повисок стил, кој не е баш соодветен на нивото на учениците. Сепак, информативно, тие можат да се запознаат со линковите на стандардите, кои се наведени подолу, како и со начинот за пристапување и пребарување на стандардите.

Најпрво се посетува следниот линк: https://isrsm.gov.mk/mk/iso-iec-cen-clc-etsi-directives-and-internal-rules_p112.html (сл. В-1) па се оди најдолу во корисни линкови и се кликува на Стандардизација. Со тоа се отвора следната интернет врска со можност за проширено пребарување: <https://isrsm.gov.mk/mk/project/advanced-search> (сл. В-2). Треба да го користите дадениот формулар за да ги најдете бараните проекти. Внесете ги вашите критериуми за пребарување (единечни или во комбинација) во полињата подолу и притиснете го копчето „Пребарај“. Во соодветното поле како клучен збор за пребарување се пишува “Електроника“, за да потоа со кликување на “Пребарај“ се добива нов линк: <https://isrsm.gov.mk/mk/project/list> (сл. В-3), со “Проекти и Стандарди (Програма за работа)“.

Сл. В-2. Проширено пребарување на стандарди на ИСРСМ

Во продолжение се дадени примери за стандарди во електрониката, кои ги има на наведената интернет страница на ИСРСМ.

<https://isrsm.gov.mk/mk/project/show/isrsm:proj:6489>

Симболи испишани со букви кои треба да се применуваат во електротехнологијата -- Дел 2: Телекомуникации и електроника (идентичен со EN 60027-2:2007)

60.60 Публикуван стандард

<https://isrsm.gov.mk/mk/project/show/isrsm:proj:22314>

Интерфејс за сервисна дијагностика за електроника за производи за широка потрошувачка и мрежи - Имплементација на IEEE 1394 (идентичен со EN 62286:2004)

60.60 Публикуван стандард

ИСПСМ Совет повеќе

The screenshot shows a web browser window with the URL <https://isrsm.gov.mk/mk/project/list>. The page header features the ISRS logo and the text "Република Северна Македонија" and "Сертифициран по ISO 9001:2015 MK AL EN". A navigation menu includes "Стандардизација", "Сертификација", "Услуги", "Обуки", "Инфо центар", "МСП", "За нас", and "Контакт". The main heading is "Проекти и Стандарди (Програма за работа)". Below the heading, there is a search instruction: "Користете го формуларот подолу за да ги најдете бараните проекти. Внесете ги вашите критериуми за пребарување (единечни или во комбинација) во полињата подолу и притиснете го копчето „Пребарај“." The search form contains several filters: "Проект" (checked), "Публикуван" (checked), "Повлечен" (unchecked), and "Отфрлен" (unchecked). A search input field contains the text "електроника". A red "Пребарај" button is located to the right of the input field. Below the search form, there is a link "Проширено пребарување".

Сл. В-3. Пребарување на стандарди во секторот “Електроника“

За пронаоѓање на стандардите може да послужи и веб-страната на Институтот за стандардизација на Србија, каде што може да се најдат документи кои ги нема во нашата Република. Поконкретно, на следната интернет врска се наоѓаат голем број на документи, на кој се дадени најголем број на информации за Меѓународната класификација на стандарди – ICS. https://iss.rs/sr_Latn/ics (https://iss.rs/sr_Cyrl/ics).

Во рамките на овој документ постојат огромен број на стандарди. Од листата на Меѓународната класификација на стандарди – ICS подрачја, за нас од интерес се следните подрачја од областа на електротехниката и заштита на животната средина:

Стандардите во доменот на ИНФОРМАЦИСКАТА ТЕХНОЛОГИЈА и КАНЦЕЛАРИСКИТЕ МАШИНИ можат да се превземат од https://iss.rs/sr_Cyrl/ics/search-by-35. Стандардите во доменот на ЕЛЕКТРОНИКАТА се достапни преку линкот https://iss.rs/sr_Cyrl/ics/search-by-31. Стандардите во доменот на ТЕЛЕКОМУНИКАЦИИТЕ, АУДИО И ВИДЕО ТЕХНИКАТА се наоѓаат преку линкот https://iss.rs/sr_Cyrl/ics/search-by-33. Стандардите во доменот на ЕЛЕКТРОЕНЕРГЕТИКАТА се достапни преку линкот https://iss.rs/sr_Cyrl/ics/search-by-29. Стандардите кои се однесуваат на ЖИВОТНАТА СРЕДИНА, ЗДРАВСТВЕНАТА ЗАШТИТА и БЕЗБЕДНОСТА https://iss.rs/sr_Cyrl/ics/search-by-13

На следната страна се наведени корисни интернет линкови и до одредени правилници и стандарди, кои се од интерес за областа „Заштита при работа“.

3. Интернет врски до правилници и стандарди од областа „Заштита при работа“

Учениците треба сами или заедно со наставникот да ги посетат овие линкови, но и оние што претходно ги наведовме. Истражувањето може да им биде зададено како домашна задача или како мал проект.

Државен инспекторат за труд при Министерството за труд и социјална политика –
http://dit.gov.mk/?page_id=622

Правилници од Законот за безбедност и здравје:

- Правилник за личната заштитна опрема која вработните ја употребуваат при работа
- Правилник за безбедност и здравје при работа при употреба на опрема за работа
- Правилник за знаци за безбедност и здравје при работа
- Правилник за начинот на водење евиденција во областа на безбедност и здравје при работа
- Правилник за условите за вработените, организацијата, техничките и другите услови кои треба да ги исполни правното или физичкото лице за вршење на стручни работи
- Правилник за начинот на изготвување на изјава за безбедност, нејзината содржина, како и податоците врз кои треба да се базира проценката на ризикот
- Правилник за минималните барања за безбедност и здравје на вработените на работниот простор
- Правилник за мерки за заштита при работа со екрани
- Правилник за минималните барања за безбедност и здравје при работа на вработени од ризици поврзани со изложување на хемиски супстанции
- Правилник за минималните барања за безбедност и здравје при работа на вработени од ризици поврзани со изложување на физички агенси (електромагнетни полиња)

Министерството за животна средина и просторно планирање –
http://www.moepp.gov.mk/?page_id=901

Национално законодавство во домен на:

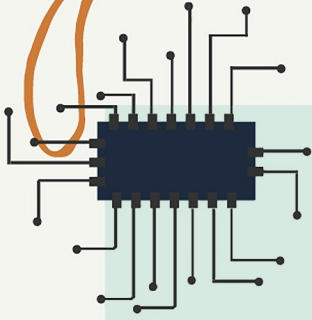
- Животна средина
- Заштита на природата
- Управување со отпад
- Батерии и акумулатори
- Управување со електрична и електронска опрема

Користена литература:

1. Balch, M. (2003). Complete Digital Design, *McGraw-Hill Companies, Inc.*
2. Floyd, T. (2006). Digital Fundamentals, 9th Ed., *Pearson Prentice Hall.*
3. Holdsworth, B., Woods, C. (2003). Digital Logic Design, 4th Ed., *Elsevier Private Ltd.*
4. Maini, A. (2007). Digital Electronics, *John Wiley & Sons Ltd.*
5. M. Morris, Mano, Charles Kime (2008). Logic and Computer Design Fundamentals, 4th Ed., *Prentice Hall.*
6. Saha, A., Manna, N. (2007). Digital Principles and Logic Design, *Infinity Science Press, Laxmi Publications Ltd.*
7. Сервини, Ј. (2008). Импулсна и дигитална електроника I (прв дел), трето издание, Просветно дело.
8. Сервини, Ј., Дужевиќ, М. (2008). Импулсна и дигитална електроника II (втор дел), четврто издание, Просветно дело.
9. Сервини, Ј., Сервини, Ж. (2011). Дигитална електроника и микропроцесори, Министерство за образование и наука на Република Македонија.
10. Сервини, Ј., Панов, Т., Ѓоргиевски, Т. (2011). Основи на мерења и електрични кола, Министерство за образование и наука на Република Македонија.
11. Сервини, Ј., Панов, Т. (2013). Основи на мерењата и логички кола, Министерство за образование и наука на Република Македонија.

Интернет врски на документи со податоци за интегрирани кола

1. <https://www.nexperia.com/products/analog-logic-ics/synchronous-interface-logic/>
2. <https://www.nexperia.com/products/analog-logic-ics/control-logic/>
3. <https://www.onsemi.com/PowerSolutions/taxonomy.do?id=612>



ЛОГИЧКИ КОЛА

УЧЕБНИК ЗА II (ВТОРА) ГОДИНА - ЕЛЕКТРОТЕХНИЧКА СТРУКА
ЕЛЕКТРОТЕХНИЧАР ЗА КОМПЈУТЕРСКА ТЕХНИКА И АВТОМАТИКА

Материјалот обработен во овој учебник има фундаментално значење во изучувањето на хардверот на дигиталните системи. Заради полесно разбирање на суштината на методските единици, главниот фокус е ставен врз објаснувањето на приципот на работа на основните логички кола и врз анализата на поедноставни комбинациски мрежи.

Исто така во текстот е опфатена нивната синтеза со примена на стандардизирани симболи и логички шеми, таблици на вистинитост и логички равенки. Притоа буловата алгебра се користи како основен математички апарат. Презентирањето на реалните дигитални интегрирани кола, кои се претставници на TTL и CMOS фамилиите логички кола, како и на нивните најважни параметри, заедно со примерите за поврзување на надворешни елементи, е уште една интересна проблематика опфатена во овој ракопис.

Учебникот ги опфаќа следниве модуларни единици:

- 1) Бројни системи и кодови;
- 2) Булова (логичка) алгебра;
- 3) Комбинациски кола;
- 4) Дигитални интегрирани кола;

Значајниот број на решени карактеристични премиери во рамките на секоја тематска целина, потоа прашањата за повторување со различна тежина, како и задачите за домашна работа, му овозможуваат на ученикот лесно да го провери своето ниво и квалитет на знаење. Упатството за користење на програмскиот пакет Electronics Workbench (EWB 5.12) за симулација на логички шеми и големиот број на симулациски вежби, на читателот дополнително му го олеснуваат разбирањето на изложениот материјал.

